

Integrierte Ansteuerschaltungen für mikromechanische  
Flächenlichtmodulatoren

Vom Fachbereich Elektrotechnik  
der Gerhard-Mercator-Universität-Gesamthochschule Duisburg  
zur Erlangung des akademischen Grades eines  
Doktors der Ingenieurwissenschaften  
genehmigte Dissertation

von

Kay-Uwe Kirstein  
aus  
Bielefeld

Referent: Prof. Dr. H.-L. Fiedler  
Koreferent: Prof. B. J. Hosticka, PhD.  
Tag der mündlichen Prüfung: 13.12.2001



# Vorwort

Die vorliegende Arbeit entstand während meiner Tätigkeit als wissenschaftlicher Mitarbeiter am Fraunhofer Institut für mikroelektronische Schaltungen und Systeme in Dresden.

Mein besonderer Dank gilt Herrn Prof. Dr.-Ing. Horst-Lothar Fiedler für die Betreuung dieser Arbeit.

Danken möchte ich auch allen Kolleginnen und Kollegen des Instituts, insbesondere Herrn Reinhard Kauert für die zahlreichen fachlichen Diskussionen.

Dieses Forschungsthema deckt viele Bereiche von der Schaltungstechnik über die CMOS- und Mikromechanik-Technologie bis hin zur Optik ab. Entsprechend vielen Kollegen bin ich zu besonderem Dank verpflichtet. Stellvertretend seien hier Herr Dr. Peter Dürr, Herr Dr. Andreas Gehner, Herr Wolfgang Doleschal und Herr Alexander Wolter für die Unterstützung bei der Integration der Spiegeltechnologien und Herr Dr. Arnd Hürnich sowie Frau Nadja Griesbach für die erfolgreiche Zusammenarbeit bei der Weiterentwicklung der Hochvolt-Technologie genannt.

Bedanken möchte ich mich auch bei den Mitarbeitern des Institutsreinraumes, die durch ihre sorgfältige Arbeit wesentlich zur Realisierung der entwickelten Mikrosysteme beigetragen haben.

Nicht zuletzt danke ich meiner Frau für ihre Liebe und Unterstützung.



# Inhaltsverzeichnis

<b>1</b>	<b>Einleitung</b>	<b>1</b>
<b>2</b>	<b>Systemaufbau eines Flächenlichtmodulators</b>	<b>3</b>
2.1	Anwendungen für Flächenlichtmodulatoren . . . . .	3
2.1.1	Displaytechnologie . . . . .	3
2.1.2	Belichtungssysteme . . . . .	3
2.1.3	Adaptive Optiken . . . . .	4
2.2	Anforderungen an die Ansteuerung . . . . .	5
2.3	Ansteuerung mikromechanischer Aktoren . . . . .	7
2.4	Vergleich von Matrixansteuerkonzepten . . . . .	9
2.4.1	Passive Matrixansteuerung . . . . .	10
2.4.2	Aktive Matrixansteuerung . . . . .	14
<b>3</b>	<b>Analogbetrieb dynamischer Speicherzellen</b>	<b>19</b>
3.1	Taktdurchgriff . . . . .	19
3.2	Kompensation des Taktdurchgriffes . . . . .	24
3.3	Streuung der Ansteuerspannung . . . . .	27
3.3.1	Signallaufzeiten . . . . .	27
3.3.2	Fehlkompensation . . . . .	29
<b>4</b>	<b>Lichtempfindlichkeit des Lichtmodulators</b>	<b>35</b>
4.1	Der Photoeffekt im Halbleiter . . . . .	35
4.2	pn-Übergänge in der CMOS-Technologie . . . . .	41
4.3	Abschätzung lichtinduzierter Leckströme . . . . .	44
4.4	Maßnahmen zur Verringerung der Lichtempfindlichkeit . . . . .	52
<b>5</b>	<b>Die Technologie des Lichtmodulators</b>	<b>55</b>
5.1	Anforderungen an die Technologie . . . . .	55
5.2	Prinzipieller Aufbau der Technologie . . . . .	56
5.3	Der Hochvolt-CMOS Prozess . . . . .	57
5.4	Maßnahmen zur Verbesserung der Planarität . . . . .	59
5.5	Die Mikrospiegel Technologien . . . . .	70
5.5.1	Viscoelastic-Control-Layer (VCL) . . . . .	70
5.5.2	Cantilever-Beam-Mirrors (CBM) . . . . .	73
5.5.3	Moving-Liquid-Mirror (MLM) . . . . .	76

<b>6 Die Schaltungstechnik des Lichtmodulators</b>	<b>81</b>
6.1 Realisierung der aktiven Adressierung . . . . .	81
6.1.1 Die Spaltentreiber und das Dateninterface . . . . .	82
6.1.2 Die Zeilenadressierung . . . . .	84
6.1.3 Die Steuereinheit . . . . .	85
6.2 Bestimmung der maximalen Adressiergeschwindigkeit . . . . .	86
6.3 Abschätzung der Adressiergenauigkeit . . . . .	93
6.4 Messergebnisse . . . . .	102
<b>7 Zusammenfassung und Ausblick</b>	<b>111</b>
<b>A Herstellungsprozesse der Lichtmodulatoren</b>	<b>115</b>
A.1 Die Hochvolt-CMOS Technologie . . . . .	115
A.2 Die Spiegeltechnologien . . . . .	117
A.2.1 Fertigungsablauf der VCL-Technologie . . . . .	117
A.2.2 Fertigungsablauf der CBM-Technologie . . . . .	118
A.2.3 Fertigungsablauf der MLM-Technologie . . . . .	119
A.3 Entwickelte Algorithmen . . . . .	119
A.3.1 Der Algorithmus zur Erzeugung von Füllstrukturen . . . . .	119
A.3.2 Der Algorithmus zur Bestimmung des lokalen Füllgrades . . . . .	125
<b>B Die realisierten Flächenlichtmodulatoren</b>	<b>127</b>
B.1 Technische Daten der realisierten Lichtmodulatoren . . . . .	127
B.2 Layouts der Pixelzellen . . . . .	130
<b>C Definitionen optischer Kennwerte</b>	<b>133</b>
<b>D Abkürzungsverzeichnis</b>	<b>134</b>
<b>E Symbolverzeichnis</b>	<b>135</b>
<b>F Abbildungsverzeichnis</b>	<b>138</b>
<b>G Tabellenverzeichnis</b>	<b>140</b>
<b>Literatur</b>	<b>141</b>

# 1 Einleitung

Flächenlichtmodulatoren besitzen ein breites und vielseitiges Anwendungsgebiet. Eine typische Anwendung als Massenprodukt ist die Projektion von bewegten Bildern, wie Fernseh- und Videobilder. Weitere Anwendungsgebiete wie Lithographie und adaptive, optische Systeme benötigen meist anwendungsspezifische Lichtmodulatoren, wie in Kapitel 2 gezeigt wird.

Im Rahmen dieser Arbeit wird hauptsächlich auf die Entwicklung von anwendungsspezifischen Flächenlichtmodulatoren für die zuletzt genannten Anwendungen eingegangen.

Während für die Projektionsanwendungen bereits mikromechanische Lichtmodulatoren bis zur Produktreife entwickelt worden sind (zum Beispiel die DLPs<sup>1</sup> von Texas Instruments oder die TMAs<sup>2</sup> von Daewoo), existieren für die oben erwähnten Anwendungsgebiete bisher nur erste Entwicklungsmuster. Das liegt vor allem daran, dass die Anforderungen an solche Lichtmodulatoren häufig weit über die von (Projektions-) Displayanwendungen hinausgehen. Als Beispiel sei hier die Modulation von UV-Licht und die Analogfähigkeit genannt.

Die bisher hauptsächlich für adaptive Optiken entwickelten Aktoren erfüllen zwar diese anwendungsspezifischen Anforderungen, besitzen aber keine integrierte Ansteuerlogik und reichen daher nicht an die Komplexität und die Kostenvorteile der integrierten Lösungen heran.

Ziel dieser Arbeit ist die Entwicklung von integrierten Ansteuerkonzepten, die eine Realisierung von komplexen, aktiv angesteuerten Flächenlichtmodulatoren auch für andere Anwendungen als die Displaytechnik ermöglicht. Vorrangig wird der Analogbetrieb von mikromechanischen Aktoren untersucht, der eine Verwendung von mikromechanischen Lichtmodulatoren in vielen Bereichen erst möglich macht.

Bei der Konzeption der integrierten Ansteuerschaltung wird berücksichtigt, dass mit demselben Konzept ein breites Spektrum von Anforderungen wie lokale Auflösung, Bildwiederholrate und Ansteuergenauigkeit abgedeckt wird. Solch ein variables Konzept spart Kosten bei zukünftigen Entwicklungen und ermöglicht dadurch erst den Einsatz von mikromechanischen Modulatoren auch in Nischenbereichen wie zum Beispiel der Biotechnologie (siehe Kapitel 2.1.1).

In Kapitel 2 werden zunächst die Anforderungen an einen Flächenlichtmodulator formuliert, sowie verschiedene Konzepte zur Realisierung der mechanischen Aktoren und der elektrischen Ansteuerung analysiert. Es wird ein dynamisches Ansteuerkonzept gewählt, das ein sehr weites Anforderungsgebiet an einen integrierten Flächenlichtmodulator abdeckt.

In den folgenden Kapiteln 3 und 4 werden die wichtigen Parameter Ansteuergenauigkeit und Speicherzeit einer dynamischen Matrixanordnung theoretisch bestimmt.

---

<sup>1</sup>DLP ist eine Produktbezeichnung von Texas Instruments und steht für Digital Light Processor.

<sup>2</sup>TMA ist eine Produktbezeichnung von Daewoo und steht für Thin-Film Micromirror Array.

In Kapitel 5 sind die Herstellungstechnologie des integrierten Systems sowie die verwendeten Aktortechnologien beschrieben.

Die Realisierung der integrierten Ansteuerschaltung für verschiedene Aktortechnologien ist anschließend in Kapitel 6 dargestellt. Die Auswertungen in Kapitel 6.4 zeigen, dass die realisierten Flächenlichtmodulatoren die Anforderungen für einen Einsatz in der Mikrolithographie bzw. in adaptiven Optiken erfüllen.



## 2 Systemaufbau eines Flächenlichtmodulators

### 2.1 Anwendungen für Flächenlichtmodulatoren

Flächenlichtmodulatoren finden mittlerweile in vielen verschiedenen Bereichen Anwendung. Zu den größten und wichtigsten Gebieten zählen die Displaytechnologie, die Belichtungstechnik sowie adaptive Optiken.

#### 2.1.1 Displaytechnologie

Das Anwendungsgebiet mit dem größten Anteil ist mit Abstand die Displaytechnologie. Ziel ist hier die Darstellung von optischer Information. Allgemein kann zwischen direkt betrachteten Displays wie Flachbildschirmen und Projektionsdisplays unterschieden werden.

Der Markt der Direktdisplays wird von den Flüssigkristallmodulatoren dominiert bzw. von Kathodenstrahlröhren, die manchmal auch zu den Flächenlichtmodulatoren gezählt werden. Bei speziellen Anwendungen, insbesondere bei großen Bildformaten kommen zunehmend weitere Technologie wie Plasmadisplays oder Feldemitterstrukturen zum Einsatz [6].

Im Bereich der Projektionsdisplays werden zur Zeit neben Flüssigkristallmodulatoren auch zunehmend mikromechanische Flächenlichtmodulatoren eingesetzt [16, 17]

Der Displaymarkt ist geprägt durch die Verwendung von Standardbauelementen, die in hohen Stückzahlen gefertigt werden. Die ersten am IMS entwickelten Flächenlichtmodulatoren dienten der Projektion von TV-Bildern im HDTV-Format und gehören daher in den Anwendungsbereich der Displaytechnik [9].

#### 2.1.2 Belichtungssysteme

Ein technisch sehr anspruchsvolles Anwendungsgebiet ist die Mikrolithographie. In diesem Bereich dienen Lichtmodulatoren meist zur Belichtung von Masken für die Halbleiterfertigung oder direkt für die maskenlose Lithographie von Wafern oder Leiterplatten. In Abbildung 2.1 ist der prinzipielle Aufbau eines solchen Belichtungssystems unter Verwendung eines mikromechanischen Flächenlichtmodulators dargestellt.

Neben der Lithographie gibt es noch eine Reihe weiterer Anwendungen für Flächenlichtmodulatoren, die sich teilweise allerdings noch in einem sehr frühen Entwicklungsstadium befinden. Als Beispiel sei hier der Einsatz in der Belichtungseinheit eines Laser- oder LED-Druckers oder auch für die Beleuchtung eines optischen Scanners genannt.

Ein noch sehr neues Anwendungsgebiet besteht in der Automatisierung von lichtinduzierten chemischen Prozessen. Gerade in der Biotechnologie wird in naher Zukunft ein weiteres Anwendungsgebiet für Lichtmodulatoren entstehen [7].

Im Gegensatz zur Displaytechnologie werden in den hier vorgestellten Belichtungssystemen anwendungsspezifische Modulatoren eingesetzt.

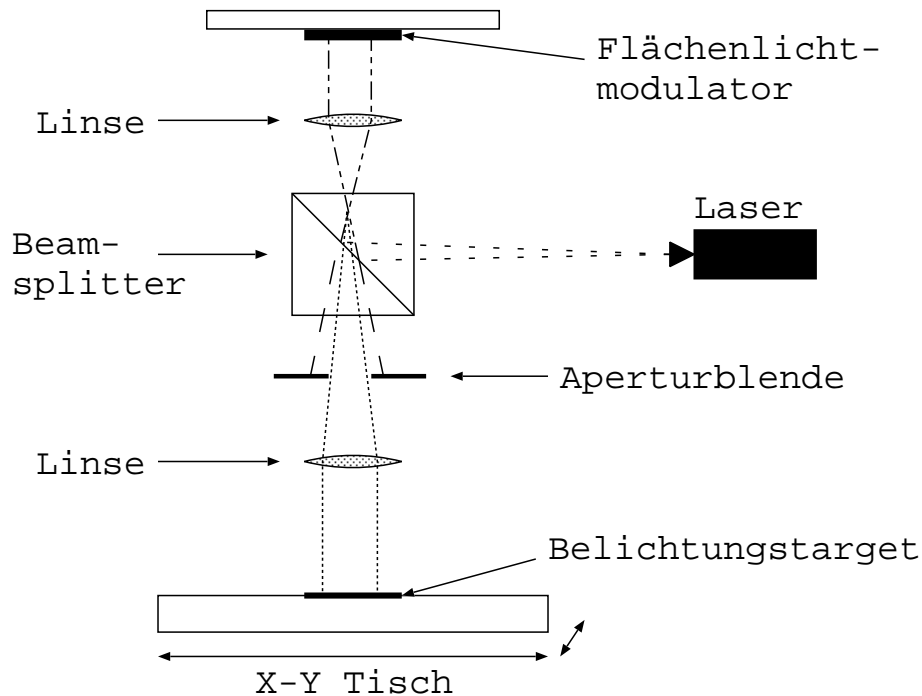


Abbildung 2.1: Systemaufbau eines ASIC-Direktbelichters

### 2.1.3 Adaptive Optiken

Das dritte große Anwendungsgebiet von Flächenlichtmodulatoren ist der Einsatz in adaptiven Optiken. Adaptive oder auch aktive Optiken bieten im Gegensatz zu passiven Lösungen die Möglichkeit das Brechungs- und Fokussierungsverhalten eines optischen Systems in weiten Bereichen zu variieren und damit auf Störungen und andere äußere Einflüsse zu reagieren. Adaptive Optiken mit Flächenlichtmodulatoren werden beispielsweise in der Medizintechnik, der Astronomie und in militärischen Anwendungen eingesetzt. Meist handelt es sich dabei um anwendungsspezifische Lösungen, die sich durch einen hohen Entwicklungsaufwand auszeichnen.

Mit den in dieser Arbeit vorgestellten Schaltungskonzepten sind mikromechanische Flächenlichtmodulatoren realisierbar, die eine kostengünstigere Entwicklung adaptiver Optiken ermöglicht. Dadurch eröffnen sich weitere Anwendungsgebiete für solche Systeme wie beispielsweise die optische Kommunikationstechnik.

In Abbildung 2.2 ist der Aufbau eines optischen Systems gezeigt, das beispielsweise eine Wellenfrontdetektion und -korrektur für einen Lasertomographen durchführt.

Im Fraunhofer IMS laufen zur Zeit mehrere Projekte zur Entwicklung von mikromechanischen Flächenlichtmodulatoren für Belichtungssysteme für Masken zur Halbleiterfertigung [13] und für die Direktbelichtung von Wafern und Leiterplatten. Im Rahmen eines weiteren Projektes wird ein Flächenlichtmodulator für einen Lasertomographen entwickelt, der in der Augendiagnostik eingesetzt wird.

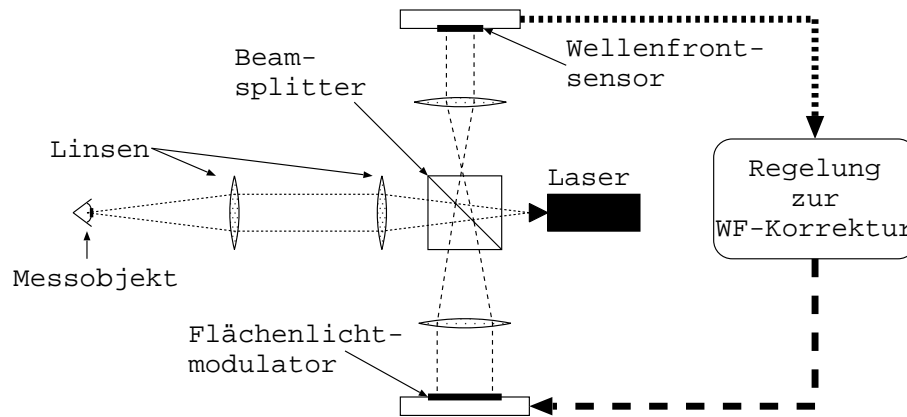


Abbildung 2.2: Beispiel einer adaptiven Optik zur Wellenfrontkorrektur

## 2.2 Anforderungen an die Ansteuerung des Lichtmodulators

Neben den elektrischen Anforderungen an die Ansteuerschaltung gibt es auch eine Reihe von mechanischen. Hierzu zählt vor allem eine Vorgabe der Pixelgeometrien und die Oberflächenplanarität.

Für die VCL-Spiegeltechnologie ist zum Beispiel nur eine quadratische Pixelgröße im Bereich von  $16 \times 16 \mu\text{m}^2$  bis  $24 \times 24 \mu\text{m}^2$  zulässig. Mit notwendigen Steuerspannungen von bis zu  $40 \text{ V}$  ist diese Technologie am anspruchsvollsten (siehe Kapitel 5.5.1). Bei den verschiedenen Geometrien der CBM-Technologie (siehe Kapitel 5.5.2) sind auch größere Pixelgeometrien möglich. Ein Vorteil, der die MLM-Technologie auszeichnet, ist eine etwas geringere Ansteuerspannung, was den Aufwand für die elektrischen Spannungstreiber minimiert (siehe Kapitel 5.5.3).

Um den Lichtmodulator in der hochauflösenden Mikrolithographie einzusetzen, ist eine hohe Auflösung bei gleichzeitig hoher Bildrate erforderlich. Hierin besteht auch zugleich einer der Hauptvorteile des Einsatzes von Flächenlichtmodulatoren gegenüber anderen schreibenden Belichtungsverfahren, wie dem Elektronenstrahlschreiben.

Beim Verwenden eines Elektronenstrahlschreibers wird jeweils die gesamte zu strukturierende Fläche mit einem Elektronenstrahl geschrieben, dessen Fokus der minimalen Strukturauflösung entspricht. Der Vorteil dieses Verfahrens ist die sehr hohe Auflösung, die sich durch die sehr feine Fokussierung eines Elektronenstrahls erreichen lässt [41]. Allerdings ist das Schreiben kompletter Wafer extrem Zeitaufwendig und daher für eine Massenfertigung, wie sie bei integrierten Schaltkreisen und Leiterplatten üblich ist, nicht akzeptabel. Moderne Elektronenstrahlschreiber verfügen zwar über die Möglichkeit beim Schreiben von Strukturen, die größer als die Minimalabmessungen sind, den Fokus des Schreibstrahls aufzuweiten, jedoch werden dadurch insbesondere in der Fertigung integrierter Schaltkreise die Durchlaufzeiten herkömmlicher Maskenbelichter bei Weitem nicht erreicht [38, 40].

Flächenlichtmodulatoren vereinen die Flexibilität der maskenlosen Lithographie mit der hohen Schreibgeschwindigkeit einer flächenhaften Belichtung.

Die Auflösung bei Mikrolithographie durch Flächenlichtmodulatoren ist durch die physikalische Auflösung des Modulators und durch die Maßstabsverkleinerung der abbildenden Optik gegeben. Für die verwendeten optischen Wellenlängen sind zur Zeit Verkleinerungsmaßstäbe im Bereich von 1 : 100 realisierbar. Daraus ergibt sich ein physikalisches Pixelraster von höchstens  $20\mu m$ , um die Auflösung erzielen zu können, die heute durch die Mikrostrukturierung mit Masken erreicht wird.

In dieser Arbeit wird erstmals eine Graustufenmodulation zur Erhöhung der lithographischen Auflösung verwendet. Hierbei wird die Tatsache ausgenutzt, dass die in der Mikrolithographie verwendeten UV-empfindlichen Fotolacke bei einer definierten optischen Bestrahlung ihre chemischen Eigenschaften ändern. Man spricht hier von einer definierten Schaltintensität. Mit Hilfe der Graustufenmodulation kann der Verlauf der Bestrahlungsstärke einer Strukturkante wesentlich feiner eingestellt werden, als durch das vollständige Ein- und Ausschalten einzelner Bildelemente. Abbildung 2.3 veranschaulicht den Zusammenhang zwischen Grauwertansteuerung und Kantenverschiebung.

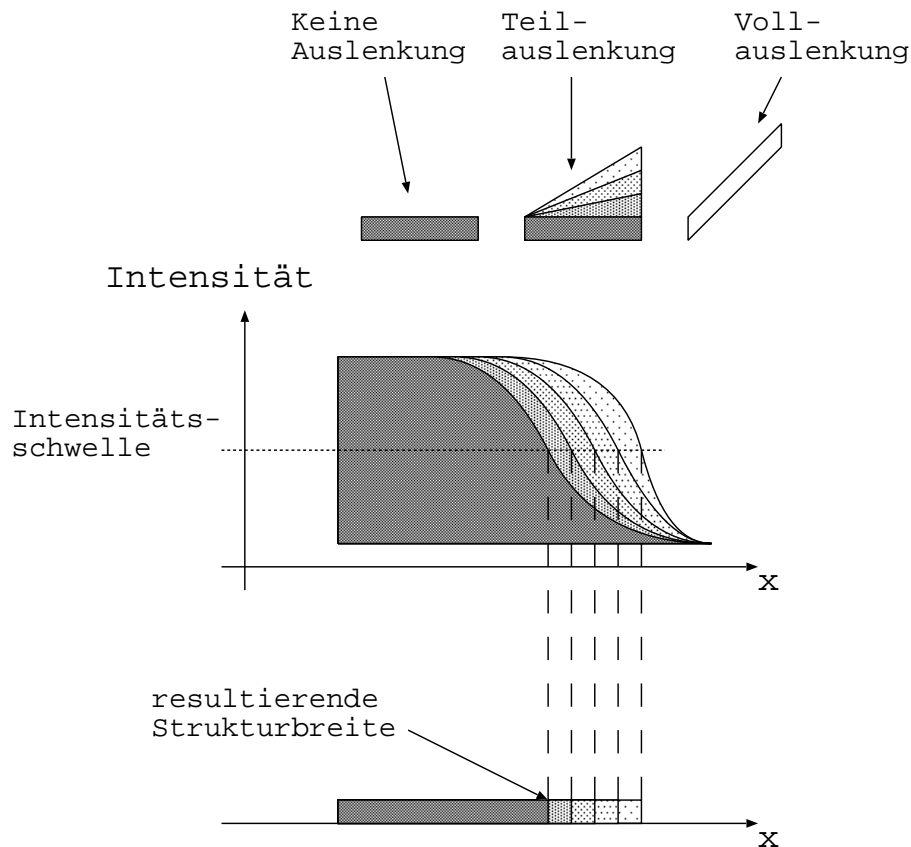


Abbildung 2.3: Kantenverschiebung durch Graustufenabbildung

Für eine hohe Schreibrate sind die optisch aktive Fläche des Modulators sowie die Bildrate des Flächenlichtmodulators zu optimieren.

Ein weiteres Einsatzfeld von Flächenlichtmodulatoren sind adaptive Optiken [34]. Hier dienen Lichtmodulatoren der Wellenfrontkorrektur, die durch eine reine Phasenmodulation des einfallenden Lichts durchgeführt werden kann. Adaptive Optiken mit Wellenfrontkorrekturen werden in vielen Bereichen eingesetzt: Die Anwendungen reichen von der Medizintechnik über die Astronomie bis hin zu militärischen Anwendungen.

In diesen Anwendungsgebieten werden hohe Anforderungen an die Genauigkeit der Phasenmodulation und damit an die Oberflächenplanarität gestellt. Die Phasenauflösung solcher Systeme beträgt in der Regel weniger als ein Zehntel der genutzten Wellenlängen. Die Bildraten und die örtliche Auflösung solcher adaptiver Optiken sind im allgemeinen geringer als bei der Mikrolithographie, jedoch wird eine feinstufige bzw. stufenlose Modulation des Lichts pro Pixel häufig verlangt.

### 2.3 Ansteuerung mikromechanischer Aktoren

Eine allgemeine und sehr anschauliche Definition eines Aktors liefert [43]. Ein Aktor ist eine spezielle Form eines Transducers, bei der durch ein elektrisches Signal eine nicht-elektrische Reaktion ausgelöst wird. In diesem Fall handelt es sich um eine mechanische Reaktion, das heißt, die hier betrachteten Aktoren wandeln elektrische Signale in mechanische um. Für die Ansteuerung mikromechanischer Aktoren gibt es vier Wirkprinzipien, die auf einer elektrischen Anregung beruhen:

1. Elektro-thermisches Wirkprinzip
2. Elektro-magnetisches Wirkprinzip
3. Piezo-elektrisches Wirkprinzip
4. Elektro-statisches Wirkprinzip

Im folgenden werden die verschiedenen Wirkprinzipien näher erläutert und hinsichtlich ihrer Eignung für einen mikromechanischen Flächenlichtmodulator bewertet. Die Integrierbarkeit einer entsprechenden Aktortechnologie zusammen mit einer elektrischen Ansteuerschaltung ist ein wichtiger Faktor bei der Wahl des Wirkprinzips.

Bei der elektro-thermischen Wirkweise wird der Aktor elektrisch als Widerstand betrieben, in dem elektrische Energie in thermische übertragen wird. Diese thermische Energie wird durch eine geeignete Materialwahl des Aktors in eine mechanische Verformung gewandelt. Um die übliche laterale, thermische Ausdehnung des Aktors in eine komplexe mechanische Bewegung zu überführen, kommen verschiedene Materialien innerhalb des Aktors zum Einsatz, die unterschiedliche thermische Ausdehnungskoeffizienten besitzen. Diese Methode der Aktorausführung entspricht den Bimetallen, die viele verschiedene Anwendungsgebiete erobern konnten.

Die Vorteile dieses Wirkprinzips liegen in dem einfachen Aufbau des Aktors und in der weitgehend verschleißfreien Arbeitsweise. Ein Nachteil ist jedoch die thermische Erwärmung des Aktors, die auf die elektrische Ansteuerung und das optische Verhalten zurückwirkt. Die Realisierung einer hochintegrierten Aktormatrix ist aufgrund der thermischen Kopplung einzelner Aktorelemente nur sehr schwer zu realisieren.

Bei einer elektromagnetischen Aktortechnologie wird mit Hilfe eines elektrischen Stromflusses ein magnetisches Kraftfeld erzeugt. In diesem Magnetfeld befindet sich der eigentliche Aktor, der entweder ferromagnetische Eigenschaften oder ebenfalls ein elektrisch erzeugtes Magnetfeld besitzt.

Diese Aktortechnologie besitzt einen sehr hohen Wirkungsgrad, da sich schon mit geringen elektrischen Leistungen ausreichend hohe Magnetfelder erzeugen lassen. Jedoch besitzt die elektromagnetische Aktortechnik wie die elektrothermische den Nachteil, dass sich benachbarte Aktoren insbesondere bei hoher Integrationsdichte gegenseitig beeinflussen. Dies schränkt die Verwendbarkeit für eine mikromechanische Technik stark ein. Hinzu kommt, dass eine Integration von ferromagnetischen Materialien in eine Technologie für integrierte Schaltkreise sehr aufwändig ist, da die in Frage kommenden Materialien meist nicht kompatibel zu den aktuellen Siliziumtechnologien sind.

Der piezoelektrische Effekt beschreibt die Verschiebung der Kristallstruktur durch ein elektrisches Feld. Zu den Materialien, in denen dieser Effekt ausgeprägt ist, gehört zum Beispiel die Bleititanat-Bleizirkonat Legierung oder auch Quarzglas aus Siliziumdioxid. Daher ist eine monolithische Integration von Aktoren dieses Wirkprinzips in eine herkömmliche Siliziumtechnologie möglich. Da es sich bei dem piezoelektrischen Effekt im Gegensatz zu den anderen hier beschriebenen Wirkprinzipien um einen mikroskopischen Effekt handelt, stellt das Übersprechen eines solchen Aktors auf seine Umgebung kein Problem dar. Diese Aktorart ist daher besonders gut geeignet, in einem Mikrosystem integriert zu werden und daher prinzipiell für die Verwendung in einem Flächenlichtmodulator geeignet.

Einen Nachteil stellen jedoch die verhältnismäßig kleinen Deformationen dar, die erreicht werden können bzw. die notwendigen hohen elektrischen Spannungen, die zur Ansteuerung notwendig sind.

Besonders die hohen elektrischen Spannungen begrenzen die Integrationsfähigkeit piezoelektrischer Aktoren, da die elektrische Isolation und die Durchbruchssicherheit der einzelnen Elemente einer Aktormatrix gewährleistet sein müssen. Zwar ist durch geeignete Materialwahl eine Verbesserung der elektrisch-mechanischen Empfindlichkeit möglich, jedoch ist der technologische Aufwand bei der Integration solcher Materialien in eine Technologie zur integrierten Ansteuerung wiederum sehr hoch.

Bei dem elektrostatischen Wirkprinzip tritt ebenfalls ein elektrostatisches Kraftfeld auf. Im Gegensatz zum piezoelektrischen handelt es sich dabei nicht um einen mikroskopischen Effekt, so dass man bei der Materialwahl weitgehend kompatibel zu herkömmlichen IC-Technologien bleiben kann und so eine Integration von Ansteuer-schaltung und mikromechanischem Aktor einfach zu realisieren ist. Da beim elektrostatischen Kraftfeld zwischen zwei Feldelektroden nur eine anziehende Kraftwirkung

wirken kann, ist zusätzlich eine entgegenwirkende mechanische (Rückstell-) Kraft notwendig.

Die notwendigen Ansteuerspannungen dieses Wirkprinzips liegen unterhalb derer der piezoelektrischen Aktoren, sind allerdings immer noch sehr hoch für eine Standard IC-Technologie. Aus diesem Grund wird zur Ansteuerung eine spezielle Hochvolt-CMOS-Technologie eingesetzt (siehe Kapitel 5.3).

Durch geeignete Wahl der Geometrien sowohl des elektrischen Feldes, das heißt der Ansteuerelektroden, als auch des Aktors lassen sich die elektrostatische Kräfte und die mechanischen Rückstellkräfte in einem weiten Bereich variieren. Aus diesem Grund werden in der Mikromechanik elektrostatische Aktoren besonders häufig realisiert.

Die Ansteuerung solcher Aktoren ist durch Bereitstellung einer elektrischen Spannung auf der Ansteuerelektrode schaltungstechnisch einfach. Da Ströme nur bei einer Änderung der Ansteuerspannung auftreten, ist dieses Wirkprinzip im Gegensatz zum elektrothermischen und elektromagnetischen nahezu leistungsarm. Das Aktorelement wirkt elektrisch wie eine Kapazität.

Elektrostatische Felder können im Gegensatz zu magnetischen Feldern durch entsprechende Elektrodengeometrien sehr gut abgeschirmt werden, so dass auch eine Integration eines elektrostatischen Aktorarrays, wie es für einen Flächenlichtmodulator notwendig ist, realisiert werden kann.

Von allen beschriebenen elektrisch-mechanischen Aktorprinzipien ist daher das elektrostatische am besten geeignet für einen mikromechanischen Flächenlichtmodulator mit integrierter Ansteuerschaltung.

## 2.4 Vergleich von Matrixansteuerkonzepten für mikromechanische Aktorarrays

Das in Kapitel 2.3 ausgewählte elektrostatische Steuerkonzept basiert auf elektrischen Feldern. Die Ansteuerung der in Kapitel 5.5 aufgeführten Spiegeltechnologien erfolgt daher immer durch elektrische Spannungen. Ströme sind während der statischen Ansteuerung vernachlässigbar. Das elektrische Ersatzschaltbild besteht im Wesentlichen aus einer Kapazität (siehe Kapitel 2.3).

Aus diesem Grund kann dasselbe Schaltungskonzept für alle drei in dieser Arbeit beschriebenen Spiegelaktoren verwendet werden.

Ein wichtiges Kriterium für die Auswahl des Ansteuerkonzeptes ist die optische Betriebsart. Hierbei wird zwischen der kontinuierlichen Beleuchtung (häufig auch als “continuous-wave mode” oder “cw-mode” bezeichnet) und der nicht-kontinuierlichen Beleuchtung (“flash mode”) unterschieden.

Bei der kontinuierlichen Beleuchtung ist der Lichtmodulator die ganze Zeit, d.h. ohne Unterbrechung, aktiv. Anwendungen, die unter diese Betriebsart fallen, sind hauptsächlich Projektionsdisplays und adaptive Optiken. Meistens dienen kontinuierliche optische Systeme dazu, ein Bild für das menschliche Auge zu erzeugen. Für

die Ansteuerung der mikromechanischen Aktoren ist dabei zu beachten, dass bei der kontinuierlichen Beleuchtung über einen bestimmten Zeitraum der Mittelwert der Beleuchtungsstärke ausgewertet wird. Beim menschlichen Auge beträgt dieser Wert circa 4/100 Sekunden. Bei hochempfindlichen Teleskopen beispielsweise kann dieser Wert jedoch wesentlich länger sein, da hiermit äußerst geringe Strahlstärken aufgenommen werden können. Die Zeitspanne für eine Änderung der Modulation (neues Bild oder Veränderung einer Phasenkorrektur) sollte bei einem zeitkontinuierlichen Betrieb immer möglichst kurz gegenüber der Auswertzeit sein, um die optischen Störungen während einer Änderung der Modulatoransteuerung gering zu halten.

Um mehr Freiheiten bei der Ansteuerung des Flächenlichtmodulators zu erhalten, ist es möglich, das modulierte Licht während einer Bildänderung nicht auszuwerten und die Auswertung erst nach der vollständigen Ansteuerung des Modulators fortzusetzen. In diesem Fall handelt es sich um einen nicht-kontinuierlichen Betrieb. Hierbei kann der optisch aktive Zeitraum (Beleuchtung und Auswertung) gegenüber dem nichtaktiven (ohne Beleuchtung oder Auswertung) größer, kleiner oder gleich lang ist. Dies ist hauptsächlich von der Anwendung des Lichtmodulators abhängig.

Je nachdem, ob das einzelne Pixel des Modulatorarrays neben der Ansteuerelektrode noch aktive elektronische Bauelemente enthält oder nicht, unterscheidet man allgemein zwischen aktiver und passiver Matrixansteuerung.

#### 2.4.1 Passive Matrixansteuerung

Die einfachste passive Matrixansteuerung ist die, bei der jedes Matrixelement mit einer externen, d. h. außerhalb des Pixels angeordneten Treiberschaltung verbunden ist. Diese Art der Ansteuerung hat den Vorteil, dass das Layout jedes Pixels optimal an die optischen Anforderungen angepasst und die Ansteuerelektronik unabhängig von diesen Anforderungen dimensioniert werden kann. Die Möglichkeit Aktor und Elektronik in separaten Technologien zu realisieren, bietet viele Vorteile. Da jedoch für jedes Matrixelement eine Treiberschaltung mitsamt Zuleitung zum Aktor realisiert werden muss, sind bei dieser Ansteuervariante Einschränkungen bezüglich der Komplexität der Modulatormatrix vorhanden. Zur Zeit werden mit diesem Konzept Flächenlichtmodulatoren mit bis zu hundert separat ansteuerbaren Elementen realisiert [1, 2].

Um auch größere Arrays von Pixelelementen passiv ansteuern zu können, müssen mehrere Pixel zeitlich nacheinander mit Hilfe eines Multiplex-Verfahrens angesteuert werden. Diese Verfahren werden bereits erfolgreich bei passiven LCD-Displays (sogenannten STN-LCDs) angewendet [42, 6]. Im Falle der LCD-Displays werden die einzelnen Pixel ebenfalls durch ein elektrisches Feld angesteuert. Für die zur Lichtmodulation zugrunde liegenden physikalischen Vorgänge sei an dieser Stelle auf obige Literatur verwiesen. In Bezug auf die elektrische Ansteuerung sind LCD's mit elektrostatischen Aktoren jedoch vergleichbar.

Bei der Multiplexansteuerung sind die Ansteuerelektroden jeweils über Spalten-



leitungen und die Gegenelektroden, die die Aktoren darstellen, über Zeilenleitungen<sup>3</sup> verbunden.

Abbildung 2.4 zeigt ein Array mit passiv verdrahteten Steuerelektroden und Spiegeln. Der in Abbildung 2.5 gezeigte Aufbau des Aktors basiert in diesem Fall auf der CBM-Technologie, die in Kapitel 5.5.2 erläutert wird.

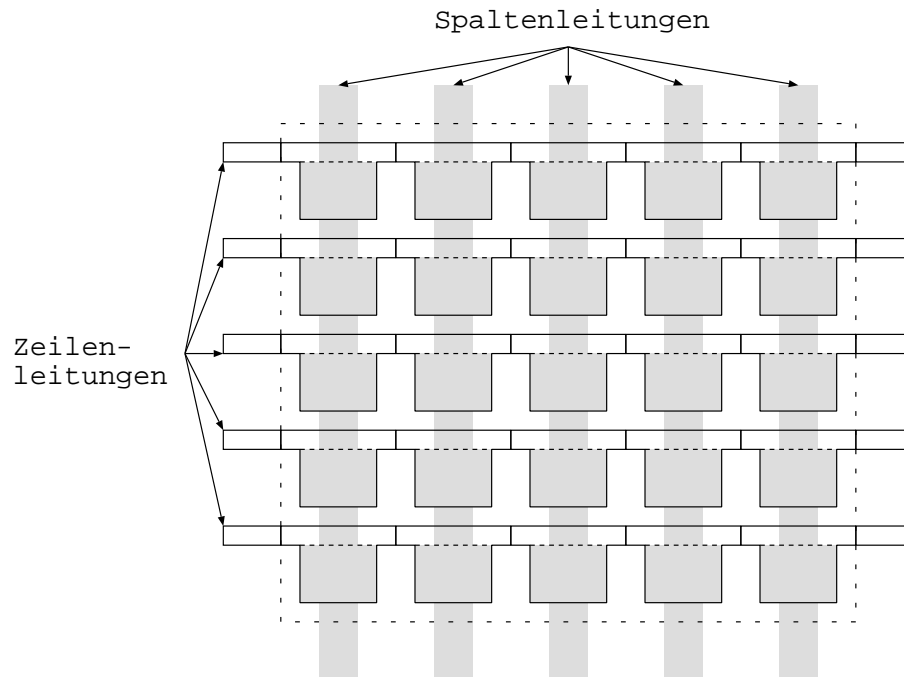


Abbildung 2.4: Aufbau eines Arrays mit  $5 \times 5$  passiven Pixelzellen

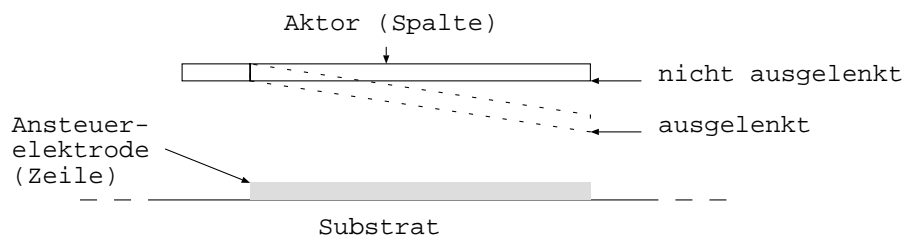


Abbildung 2.5: Querschnitt der Aktor-Elektroden-Anordnung des passiven Arrays aus Abbildung 2.4

Die einzelnen Pixel eines Arrays werden bei der passiven Ansteuerung nicht zeitkontinuierlich bewegt, sondern nur während einer Zeitspanne  $T_{aktiv}$ . Diese Zeitspanne

<sup>3</sup>An dieser Stelle werden die Begriffe Zeilen- und Spaltenleitung zur Unterscheidung verwendet. Prinzipiell sind diese Begriffe austauschbar, da das Array gedanklich um  $90^\circ$  gedreht werden kann.

ist durch die Bildrate des Modulators und durch den Multiplexfaktor  $N_{mux}$  vorgegeben:

$$T_{aktiv} = \frac{T_{Bild}}{N_{mux}}. \quad (2.1)$$

Für den in Abbildung 2.4 dargestellten Fall werden jeweils alle Pixel einer Zeile gleichzeitig angesteuert. Der Multiplexfaktor  $N_{mux}$  entspricht also der Anzahl der Zeilen  $N_{Zei}$ . Da das Ansteuersignal nur für einen Teil der Bildperiode aufgeschaltet ist, ist für jedes Pixel der Mittelwert der Ansteuerspannung über eine Bildperiode ausschlaggebend.

Aus diesem Grund ist die passive, zeitmultiplexe Ansteuerung von Lichtmodulatorarrays nur bei kontinuierlichem Betrieb möglich, bei dem der Mittelwert der Strahlstärke des modulierten Lichts ausgewertet wird.

Abbildung 2.6 zeigt ein passives  $3 \times 3$  Array mit den Steuersignalen für die Zeilen- und Spaltenleitungen.

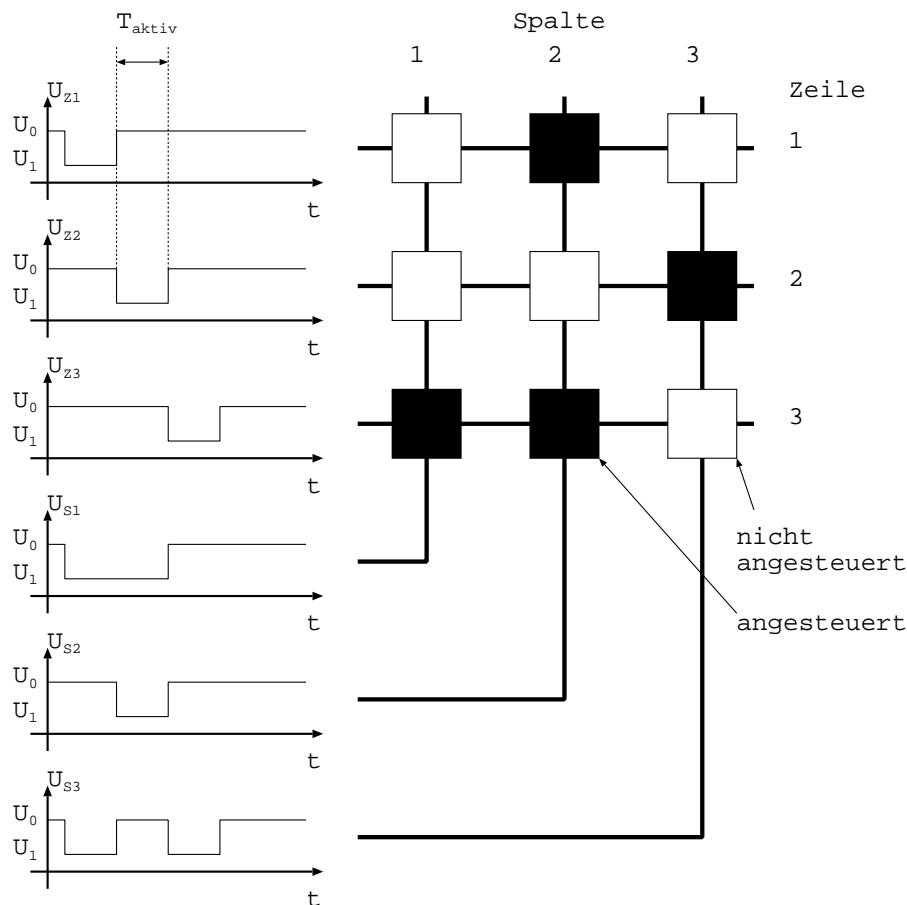


Abbildung 2.6: Ansteuersignale für eine zeitmultiplexe passive Ansteuerung

Hier beträgt die Multiplexrate  $N_{mux} = 3$ , da zu jedem Zeitpunkt nur die Pixel innerhalb einer Zeile aktiv angesteuert werden. Die Anzahl der Zuleitungen zum

Array verringert sich ebenfalls um den Faktor  $N_{mux}$  von  $9 \cdot 2 = 18$  auf 6. Die maximale Bildrate  $\frac{1}{T_{Bild}}$  ist allerdings bei der Multiplexansteuerung um den Faktor  $N_{mux}$  geringer gegenüber einer parallelen Ansteuerung aller Pixel.

Elektrostatische Aktoren zeichnen sich dadurch aus, dass sie durch eine Spannungsdifferenz zwischen Ansteuerelektrode und beweglichem Aktor angesteuert werden. Dabei spielt die Polarität der Spannung keine Rolle, da unabhängig von der Richtung des elektrischen Kraftfeldes immer eine Anziehungskraft zwischen Elektrode und Aktor entsteht. Allgemein kann deshalb eine Steuerspannung  $U_S$  eingeführt werden, für die gilt:

$$U_S = |U_{Elektrode} - U_{Aktor}|. \quad (2.2)$$

Bei dem Beispiel aus Abbildung 2.6 werden ausgeschaltete Aktoren (weißes Feld) mit der Spannung

$$U_{aus} = |U_0 - U_0| = |U_1 - U_1| = 0$$

beaufschlagt und eingeschaltete Aktoren (schwarzes Feld) für jeweils eine Zeitspanne  $T_{aktiv}$  mit der Differenzspannung

$$U_{ein} = |U_0 - U_1|.$$

Bei der zeitmultiplexen, passiven Matrixansteuerung ist das zeitliche Antwortverhalten des Aktors auf die angelegte Ansteuerspannung ein wichtiger Kennwert. Im Falle eines idealen Aktors, der der angelegten Steuerspannung ohne Verzögerung folgt, lässt sich die Auslenkung des Spiegels direkt als Funktion der Steuerspannung  $a(U_S)$  darstellen. Über die Bildperiode  $T_{Bild}$  ergibt sich damit für die Auslenkung folgender Mittelwert:

$$\bar{a} = \frac{1}{T_{Bild}} \cdot \int_0^{T_{Bild}} a(U_S(t)) dt. \quad (2.3)$$

Bei einem einfachen Rechteckimpuls der Länge  $T_{aktiv}$  der Ansteuerspannung ergibt sich  $U_S(t)$  zu

$$U_S(t) = U_{ein} \cdot \text{rect}\left(\frac{t-x}{T_{aktiv}}\right). \quad (2.4)$$

Der Faktor  $x$  wird so gewählt, dass der Rechteckimpuls vollständig innerhalb des Zeitintervalls  $[0, T_{Bild}]$  liegt.

Im Falle einer (nahezu) zeitunabhängigen Aktorkennlinie, also bei Aktoren die ohne nennenswerte Verzögerung dem Ansteuersignal folgen, lässt sich  $a(U_S)$  folgendermaßen darstellen:

$$a(U_S) = a(U_{ein}) \cdot \text{rect}\left(\frac{t-x}{T_{aktiv}}\right). \quad (2.5)$$

Setzt man (2.5) in (2.3) ein, so erhält man

$$\bar{a} = \frac{\int_0^{T_{aktiv}} a(U_{ein}) dt}{T_{Bild}}. \quad (2.6)$$

Für die mittlere Auslenkung des Aktors ergibt sich dann ein um die Multiplexrate  $N_{mux}$  verminderter Wert

$$\bar{a} = a(U_{ein}) \cdot \frac{T_{aktiv}}{T_{Bild}} = \frac{a(U_{ein})}{N_{mux}}. \quad (2.7)$$

Diese verminderte Auslenkung während einer Bildperiode setzt die Aussteuerdynamik herab auf einen Wert, der bei einer hohen Multiplexrate deutlich unterhalb der maximal möglichen Austeuerung des Aktors liegt. Bei einer Displayanwendung bedeutet das beispielsweise einen verminderten Kontrast.

Die realen mikromechanischen Aktoren besitzen im Antwortverhalten auf eine aufgeschaltete Ansteuerspannung eine signifikante zeitliche Verzögerung. Daraus ergibt sich ein etwas anderer Zusammenhang zwischen maximaler Ansteuerspannung und mittlerer Auslenkung. Die Abhängigkeit von der Multiplexrate bleibt jedoch erhalten.

Eine Verbesserung der mittleren Auslenkung und damit eine Verbesserung der optischen Eigenschaften des Lichtmodulators ist nur über eine stark nichtlineare Aktorkennlinie möglich.

Passiv angesteuerte Flüssigkristallmodulatoren, die im Multiplexverfahren adressiert werden, sind daher speziell für diese Ansteuerung optimiert worden [35, 6]. Diese Flüssigkristallelemente, die als Super-Twisted-Nematic (STN) LCDs bezeichnet werden, verfügen über eine Ansteuercharakteristik, die ein Umschalten über definierte Schwellwerte ermöglichen. Für diese Elemente kann durch Optimierung der Spannungspegel der Zeilen- und Spaltenleitungen eine deutliche Verbesserung des Kontrastes erreicht werden, die auch den Anforderungen an ein hochauflösendes Display genügt.

Bei mikromechanischen Aktoren ist ein Schaltverhalten durch Schwellwerte jedoch nicht vorhanden. Hier kann eine Verbesserung des Kontrastes nur durch eine aktive Matrixansteuerung erreicht werden. Hierbei wird in jedem Pixelelement zu der Steuerelektrode ein nichtlineares Element hinzugefügt, das über ein ausgeprägtes Schaltverhalten verfügt. Im Falle der LCD-Displays werden Dioden, sog. MIM-Strukturen<sup>4</sup> und aktive Schaltelemente wie Transistoren in jedes Pixelelement eingefügt [35, 42, 44].

In dem folgenden Kapitel werden die daraus resultierenden Vorteile für das optische Verhalten sowie die Ansteuerung aktiver Matrixzellen erläutert.

### 2.4.2 Aktive Matrixansteuerung

Bei der aktiven Ansteuerung wird jedem Pixel ein nichtlineares Element hinzugefügt. Dadurch wird gewährleistet, dass der jeweilige Aktor nicht nur während der Adressierung des Pixels aktiv angesteuert wird, sondern die Steuerspannung auch während

---

<sup>4</sup>Metal-Insulator-Metal-Strukturen, die über ein ähnliches Schaltverhalten wie Dioden verfügen, jedoch keine Gleichrichtung verursachen

der restlichen Bildperiode anliegt. Wie bei der passiven Multiplexansteuerung ist es auch bei der aktiven Ansteuerung nicht notwendig, jedes Pixel mit einem externen Treiber zu verbinden. So können auch mit der aktiven Adressierung Lichtmodulatoren mit hohen Pixelzahlen angesteuert werden. Dieses zusätzliche nichtlineare Element bedingt allerdings eine komplexere Pixelarchitektur und schränkt daher sowohl die minimale Pixelgröße als auch unter Umständen die Fertigungsausbeute ein. Demgegenüber stehen bei der aktiven Matrixansteuerung eine Reihe von Vorteilen, die im folgenden aufgezeigt werden.

Das nichtlineare Element wirkt bei der aktiven Matrixansteuerung als Schalter. Während der aktiven Adressierung des Pixels muss der Schalter geschlossen sein, damit die Ansteuerspannung von der Spaltenleitung auf die Ansteuerelektrode aufgeschaltet wird. Während der nicht-aktiven Zeitspanne ist dann die Ansteuerelektrode von der Adressierleitung entkoppelt, das heißt der Schalter ist offen und die Ansteuerspannung muss durch einen Speichereffekt auf der Ansteuerelektrode gehalten werden.

Die Speicherung der Ansteuerspannung kann sowohl statisch als auch dynamisch erfolgen.

Im Falle der statischen Speicherung werden aktive Bauelemente verwendet. Der Vorteil der statischen Speicherung liegt in der unkritischen Speicherzeit und in der höheren Unempfindlichkeit gegenüber äußeren Störungen. Im Gegensatz zur dynamischen Speicherung ist keinerlei Refresh des eingeschriebenen Spannungswertes notwendig und die Speicherzeit ist im Idealfall unendlich. Durch die aktiven Bauelemente des Speicherelementes können auch parasitäre Störeinkopplungen bis zu einem gewissen Grad ausgeglichen werden. Der Hauptnachteil der statischen Spannungsspeicherung liegt daran, dass eine kompakte Realisierung nur für die binäre Speicherung möglich ist. Gerade bei der Matrixanordnung von Speicherzellen, wie sie bei Flächenlichtmodulatoren gegeben ist, ist ein kompaktes Layout des Speicherelementes notwendig. Zur Speicherung binärer Spannungspegel ist die sogenannte 6-Transistor-Zelle geeignet, die auch bei handelsüblichen statischen RAMs Verwendung findet. Abbildung 2.7 zeigt den Schaltplan eines solchen Speicherelementes.

Diese Speicherzelle ist auch zur Ansteuerung elektrostatischer Aktoren geeignet, da sie bei Verwendung entsprechender Hochvoltbauelemente (siehe Kapitel 5.3) die notwendigen Spannungspegel zur Verfügung stellen kann. Auf die genaue Funktionsweise der statischen Speicherzelle wird an dieser Stelle nicht weiter eingegangen, da diese Schaltungstechnik weit verbreitet und in der Literatur (z.B. [53]) ausführlich beschrieben ist.

Da zur Erhaltung des statischen Speichers kein Refresh erforderlich ist, eignet sich die statische Speicherzelle besonders gut für eine wahlfreie Adressierung. Die Adressierung eines Pixels erfolgt nur bei einer Änderung des Inhaltes. Daher ist die wahlfreie Adressierung statischer Pixelzellen gut geeignet für einen Flächenlichtmodulator bei kontinuierlicher Beleuchtung, da bei einem Bildwechsel die Pixel, die ihre Position beibehalten, nicht adressiert werden und dadurch die Bildrate erhöht werden kann. Allerdings ist in diesem Fall die maximale Bildwiederholrate von dem

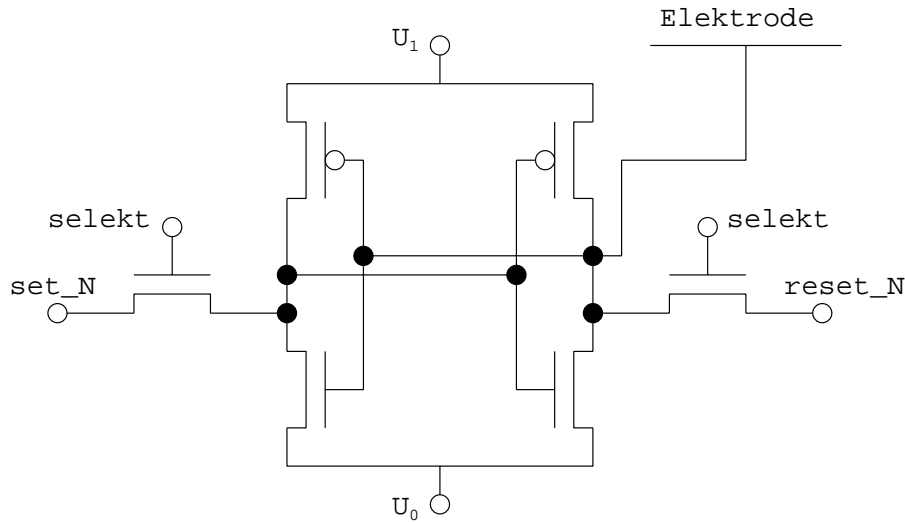


Abbildung 2.7: Schaltplan einer statischen 6-Transistor-Speicherzelle

jeweiligen Bildinhalt abhängig. Dieser Vorteil gilt jedoch nicht mehr, falls sich aufeinanderfolgende Bilder stark unterscheiden. In diesem Fall ist der Aufwand bei einer wahlfreien Adressierung höher als bei einer kompletten Adressierung des gesamten Arrays, da zusätzlich zu den Pixeldaten auch die jeweilige Adresse bereitgestellt und zu dem Lichtmodulator übertragen werden muss.

Eine kurze Zeitspanne zur Adressierung ist bei einem kontinuierlichen Betrieb von Vorteil, wie bereits in Abschnitt 2.4 erwähnt. Ein weiterer Vorteil der hier beschriebenen statischen Pixelzelle ist die Unempfindlichkeit gegenüber parasitären Einflüssen wie zum Beispiel gegenüber photoinduzierten Leckströmen.

Bei der dynamischen Speicherung wird das Ansteuersignal mit Hilfe von passiven Bauelementen gespeichert. Diese Signalspeicherung kann durch Kapazitäten realisiert werden, da mikromechanische Aktoren durch eine elektrische Spannung angesteuert werden. Wie später noch gezeigt wird, kann diese Speicherkapazität durch die Eigenkapazität der Aktor-Elektroden Anordnung realisiert werden oder durch hinzufügen eines zusätzlichen Speicherelements. Der Grundaufbau einer dynamischen Pixelzelle zur Ansteuerung mikromechanischer Aktorarrays ist mit dem einer DRAM-Zelle vergleichbar.

Abbildung 2.8 zeigt eine dynamische Speicherzelle mit einem Kondensator als Speicherelement.

Der Vorteil eines solchen dynamischen Speicherelementes liegt in der einfacheren Schaltungstechnik, die kleinere Pixelgrößen erlaubt. Im Gegensatz zu der zuvor beschriebenen statischen Zelle gibt es bei der dynamischen Pixelzelle keine Beschränkung auf zwei verschiedene Spannungspegel. Mit der dynamischen Pixelzelle ist sogar eine analoge Ansteuerung des mikromechanischen Aktors möglich. Der Hauptnachteil der dynamischen Speicherung gegenüber der statischen liegt in dem notwendigen Refresh des eingeschriebenen Spannungswertes. Da keine aktiven Bauelemente den

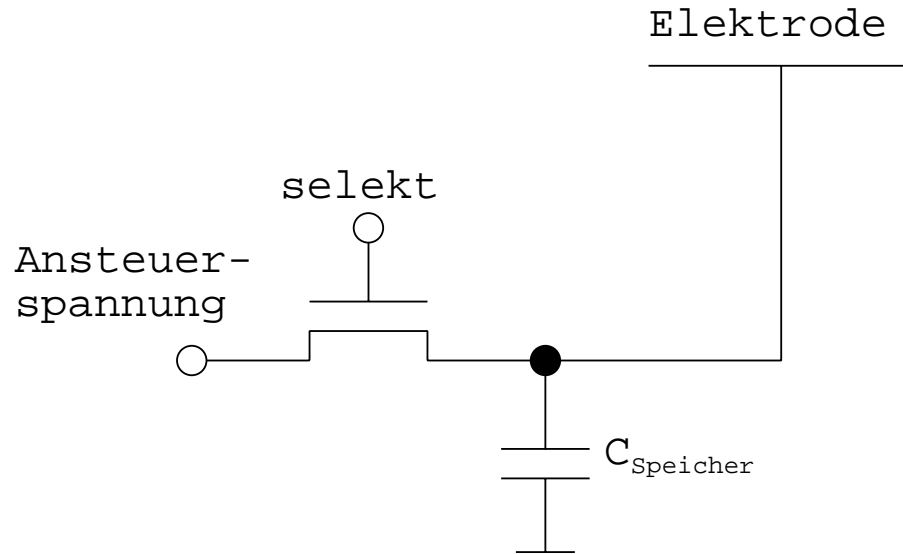


Abbildung 2.8: Schaltplan einer dynamischen Speicherzelle mit Speicherkapazität

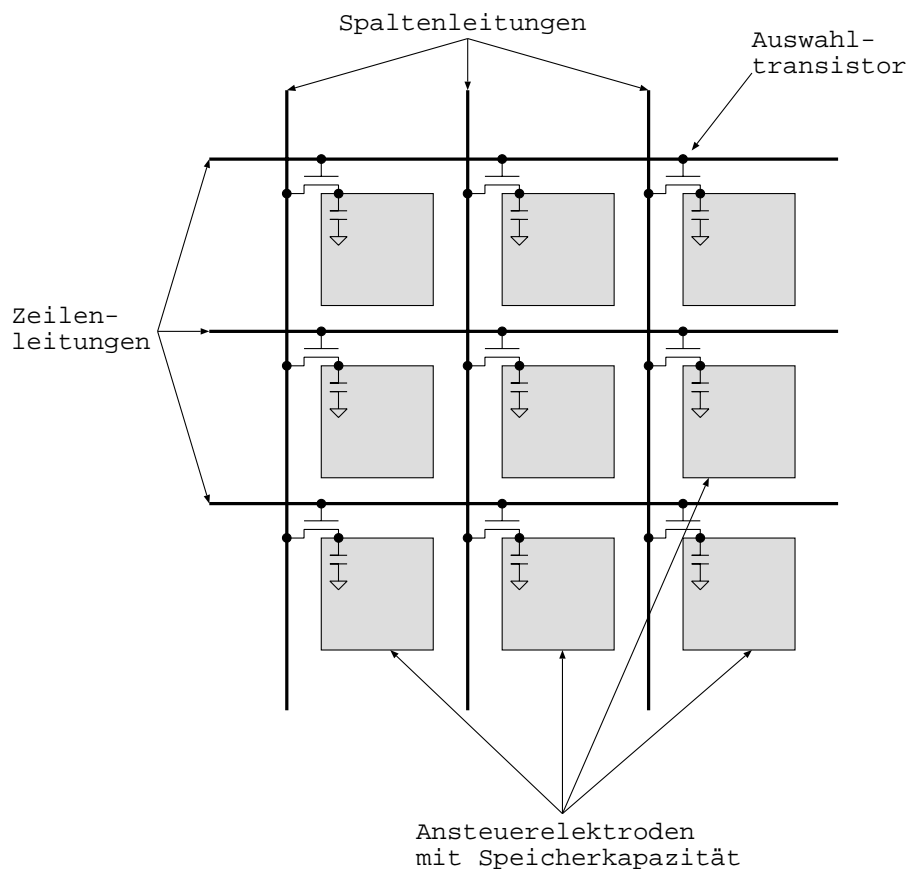
Einfluss von Leckströmen und anderen Störungen kompensieren, besitzt die dynamische Speicherzelle eine maximale Speicherzeit, nach der die gespeicherte Spannung durch eine erneute Adressierung der Zelle refreshet werden muss. Die mit der dynamischen Speicherung erreichbare Genauigkeit und die maximal mögliche Speicherzeit werden in den Kapiteln 3 und 4 ausführlich behandelt.

Die dynamische Speicherung eignet sich wegen ihrer geringeren Pixelkomplexität für sehr große Matrixkonfigurationen mit kleinen Pixelgrößen. Diese Matrixansteuerung ist für nicht-kontinuierliche Beleuchtung prädestiniert, da nach einer Bildperiode immer die komplette Matrix adressiert werden muss und dadurch der notwendige Refresh gewährleistet ist. Prinzipiell ist auch ein kontinuierlicher Betrieb möglich.

In Abbildung 2.9 ist eine aktiv angesteuerte  $3 \times 3$  Matrix abgebildet, wie sie auch zur Ansteuerung von LC-Displays verwendet wird [35, 42].

Ausgehend von den vorangehenden Gegenüberstellungen der verschiedenen Ansteuerkonzepte, ist eine aktive Matrixansteuerung mit dynamischen Pixelzellen am besten geeignet, die Anforderungen an einen Lichtmodulator für die Mikrolithographie und andere adaptive optische Systeme zu erfüllen.

In der Mikrolithographie wird ein nicht-kontinuierliches Belichtungsverfahren verwendet, wobei die aufeinander folgenden Bilder in der Regel nur wenig Ähnlichkeiten besitzen. Hier bietet die komplette Adressierung Vorteile gegenüber dem wahlfreien Zugriff auf einzelne Pixel, da nur die Pixeldaten dem Flächenlichtmodulator zugeführt werden müssen und der Verzicht auf die Übertragung und Decodierung von Adressen eine höhere Bildrate ermöglicht. Der bei dynamischen Pixelzellen notwendige Refresh geschieht bei der kompletten Adressierung automatisch während des Einschreibens des nächsten Bildes. Die Verwendung von dynamischen Matrixzellen ermöglicht sehr kompakte Pixellayouts und dadurch Flächenlichtmodulatoren mit

Abbildung 2.9: Aktiv angesteuerte  $3 \times 3$  Matrix

sehr hoher Ortsauflösung, wie sie für die Mikrolithographie benötigt werden.

Im folgenden Kapitel wird die Ansteuerung der einzelnen Pixelaktoren durch dynamische Speicherzellen genauer untersucht. Die mögliche Genauigkeit bei analoger Ansteuerung wird analytisch untersucht, um eine gezielte Optimierung zu ermöglichen.



### 3 Analogbetrieb dynamischer Speicherzellen

Im vorigen Kapitel sind die Vorteile einer dynamischen Ansteuerung mikromechanischer Aktorarrays dargestellt worden. In diesem Kapitel werden die grundlegenden Eigenschaften wie die maximal mögliche Ansteuerspannung der Aktoren und die erreichbare Genauigkeit bei Analogbetrieb der einzelnen Pixelzellen eines solchen Ansatzes dargestellt.

Zuerst werden die parasitären Effekte, die bei der Adressierung dynamischer Matrixzellen auftreten, beschrieben. In Kapitel 3.2 wird ein Konzept zur Verbesserung der elektrischen Eigenschaften vorgestellt und im anschließenden Kapitel 3.3 die erreichbare Ansteuergenauigkeit einer aktiven Matrix analytisch bestimmt.

#### 3.1 Taktdurchgriff

Um abzuschätzen wie genau die Adressierspannung auf der Elektrode einer Pixelzelle eingestellt werden kann, muss das Schaltungsverhalten der beteiligten Bauelemente betrachtet werden. Abbildung 3.1 zeigt den idealen Aufbau einer Pixelzelle:

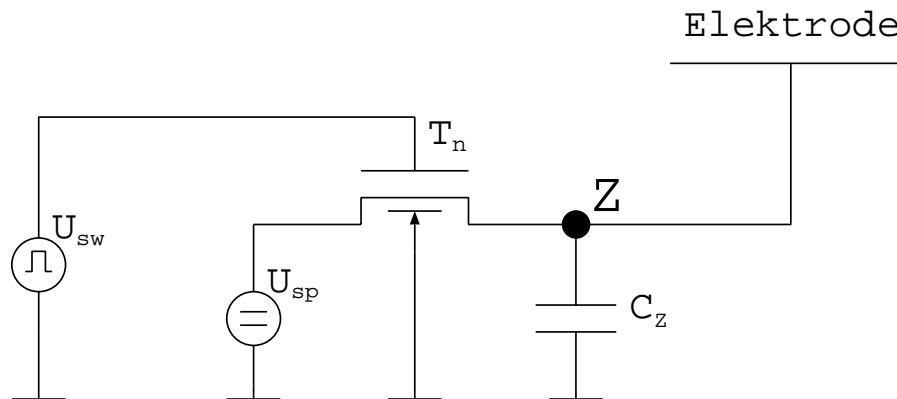


Abbildung 3.1: Einfaches Ersatzschaltbild einer Pixelzelle

Um die elektrische Spannung am Knoten  $Z$  zu bestimmen, wird der Schalttransistor  $T_n$  in ein Ersatzschaltbild überführt (Abb. 3.2).

Der Kanalleitwert  $g_{ds}$  wird hierbei als Funktion von der Gate-Source Spannung betrachtet. Im folgenden wird ein Speicherzyklus der Pixelzelle mit einem vorgegebenen zeitlichen Verlauf der Schaltspannung  $U_{sw}(t)$  betrachtet, so dass ein zeitlicher Verlauf von  $g_{ds}(t)$  folgendermaßen formuliert werden kann:

$$g_{ds}(t) = \begin{cases} R_{on}^{-1} & \text{für } U_{sw}(t) - U_{sp} > U_{Tn} \\ 0 & \text{für } U_{sw}(t) - U_{sp} \leq U_{Tn} \end{cases} \quad (3.1)$$

wobei  $U_{Tn}$  die Schwellenspannung des N-Kanal-MOSFETs ist.

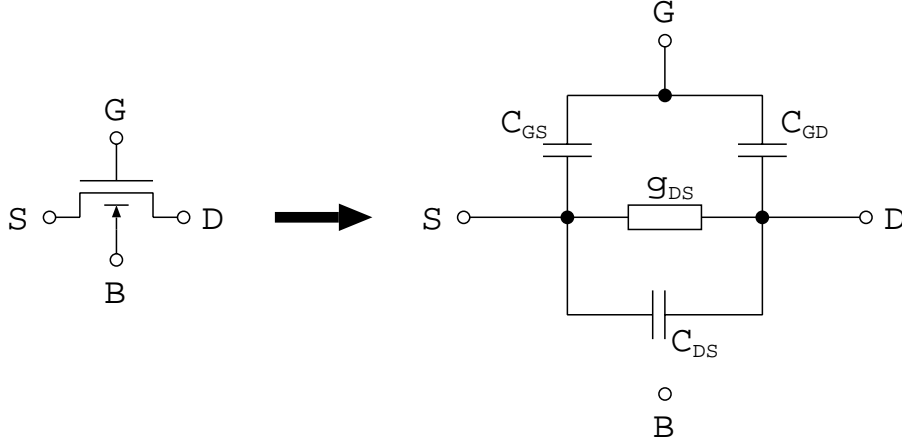


Abbildung 3.2: Verwendetes Transistorersatzschaltbild

Der Source-Knoten des Transistors ist mit einer Spaltenleitung verbunden, die zuvor mit der Adressierspannung  $U_{sp}$  geladen wurde. Die Kapazität dieser Spaltenleitung ist groß gegenüber der Zellkapazität  $C_z$  und den parasitären Transistorkapazitäten, so dass die Modellierung der Spaltenleitung mit einer Spannungsquelle  $U_{sp} = const.$  zulässig ist.

Für den On-Widerstand  $R_{on}$  des eingeschalteten Transistors gilt:

$$R_{on} = \frac{1}{\beta_n (U_{GS}(t) - U_{Tn})} = \frac{1}{\beta_n (U_{sw}(t) - U_{sp} - U_{Tn})}, \quad (3.2)$$

mit der Transistorkonstanten:

$$\beta_n = \mu_n C_{ox}'' \frac{w}{l}. \quad (3.3)$$

Mit Hilfe des Kirchhoff'schen Knotensatzes erhält man eine Differentialgleichung, die den Verlauf der elektrischen Spannung am Speicherknoten  $Z$  beschreibt.

$$\begin{aligned} \dot{U}_Z(t) &- \frac{\beta_n}{C_{DS} + C_{GD} + C_Z} (U_{sp} - (U_{sw}(t) - U_{Tn})) U_Z(t) \\ &- \frac{C_{GD}}{C_{DS} + C_{GD} + C_Z} \dot{U}_{sw}(t) \\ &+ \frac{\beta_n}{C_{DS} + C_{GD} + C_Z} (U_{sp} - (U_{sw}(t) - U_{Tn})) U_{sp} = 0, \\ \text{für } &U_{sw}(t) - U_{sp} - U_{Tn} > 0 \\ \dot{U}_Z(t) &- \frac{C_{GD}}{C_{DS} + C_{GD} + C_Z} \dot{U}_{sw}(t) = 0 \\ \text{für } &U_{sw}(t) - U_{sp} - U_{Tn} \leq 0 \end{aligned} \quad (3.4)$$

Zum Zeitpunkt  $t = 0$  sei der Transistor leitend, d.h. der Schalter geschlossen und die Adressierspannung  $U_{sp}$  bereits auf dem Knoten  $Z$  eingeschwungen. Für  $t > 0$  wird nun der Abschaltvorgang des Transistors betrachtet. Das Schaltsignal  $U_{sw}(t)$  fällt von high auf low, so dass die Gate-Source Spannung des N-Kanal Transistors unter die Schwellenspannung  $U_{Tn}$  sinkt und der Transistor sperrt. In erster Näherung kann ein linearer Verlauf des Schaltsignals angenommen werden:

$$U_{sw} = U_{High} \left( 1 - \frac{t}{t_{sw}} \right). \quad (3.5)$$

Mit Hilfe von 3.5 lässt sich auch der Zeitpunkt  $t_{off}$  bestimmen, zu dem der Transistor vom leitenden in den sperrenden Zustand übergeht. Anhand von 3.1 erhält man:

$$t_{off} = t_{sw} \frac{U_{High} - U_{Tn} - U_{sp}}{U_{High}}. \quad (3.6)$$

Der Spannungswert auf dem Zellknoten  $Z$  ergibt sich durch Lösen der DGL und Einsetzen des betrachteten Zeitpunktes. So ergibt sich für den Abschaltzeitpunkt  $t_{off}$  folgender Spannungswert  $U_Z(t_{off})$  [52].

$$U_1 := U_Z(t_{off}) = U_{sp} - \frac{C_{GD} \sqrt{\frac{\pi}{2} U_{High}}}{\sqrt{\beta_n \cdot t_{sw} (C_{DS} + C_{GD} + C_Z)}} \cdots \cdot \operatorname{erf} \left( \sqrt{\frac{t_{sw}}{2}} \cdot \frac{(U_{High} - U_{Tn} - U_{sp}) \sqrt{\beta_n}}{\sqrt{C_{DS} + C_{GD} + C_Z} \sqrt{U_{High}}} \right) \quad (3.7)$$

Hierbei wird ein Anfangswert von  $U_Z(0) = U_{sp}$  angenommen.

Für die Zeitspanne von  $t_{off} < t \leq t_{sw}$  vereinfacht sich die Differentialgleichung zu (3.4). Mit dem Anfangswert  $U_Z(t) = U_1$  ergibt sich folgende Lösung:

$$U_2 := U_Z(t_{sw}) = U_1 - \frac{C_{GD}}{C_{DS} + C_{GD} + C_Z} (U_{sp} + U_{Tn}). \quad (3.8)$$

Setzt man oben die Lösung für die erste Phase des Abschaltvorgangs (3.7) ein, so erhält man die resultierende Spannung einer Pixelzelle nach dem kompletten Abschaltvorgang (siehe (3.9)).

$$U_Z(t) = U_{sp} - \frac{C_{GD} \sqrt{\frac{\pi}{2} U_{High}}}{\sqrt{\beta_n t_{sw} (C_{DS} + C_{GD} + C_Z)}} \cdot \operatorname{erf} \left( \sqrt{\frac{t_{sw}}{2}} \frac{(U_{High} - U_{Tn} - U_{sp}) \sqrt{\beta_n}}{\sqrt{C_{DS} + C_{GD} + C_Z} \sqrt{U_{High}}} \right) - \frac{C_{GD}}{C_{DS} + C_{GD} + C_Z} (U_{sp} + U_{Tn}) \quad (3.9)$$

Für den Fall, dass das Argument der Fehlerfunktion groß gegenüber 1 ist

$$t_{sw} \gg 2 \frac{(C_{GD} + C_{DS} + C_Z) U_{High}}{\beta_n (U_{High} - U_{Tn} - U_{sp})^2} =: t_c \quad (3.10)$$

kann diese mit 1 approximiert werden.

$$U_Z(t_{sw}) = U_{sp} - \frac{C_{GD}}{C_{DS} + C_{GD} + C_Z} \cdot \left( \sqrt{\frac{\pi}{2} \sqrt{\frac{(C_{DS} + C_{GD} + C_Z) U_{High}}{\beta_n \cdot t_{sw}}} + (U_{sp} + U_{Tn})} \right) \quad (3.11)$$

In der Regel kann in (3.11) der erste Term der Klammer gegenüber dem zweiten vernachlässigt werden, so dass man folgende resultierende Spannung auf dem Speicherknoten erhält:

$$U_Z(t_{sw}) \approx U_{sp} - \frac{C_{GD}}{C_{DS} + C_{GD} + C_Z} (U_{sp} + U_{Tn}) . \quad (3.12)$$

Anhand von (3.12) lassen sich die folgenden Schlussfolgerungen unmittelbar ablesen:

Für lange Schaltzeiten am Auswahltransistor (Faustformel:  $t_{sw} \gg 1\text{ns}$  siehe (3.10)) gilt:

1. Der Taktdurchgriff bewirkt immer eine Verminderung der Sollspannung  $U_{sp}$ .
2. Der Spannungsfehler ist proportional zum Verhältnis der Koppelkapazität zwischen Schaltleitung und Speicherknoten zur Gesamtkapazität des Speicherknotens.
3. Der Spannungsfehler steigt mit zunehmender Adressierspannung  $U_{sp}$ .

Für extrem kurze Schaltflanken ( $t_{sw} \ll t_c$ ) ist die obige Bedingung 3.10 zur Approximation der Fehlerfunktion nicht mehr erfüllt. Mit Hilfe einer Reihenentwicklung der Fehlerfunktion erhält man für die elektrische Spannung auf dem Speicherknoten folgenden Ausdruck (Abbruch der Entwicklung nach dem linearen Glied):

$$U_Z(t_{sw}) \approx U_{sp} - \frac{C_{GD}}{C_{DS} + C_{GD} + C_Z} U_{High} \quad (3.13)$$

Auch hier lassen sich 3 Aussagen unmittelbar an (3.13) ablesen:

1. Der Taktdurchgriff bewirkt immer eine Verminderung der Sollspannung.
2. Der Spannungsfehler ist proportional zum Verhältnis der Koppelkapazität zwischen Schaltleitung und Speicherknoten zur Gesamtkapazität des Speicherknotens.
3. Der Spannungsfehler ist unabhängig von der Adressierspannung.

Vergleicht man die Lösungen für ein schnelles und langsames Abschalten (3.13) und (3.12) so erhält man folgende Aussage:

$$\begin{aligned} U_Z(t_{sw} \ll t_c) &\leq U_Z(t_{sw} \gg t_c) \\ \text{Fehler}(t_{sw} \ll t_c) &\geq \text{Fehler}(t_{sw} \gg t_c) \end{aligned} \quad (3.14)$$

Der Grenzfall, dass beide Fälle den gleichen Spannungsfehler verursachen, gilt für die maximal mögliche Adressierspannung:

$$U_{sp} = U_{High} - U_{Tn} . \quad (3.15)$$

Höhere Spannungen können nicht mehr mit einem einfachen NMOS-Transistor geschaltet werden.

### 3.2 Kompensation des Taktdurchgriffes

Wie im vergangenen Abschnitt gezeigt, ist die maximal mögliche Adressierspannung durch die Gatespannung  $U_{High}$  und die Schwellenspannung des Auswahltransistors  $U_{Tn}$  vorgegeben. Zusätzlich wird diese Spannung durch den Taktdurchgriff weiter vermindert.

Um diese unerwünschte Verminderung der Adressierspannung zu verhindern, wird ein weiteres Schaltsignal, das sogenannte Kompensationsgate, zu den einzelnen Pixeln geführt. Dieses Signal sorgt mit Hilfe einer kapazitiven Kopplung auf den Speicherknoten  $Z$  (siehe Abbildung 3.1) für eine Kompensation des Taktdurchgriffes, so dass die maximale Adressierspannung nach (3.15) auch in der Realität erreicht wird.

Das Kompensationssignal ist synchron und im Gegentakt zum (Gate-)Schaltsignal. Allerdings besitzt es nicht notwendigerweise denselben Spannungshub. Analog zu (3.5) gilt für die Schaltflanke des Kompensationssignals:

$$U_{KG}(t) = U_{KG,High} \cdot \frac{t}{t_{sw}}. \quad (3.16)$$

In der SC-Schaltungstechnik wird zur Kompensation von Taktdurchgriffen durch Schalttransistoren meist ein zweiter Transistor mit entsprechenden Abmessungen verwendet, so dass eine vollständige Kompensation für  $U_{KG,High} = U_{High}$  gegeben ist [50, 51]. Innerhalb der in dieser Arbeit betrachteten Pixelzellen ist der Einbau eines weiteren Transistors aus Platzgründen nicht immer möglich. Aus diesem Grund wird zur Kompensation eine einfache platzsparende Kapazität zwischen Kompensationsgate und Speicherknoten geschaltet. Abbildung 3.3 zeigt den entsprechenden Schaltplan.

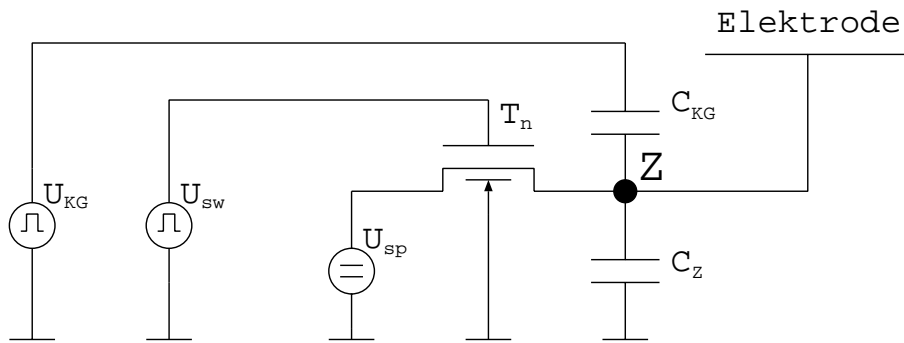


Abbildung 3.3: Ersatzschaltbild einer Pixelzelle mit angeschlossenem Kompensationsgate

Auch der Abschaltvorgang mit Kompensation lässt sich durch eine Differentialgleichung beschreiben:

$$\begin{aligned} \dot{U}_Z(t) &= \frac{\beta_n}{C_{DS} + C_{GD} + C_{KG} + C_Z} (U_{sp} - (U_{sw}(t) - U_{Tn})) U_Z(t) \\ &\quad - \frac{C_{GD}}{C_{DS} + C_{GD} + C_{KG} + C_Z} \dot{U}_{sw}(t) \\ &\quad - \frac{C_{KG}}{C_{DS} + C_{GD} + C_{KG} + C_Z} \dot{U}_{KG}(t) \\ &\quad + \frac{\beta_n}{C_{DS} + C_{GD} + C_Z} (U_{sp} - (U_{sw}(t) - U_{Tn})) U_{sp} = 0, \\ \text{für } U_{sw}(t) - U_{sp} - U_{Tn} &> 0 \end{aligned} \quad (3.17)$$

$$\begin{aligned} \dot{U}_Z(t) &= \frac{C_{GD}}{C_{DS} + C_{GD} + C_{KG} + C_Z} \dot{U}_{sw}(t) \\ &\quad - \frac{C_{KG}}{C_{DS} + C_{GD} + C_{KG} + C_Z} \dot{U}_{KG}(t) = 0, \\ \text{für } U_{sw}(t) - U_{sp} - U_{Tn} &\leq 0 \end{aligned} \quad (3.18)$$

Analog zum unkompensierten Abschaltvorgang (3.7) und (3.8) ergeben sich die Adressierspannungen zu den Zeitpunkten  $t = t_{off}$  und  $t = t_{sw}$  durch Lösen obiger Differentialgleichungen:

$$\begin{aligned} U_1 := U_Z(t_{off}) &= U_{sp} - \frac{C_{GD}U_{High} - C_{KG}U_{KG,High}}{\sqrt{(C_{DS} + C_{GD} + C_{KG} + C_Z)}} \cdot \sqrt{\frac{\frac{\pi}{2}}{\beta_n \cdot t_{sw} \cdot U_{High}}} \dots \\ &\quad \cdot \operatorname{erf} \left( \sqrt{\frac{t_{sw}}{2}} \cdot \frac{(U_{High} - U_{Tn} - U_{sp}) \sqrt{\beta_n}}{\sqrt{C_{DS} + C_{GD} + C_{KG} + C_Z} \sqrt{U_{High}}} \right) \end{aligned} \quad (3.19)$$

$$U_2 := U_Z(t_{sw}) = U_1 - \frac{C_{GD}U_{High} - C_{KG}U_{KG,High}}{C_{DS} + C_{GD} + C_Z} \cdot \frac{U_{sp} + U_{Tn}}{U_{High}}. \quad (3.20)$$

Insgesamt ergibt sich für die resultierende Adressierspannung am Ende des kompensierten Abschaltvorgangs folgender Ausdruck:

$$\begin{aligned} U_Z(t_{sw}) &= U_{sp} \\ &\quad - \frac{C_{GD}U_{High} - C_{KG}U_{KG,High}}{\sqrt{C_{DS} + C_{GD} + C_{KG} + C_Z}} \cdot \sqrt{\frac{\frac{\pi}{2}}{\beta_n \cdot t_{sw} \cdot U_{High}}} \dots \\ &\quad \cdot \operatorname{erf} \left( \sqrt{\frac{t_{sw}}{2}} \cdot \frac{(U_{High} - U_{Tn} - U_{sp}) \sqrt{\beta_n}}{\sqrt{C_{DS} + C_{GD} + C_{KG} + C_Z} \sqrt{U_{High}}} \right) \\ &\quad - \frac{C_{GD}U_{High} - C_{KG}U_{KG,High}}{C_{DS} + C_{GD} + C_Z} \cdot \frac{U_{sp} + U_{Tn}}{U_{High}}. \end{aligned} \quad (3.21)$$

In Abhängigkeit von der Schaltzeit  $t_{sw}$  werden wieder zwei verschiedene Fälle unterschieden:

$$U_Z(t_{sw}) = U_{sp} - \frac{C_{GD}U_{High} - C_{KG}U_{KG,High}}{C_{DS} + C_{GD} + C_{KG} + C_Z} \dots$$

$$\cdot \left( \sqrt{\frac{\pi}{2}} \sqrt{\frac{U_{High}(C_{DS} + C_{GD} + C_{KG} + C_Z)}{t_{sw} \cdot \beta_n}} + (U_{sp} + U_{Tn}) \right)$$

für  $t_{sw} \gg t_c$  (3.22)

$$U_Z(t_{sw}) = U_{sp} - \frac{C_{GD}U_{High} - C_{KG}U_{KG,High}}{C_{DS} + C_{GD} + C_{KG} + C_Z}$$

für  $t_{sw} \ll t_c$ , (3.23)

wobei für die kritische Schaltzeit  $t_c$  nun

$$t_c = 2 \frac{(C_{DS} + C_{GD} + C_{KG} + C_Z) U_{High}}{(U_{High} - U_{Tn} - U_{sp})^2 \cdot \beta_n}$$
(3.24)

gilt.

Für den Fall einer langen Schaltflanke ( $t_{sw} \gg t_c$ ) kann die in die Speicherzelle eingeschriebene Adressierspannung durch

$$U_Z(t) \approx U_{sp} - \frac{C_{GD}U_{High} - C_{KG}U_{KG,High}}{C_{DS} + C_{GD} + C_{KG} + C_Z} \cdot \frac{U_{sp} + U_{Tn}}{U_{High}}$$
(3.25)

beschrieben werden.

Aus (3.22) und (3.23) folgt, dass der Fehler in der Adressierspannung immer proportional zum Verhältnis der vorhandenen Kapazitäten und der Spannungspegel auf den Gate- und Kompensationsgate-Leitungen ist.

$$\text{Fehler} \propto \frac{C_{GD}U_{High} - C_{KG}U_{KG,High}}{C_{DS} + C_{GD} + C_{KG} + C_Z}$$
(3.26)

Durch geeignetes Wählen der Kompensationsspannung  $U_{KG,High}$  kann eine vollständige Kompensation des Taktdurchgriffes erreicht werden.

$$U_{KG,High} = \frac{C_{GD}}{C_{KG}} \cdot U_{High} \implies \text{Fehler} = 0$$
(3.27)

Die vollständige Kompensation ist nur von dem Verhältnis der Kopplungskapazitäten zwischen Gate, Kompensationsgate und Speicherknoten abhängig. Der Spannungsfehler ist Null und somit unabhängig von der Lage der Schaltflanken der Gate- und Kompensationsgatesignale. Es gilt:

$$U_Z(t_{sw}) = U_{sp}$$
(3.28)



### 3.3 Streuung der Ansteuerspannung über dem Chip

Das im vorigen Abschnitt beschriebene Verfahren zur Korrektur des Taktdurchgriffes beinhaltet mehrere Annahmen, die in der Realität nicht bestehen und somit zu einer Fehlkompensation der vorher beschriebenen Einkopplungen führen:

1. Signallaufzeiten auf der Zeilenauswahl- und Kompensationsleitung verursachen unterschiedliche Schaltzeiten  $t_{sw}$  der entsprechenden Signale. Eine vollständige Kompensation ist nur bei gleicher Schaltzeit  $t_{sw} = t_{KG,sw}$  der Zeilenauswahl- bzw. Kompensationsleitung gegeben.
2. Der zur Kompensation notwendige Schaltpegel  $U_{KG,High}$  ist durch das Verhältnis der Kapazitäten innerhalb einer Zelle vorgegeben. Diese Kapazitäten sind über einem Chip technologischen Streuungen unterworfen (Kantenverschiebungen und Oxiddickenschwankungen).

#### 3.3.1 Signallaufzeiten auf den Zeilenauswahlleitungen

In der verwendeten CMOS Technologie werden die Zeilenauswahl- und die Kompensationsleitung als Polysiliziumpfad ausgeführt. Im Gegensatz zur Metallverdrahtung ist der elektrische Widerstand von Polysilizium bei längeren Leitungen nicht vernachlässigbar. Abbildung 3.4 beschreibt das elektrische Verhalten einer Zeilenleitung innerhalb einer Pixelzelle.

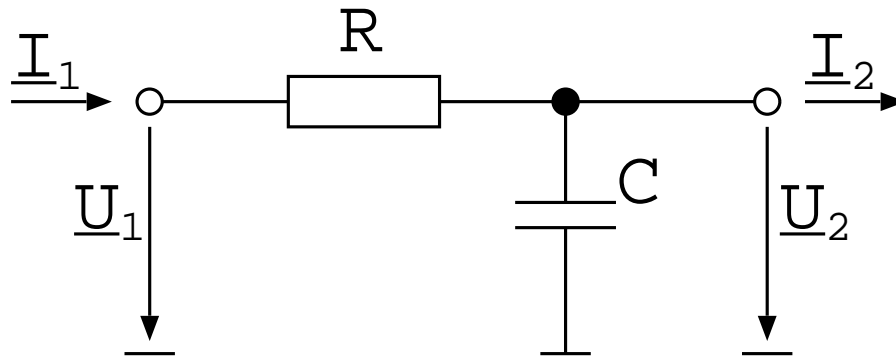


Abbildung 3.4: Ersatzschaltbild einer Polysiliziumleitung

$R$  beschreibt den Serienwiderstand der Leitung und  $C$  die Gatekapazität des Auswahltransistors bzw. die Koppelkapazität der Kompensationsleitung.

Das Signalübertragungsverhalten eines solchen Leitungsstückes lässt sich sehr einfach mit Hilfe der Vierpoltheorie beschreiben. Für das Übertragungsverhalten ergibt sich dadurch:

$$F(j\omega) = \frac{U_2}{U_1} = \frac{1}{1 + j\omega RC} \quad \text{für } \underline{I}_2 = 0. \quad (3.29)$$

Bei der Hintereinanderschaltung von  $n$  Pixeln ergibt sich eine Übertragungsfunktion  $F_n(j\omega)$  allgemein:

$$F_n(j\omega) = \frac{2^{n+1}\sqrt{X}}{j\omega RC \cdot \left( (2 + j\omega RC + \sqrt{X})^n - (2 + j\omega RC - \sqrt{X})^n \right) + \dots} \dots$$

$$\dots \frac{\dots + \sqrt{X} \cdot \left( (2 + j\omega RC + \sqrt{X})^n + (2 + j\omega RC - \sqrt{X})^n \right)}{\dots}$$

mit  $X = 4j\omega RC + (j\omega RC)^2$  (3.30)

Die Zeitkonstante  $T_{pix} = RC$  eines Leitungsstückes liegt üblicherweise im Bereich von einigen  $10^{-12}$  Sekunden, so dass die Übertragungsfunktion (3.30) für Frequenzen unterhalb der reziproken Zeitkonstante  $T_{pix}$  vereinfacht werden kann.

$$F_n(j\omega) \approx \frac{2^{n+1}}{(2 - 2\sqrt{j\omega RC})^n + (2 + 2\sqrt{j\omega RC})^n}$$

$$= \frac{2}{(1 - \sqrt{j\omega RC})^n + (1 + \sqrt{j\omega RC})^n} \quad (3.31)$$

Begründung:

Aus

$$\omega \ll \frac{1}{T_{pix}} = \frac{1}{RC} \quad (3.32)$$

folgt

$$\sqrt{X} \approx 2\sqrt{j\omega RC} \quad (3.33)$$

und

$$\sqrt{X} \gg j\omega RC. \quad (3.34)$$

Das zeitliche Verhalten der Schaltsignale auf den Zeilenauswahlleitungen wird hauptsächlich durch das Tiefpassverhalten der Leitung bestimmt, das durch (3.31) beschrieben wird. Ein wichtiger Parameter zur Beschreibung der Signalfanken ist die 3dB Grenzfrequenz, die durch den dominanten Pol von (3.31) bestimmt wird. Mit Hilfe der Binomialkoeffizienten lässt sich (3.31) auch folgendermaßen schreiben:

$$F_n(j\omega) \approx \frac{1}{\sum_{i=0}^{n/2} \binom{n}{2i} (j\omega RC)^i} \quad (3.35)$$

Aufgrund der bereits durchgeführten Abschätzung (3.32) lassen sich die Summanden für  $i > 1$  gegenüber den ersten beiden Summanden  $i = 0, 1$  vernachlässigen. Das bedeutet, dass die Polstelle der Übertragungsfunktion  $F_n(j\omega)$  mit der niedrigsten Frequenz dominant ist und somit das Tiefpassverhalten der gesamten Leitung bestimmt.

$$F_n(j\omega) \approx F_n^{(TP)}(j\omega) = \frac{1}{1 + \binom{n}{2} j\omega RC} = \frac{1}{1 + j\omega RC \cdot Y}$$

mit  $Y := \frac{n(n-1)}{2}$  (3.36)

Durch Transformation in den Zeitbereich ergibt sich die Impulsantwort  $f_n^{(TP)}(t)$  der Polyleitung.

$$f_n^{(TP)}(t) = \frac{1}{RC \cdot Y} \cdot e^{-\frac{t}{RC \cdot Y}} \quad (3.37)$$

Mit Hilfe des Faltungsintegrals erhält man das Schaltsignal  $u_n^{(TP)}(t)$  am Ende einer Zeilenleitung bei einer idealen Schaltflanke (Abschaltvorgang) [55]:

$$\epsilon(t) = \begin{cases} 0 & \text{für } t > 0 \\ U_{High} & \text{für } t < 0 \end{cases}$$

$$\begin{aligned} u_n^{(TP)}(t) &= \epsilon(t) * f_n^{(TP)}(t) \\ &= U_{High} \cdot e^{-\frac{t}{RC \cdot Y}}. \end{aligned} \quad (3.38)$$

Die in (3.5) und (3.16) beschriebenen Zusammenhänge erhält man durch linearisieren von (3.38). Als Schaltzeit  $t_{sw}$  wird die Zeitspanne gewählt, in der das Signal von 90%  $U_{High}$  auf 10%  $U_{High}$  abfällt. Für die Exponentialfunktion aus (3.38) gilt:

$$\begin{aligned} t_{sw} &= 2,2 \cdot RC \cdot Y \\ &= 2,2 \cdot RC \frac{n(n-1)}{2} \end{aligned} \quad (3.39)$$

Anhand von (3.39) lässt sich abschätzen, welche der beiden Gleichungen (3.25) und (3.23) den eingeschriebenen Spannungswert beschreiben. Für Kapazitäten im Femtofaradbereich, einem Leitungswiderstand von bis zu 100Ω und Spannungsebenen bis zu 50V gilt:

$$t_{sw} \ll t_c \quad \text{für } n < 2000. \quad (3.40)$$

Hieraus ergibt sich nach (3.23) als Spannungsfehler für den kompensierten Abschaltvorgang:

$$\text{Fehler} = \frac{C_{GD}U_{High} - C_{KG}U_{KG,High}}{C_{DS} + C_{GD} + C_{KG} + C_Z}. \quad (3.41)$$

Für eine fehlerfreie Kompensation gilt nachwievor Bedingung (3.27).

### 3.3.2 Fehlkompensation aufgrund von Technologiestreuungen

Bei den bisherigen Betrachtungen des kompensierten Abschaltvorgangs wurde eine identische Schaltzeit  $t_{sw}$  von Gate- und Kompensationssignal angenommen (siehe (3.5) und (3.16)).

Wie in Kapitel 3.3.1 gezeigt, ist die Schaltzeit  $t_{sw}$  von dem elektrischen Widerstand  $R$  und der Kapazität  $C$  der entsprechenden Leitung abhängig. Auch die Spaltenanzahl  $n$  bestimmt die Schaltflanke auf den Leitungen. Während die Spaltenzahl  $n$  für Zeilenauswahl- und Kompensationsleitung gleich ist, sind die Widerstände

$R$  und Kapazitäten  $C$  nicht notwendigerweise identisch. (3.42) zeigt die Zusammenhänge zwischen den Schaltzeiten und Leitungsparametern (siehe auch Ersatzschaltbilder 3.2 und 3.3).

$$\begin{aligned} t_{sw} &= 2,2 \cdot R_G C_{\Sigma G} \frac{n(n-1)}{2} \\ t_{KG,sw} &= 2,2 \cdot R_{KG} C_{\Sigma KG} \frac{n(n-1)}{2} \end{aligned} \quad (3.42)$$

Ersetzt man in (3.16)  $t_{sw}$  durch  $t_{KG,sw}$ , so ergibt sich für die Lösung der Differentialgleichungen (3.17) und (3.18) folgender Ausdruck für die resultierende Adressierspannung:

$$U_Z(t_{sw}) = U_{sp} - \frac{C_{GD} U_{High} \cdot t_{KG,sw} - C_{KG} U_{KG,High} \cdot t_{sw}}{(C_{DS} + C_{GD} + C_{KG} + C_Z) t_{KG,sw}}. \quad (3.43)$$

Der Ausdruck (3.43) gilt wie (3.23) für den Fall, dass  $t_{sw} \ll t_c$  ist, was bereits in Kapitel (3.3.1) gezeigt wurde.

Der Spannungswert  $U_{KG,High}$  wird nach (3.27) gewählt, so dass eine vollständige Kompensation des Taktdurchgriffes erfolgt. Der verbleibende Spannungsfehler ist nun nur noch von den Schaltflanken auf der Gate- und Kompensationsleitung abhängig.

$$\begin{aligned} U_Z(t_{sw}) &= U_{sp} - \frac{C_{GD} U_{High}}{C_{DS} + C_{GD} + C_{KG} + C_Z} \cdot \frac{t_{KG,sw} - t_{sw}}{t_{KG,sw}} \\ &= U_{sp} - \frac{C_{GD} U_{High}}{C_{DS} + C_{GD} + C_{KG} + C_Z} \cdot \frac{R_{KG} C_{\Sigma KG} - R_G C_{\Sigma G}}{R_{KG} C_{\Sigma KG}} \end{aligned} \quad (3.44)$$

Es ergibt sich somit folgender Restfehler  $\Delta U_{adr}$ :

$$\Delta U_{adr} = U_{High} \cdot \frac{C_{GD}}{C_{DS} + C_{GD} + C_{KG} + C_Z} \cdot \frac{R_{KG} C_{\Sigma KG} - R_G C_{\Sigma G}}{R_{KG} C_{\Sigma KG}}. \quad (3.45)$$

Im Idealfall sind die  $RC$ -Konstanten  $R_{KG} C_{\Sigma KG}$  und  $R_G C_{\Sigma G}$  gleich und somit  $\Delta U_{adr} \equiv 0$ . Widerstands- und Kapazitätswerte sind jedoch auch innerhalb eines Chips technologischen Schwankungen unterworfen, so dass eine ideale Kompensation über den gesamten Chip nicht erreicht wird. Der Einfluss technologischer Streuungen ergibt sich aus der Ableitung des Restfehlers  $\Delta U_{adr}$  nach den Größen  $R_{KG}$ ,  $R_G$ ,  $C_{KG}$ ,  $C_G$ ,  $C_{DS}$ ,  $C_Z$  und  $C_{GD}$ . Die Leitungskapazitäten  $C_{\Sigma KG}$  und  $C_{\Sigma G}$  setzen sich folgendermaßen aus den oben angeführten Einzelkapazitäten zusammen:

$$\begin{aligned} C_{\Sigma G} &= C_{GD} + C_{GS} + C_{G,sub} \\ C_{\Sigma KG} &= C_{KG} + C_{KG,sub} \end{aligned} \quad (3.46)$$

Tabelle 3.1 fasst diese Ableitungen zusammen.

Der gesamte Adressierfehler, der aufgrund technologischer Streuungen verbleibt, ergibt sich aus der Summe, der in Tabelle 3.1 aufgelisteten Abhängigkeiten:

$$U_{rest} = F_{R_{KG}} \cdot \Delta R_{KG} + F_{R_G} \cdot \Delta R_G + F_{C_{KG}} \cdot \Delta C_{KG} + F_{C_G} \cdot \Delta C_G + F_{C_{DS}} \cdot \Delta C_{DS} + F_{C_Z} \cdot \Delta C_Z + F_{C_{GD}} \cdot \Delta C_{GD} \quad (3.47)$$

Die Streuungen  $\Delta R_{KG}$  und  $\Delta R_G$  sind sowohl durch Variation des spezifischen Schichtwiderstandes  $\rho_{poly}$  der verwendeten Polysiliziumleitungen als auch durch Variation der Strukturbreite<sup>5</sup>  $b$  gegeben. Aus

$$R_{poly} = \rho_{poly} \cdot \frac{l}{b} \quad (3.48)$$

ergibt sich folgende Abhängigkeit der Widerstandsstreuung  $\Delta R$  von den Schwankungen der Technologieparameter  $\Delta \rho$  und  $\Delta b$ . Eine mögliche Schwankung der Leitungslänge  $l$  kann wegen  $l \gg b$  vernachlässigt werden.

$$\Delta R = \frac{l}{b} \cdot \Delta \rho_{poly} - \rho_{poly} \frac{l}{b^2} \cdot \Delta b \quad (3.49)$$

Für die Kapazitäten gilt folgender Zusammenhang:

$$C = \epsilon \cdot \frac{A}{d} \quad (3.50)$$

Die Kapazitätsschwankungen  $\Delta C_{KG}$ ,  $\Delta C_G$ ,  $\Delta C_{DS}$ ,  $\Delta C_Z$  und  $\Delta C_{GD}$  ergeben sich aus Schichtdickenschwankungen  $\Delta d_{ox}$  des Kapazitätsoxids und ebenfalls aus der Variation der Strukturbreite  $\Delta b$ .

$$\Delta C = \epsilon \cdot \frac{1}{d_{ox}} \cdot \Delta A - \epsilon \cdot \frac{A}{d_{ox}^2} \cdot \Delta d_{ox} \quad (3.51)$$

Die Schwankung der Kapazitätsfläche  $\Delta A$  hängt direkt mit der Schwankung der Strukturbreite  $\Delta b$  zusammen. Kondensatoren in CMOS-Prozessen sind in der Regel rechteckig ausgeführt: Aus  $A = b_1 \cdot b_2$  folgt

$$\Delta A = b_2 \cdot \Delta b_1 + b_1 \cdot \Delta b_2 \quad (3.52)$$

Da die Schwankungen  $\Delta b_1$  und  $\Delta b_2$  teilweise korreliert sein können, ist eine Aufspaltung in einen korrelierten Anteil  $\Delta b$  und einen unkorrelierten Anteil  $\Delta b'$  sinnvoll:

$$\begin{aligned} \Delta A &= (b_1 + b_2) \cdot \Delta b + b_1 \cdot \Delta b' \\ &=: a \cdot \Delta b + a' \cdot \Delta b' \end{aligned} \quad (3.53)$$

---

<sup>5</sup>Hauptursache hierfür sind Lackdickenschwankungen und lokale Über- und Unterätzungen.

Für den technologieabhängigen Restfehler ergibt sich durch Einsetzen von (3.49), (3.51) und 3.53) in Gleichung (3.47) der Zusammenhang in (3.54).

$$\begin{aligned}
U_{rest} = & \Delta\rho_{poly} \left( F_{R_{KG}} \frac{l_{KG}}{b_{KG}} + F_{R_G} \frac{l_G}{b_G} \right) \\
& + \Delta b \left( F_{R_{KG}} \cdot \rho_{poly} \frac{l_{KG}}{b_{KG}} + F_{R_G} \cdot \rho_{poly} \frac{l_G}{b_G} + F_{C_{KG}} \cdot \epsilon \frac{a_{KG}}{d_{ox}} + F_{C_G} \cdot \epsilon \frac{a_G}{d_{ox}} \right. \\
& \quad \left. + F_{C_{DS}} \cdot \epsilon \frac{a_{DS}}{d_{ox}} + F_{C_Z} \cdot \epsilon \frac{a_Z}{d_{ox}} + F_{C_{GD}} \cdot \epsilon \frac{a_{GD}}{d_{ox}} \right) \\
& + \Delta b' \left( F_{C_{KG}} \cdot \epsilon \frac{a'_{KG}}{d_{ox}} + F_{C_G} \cdot \epsilon \frac{a'_G}{d_{ox}} + F_{C_{DS}} \cdot \epsilon \frac{a'_{DS}}{d_{ox}} + F_{C_Z} \cdot \epsilon \frac{a'_Z}{d_{ox}} \right. \\
& \quad \left. + F_{C_{GD}} \cdot \epsilon \frac{a'_{GD}}{d_{ox}} \right) \\
& + \Delta d_{ox} \left( F_{C_{KG}} \cdot \epsilon \frac{A_{KG}}{d_{ox}^2} + F_{C_G} \cdot \epsilon \frac{A_G}{d_{ox}^2} F_{C_{DS}} \cdot \epsilon \frac{A_{DS}}{d_{ox}^2} + F_{C_Z} \cdot \epsilon \frac{A_Z}{d_{ox}^2} \right. \\
& \quad \left. + F_{C_{GD}} \cdot \epsilon \frac{A_{GD}}{d_{ox}^2} \right) \tag{3.54}
\end{aligned}$$

Die Größen  $l_x$ ,  $b_x$ ,  $a_x$ ,  $a'_x$  und  $A_x$  stellen geometrische Entwurfparameter der Bauelemente  $R_{KG}$ ,  $R_G$ ,  $C_{KG}$  und  $C_G$  dar.

Für den Restfehleranteil, der durch Schwankungen des Schichtwiderstandes in der Polysiliziumebene verursacht wird, erhält man nach Einsetzen der Ausdrücke von Tabelle 3.1 in (3.54) folgenden Ausdruck:

$$U_{rest}^{(\rho_{poly})} = \Delta\rho_{poly} \left( F_{R_{KG}} \frac{l_{KG}}{b_{KG}} + F_{R_G} \frac{l_G}{b_G} \right) = 0. \tag{3.55}$$

Das bedeutet, dass die Streuung der Adressierspannung bei der verwendeten Schaltung unabhängig von einer technologischen Streuung des Schichtwiderstandes der Polysiliziumverdrahtungsebene ist.

Um die resultierende Streuung der abgespeicherten Spannung zu erhalten, müssen sämtliche Anteile aufaddiert werden. Die Technologiestreuungen können in der Regel durch eine Gauß'sche Normalverteilung beschrieben werden. Man erhält dann die Streuung als ein Vielfaches der Standardabweichung ( $1\sigma$ ,  $2\sigma$ ,  $3\sigma$ , ...) je nach gewünschter Genauigkeit. Im folgenden werden die Streuparameter  $\Delta\rho_{poly}$ ,  $\Delta d_{ox}$ ,  $\Delta b$  und  $\Delta b'$  als  $\sigma_\rho$ ,  $\sigma_d$ ,  $\sigma_b$  und  $\sigma_{b'}$  bezeichnet. Unter der zulässigen Annahme, dass die oben beschriebenen Streuungen unkorreliert sind, ergibt sich die Varianz der Adressierspannung  $\sigma_U$  durch quadratische Addition der einzelnen Anteile. Aus (3.54) und

(3.55) folgt somit:

$$\begin{aligned}
\sigma_U^2 &= \sigma_b^2 \left( F_{R_{KG}} \cdot \rho_{poly} \frac{l_{KG}}{b_{KG}} + F_{R_G} \cdot \rho_{poly} \frac{l_G}{b_G} + F_{C_{KG}} \cdot \epsilon \frac{a_{KG}}{d_{ox}} + F_{C_G} \cdot \epsilon \frac{a_G}{d_{ox}} \right. \\
&\quad \left. + F_{C_{DS}} \cdot \epsilon \frac{a_{DS}}{d_{ox}} + F_{C_Z} \cdot \epsilon \frac{a_Z}{d_{ox}} + F_{C_{GD}} \cdot \epsilon \frac{a_{GD}}{d_{ox}} \right)^2 \\
&+ \sigma_{b'}^2 \left( F_{C_{KG}} \cdot \epsilon \frac{a'_{KG}}{d_{ox}} + F_{C_G} \cdot \epsilon \frac{a'_G}{d_{ox}} + F_{C_{DS}} \cdot \epsilon \frac{a'_{DS}}{d_{ox}} + F_{C_Z} \cdot \epsilon \frac{a'_Z}{d_{ox}} \right. \\
&\quad \left. + F_{C_{GD}} \cdot \epsilon \frac{a'_{GD}}{d_{ox}} \right)^2 \\
&+ \sigma_d^2 \left( F_{C_{KG}} \cdot \epsilon \frac{A_{KG}}{d_{ox}^2} + F_{C_G} \cdot \epsilon \frac{A_G}{d_{ox}^2} + F_{C_{DS}} \cdot \epsilon \frac{A_{DS}}{d_{ox}} + F_{C_Z} \cdot \epsilon \frac{A_Z}{d_{ox}} \right. \\
&\quad \left. + F_{C_{GD}} \cdot \epsilon \frac{A_{GD}}{d_{ox}} \right)^2 .
\end{aligned} \tag{3.56}$$

Auf ein weiteres Einsetzen der Kurzformen in (3.56) wird an dieser Stelle verzichtet. In Kapitel 6.3 wird die Varianz des abgespeicherten Spannungswertes für ausgewählte Speicherzellen unter Anwendung der in diesem Abschnitt dargestellten Zusammenhänge abgeschätzt.

$X$	$\frac{d\Delta U_{adr}}{dX}$	Kurzform
$R_{KG}$	$\frac{C_{GD}U_{High}}{(C_{DS} + C_{GD} + C_{KG} + C_Z) R_{KG}} \left( \frac{C_{\Sigma G}R_G}{C_{\Sigma KG}R_{KG}} \right)$	$F_{R_{KG}}$
$R_G$	$\frac{C_{GD}U_{High}}{(C_{DS} + C_{GD} + C_{KG} + C_Z) R_{KG}} \left( -\frac{C_{\Sigma G}}{C_{\Sigma KG}} \right)$	$F_{R_G}$
$C_{KG}$	$\frac{C_{GD}U_{High}}{(C_{DS} + C_{GD} + C_{KG} + C_Z) C_{\Sigma KG}} \left( \frac{C_{\Sigma G}R_G}{C_{\Sigma KG}R_{KG}} + \dots \right. \\ \left. \dots + \frac{C_{\Sigma KG}}{(C_{DS} + C_{GD} + C_{KG} + C_Z)} \left( \frac{C_{\Sigma G}R_G}{C_{\Sigma KG}R_{KG}} - 1 \right) \right)$	$F_{C_{KG}}$
$C_G$	$\frac{C_{GD}U_{High}}{(C_{DS} + C_{GD} + C_{KG} + C_Z) C_{\Sigma KG}} \left( -\frac{R_G}{R_{KG}} \right)$	$F_{C_G}$
$C_{DS}$	$\frac{C_{GD}U_{High}}{(C_{DS} + C_{GD} + C_{KG} + C_Z)^2 C_{\Sigma KG}R_{KG}} (C_{\Sigma G}R_G - C_{\Sigma KG}R_{KG})$	$F_{C_{DS}}$
$C_Z$	$\frac{C_{GD}U_{High}}{(C_{DS} + C_{GD} + C_{KG} + C_Z)^2 C_{\Sigma KG}R_{KG}} (C_{\Sigma G}R_G - C_{\Sigma KG}R_{KG})$	$F_{C_Z}$
$C_{GD}$	$\frac{U_{High}}{C_{DS} + C_{GD} + C_{KG} + C_Z} \frac{C_{\Sigma KG}R_{KG} - C_{\Sigma G}R_G}{C_{\Sigma KG}R_{KG}} \dots \\ \dots \left( \frac{C_{DS} + C_{KG} + C_Z}{C_{DS} + C_{GD} + C_{KG} + C_Z} + \frac{C_{GD}R_G}{C_{\Sigma G}R_G - C_{\Sigma KG}R_{KG}} \right)$	$F_{C_{GD}}$

Tabelle 3.1: Ableitungen des Restfehlers nach den technologieabhängigen Größen  $R_{KG}$ ,  $R_G$ ,  $C_{KG}$ ,  $C_G$ ,  $C_{DS}$ ,  $C_Z$  und  $C_{GD}$



## 4 Lichtempfindlichkeit des Lichtmodulators

Neben der im vorigen Kapitel bestimmten Ansteuergenauigkeit spielt auch die Speicherzeit der dynamischen Pixelzellen eine wichtige Rolle. Die Speicherzeit stellt eine wichtige Randbedingung für die notwendige Refreshrate dar.

Die wichtigste Einflussgröße auf die Speicherzeit ist die einfallende Lichtleistung auf das aktive Pixelgebiet. In Kapitel 4.1 werden zunächst die bei Lichteinfall auftretenden physikalischen Vorgänge erläutert. Anschließend werden die Einflüsse von Beleuchtung innerhalb eines integrierten Schaltkreises beschrieben. In Kapitel 4.3 erfolgt dann eine Abschätzung des Lichteinflusses auf die dynamische Speicherzelle der Flächenlichtmodulatoren, Zuletzt werden verschiedene Möglichkeiten zur Optimierung der Speicherzeit von dynamischen Pixelzellen diskutiert (Kapitel 4.4).

### 4.1 Der Photoeffekt im Halbleiter

Fällt Licht auf einen Festkörper, so wird ein Teil der eingestrahnten Energie absorbiert. Man unterscheidet allgemein zwischen thermischer Absorption und Quantenabsorption [43]. Bei der thermischen Absorption wird die eingestrahlte Leistung innerhalb des Festkörpers in Joulesche Wärme umgewandelt. Dieser Vorgang ist unabhängig von der Wellenlänge der optischen Strahlung. In Halbleitern tritt jedoch überwiegend der Photoeffekt auf.

Beim Photoeffekt werden durch die eingestrahlte Lichtleistung Elektronen von ihrem momentanen Energieniveau in ein höheres gehoben. Man unterscheidet den inneren und den äußeren Photoeffekt. Beim äußeren Photoeffekt ist der Energiezuwachs groß genug (bzw. die Austrittsarbeit entsprechend klein), dass die Elektronen den Festkörper verlassen. Beim inneren Photoeffekt gelangen die angeregten Elektronen in einen energetisch höherwertigen Zustand innerhalb des Festkörpers. Nach der Quantentheorie ist eine Mindestenergie zum Erreichen eines höheren Energieniveaus notwendig. Daher ist der Photoeffekt von der Wellenlänge des eingestrahnten Lichtes abhängig. Der Photoeffekt wird im folgenden mit Hilfe des Teilchenmodells des Lichtes näher beschrieben. Die Zusammenhänge zwischen den verwendeten strahlungsphysikalischen Größen und den lichttechnischen Größen sind in Anhang C beschrieben.

Bei einem Halbleiter tritt am häufigsten der Fall ein, dass ein Elektron durch Energiezufuhr vom Valenzband ins Leitungsband gelangt. In Abbildung 4.1 ist dieser Fall skizziert. Beim Material Silizium beträgt die notwendige Energie hierfür  $W_G = 1,12\text{eV}$ , was genau dem Bandabstand des Materials entspricht.

Aus dem Bandabstand des Halbleiters lässt sich die Wellenlänge berechnen, die notwendig ist, um die Elektronen in das Leitungsband zu heben [42]:

$$\begin{aligned} h\nu = \frac{hc}{\lambda} &\geq W_G \\ \lambda &\leq \frac{hc}{W_G} \end{aligned} \quad (4.1)$$

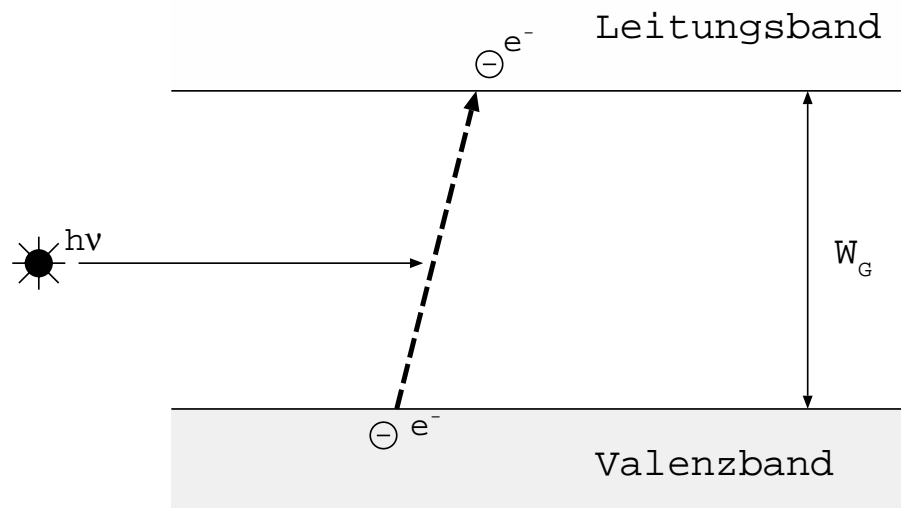


Abbildung 4.1: Anregung eines Elektrons durch Photonen

Bei einem Bandabstand von  $W_G = 1,12\text{ eV}$  ergibt sich somit eine Grenzwellenlänge von  $\lambda \leq 1,1\ \mu\text{m}$ . Das heißt größere Wellenlängen werden im Silizium nur thermisch absorbiert, während bei kleineren Wellenlängen der oben erwähnte Photoeffekt auftritt. Die in dieser Arbeit beschriebenen Flächenlichtmodulatoren werden für sichtbares und ultraviolettes Licht verwendet, so dass im folgenden der relevante Photoeffekt näher untersucht wird. Für die verwendete CMOS-Technologie ist das Ausgangsmaterial Silizium, so dass bei der folgenden Berechnung der Lichtabsorption die Eigenschaften dieses Halbleitermaterials zugrunde liegen.

Neben der Anhebung von Elektronen ins Leitungsband, gibt es im Halbleitermaterial noch weitere Absorptionsmechanismen, bei denen andere Energieniveaus beteiligt sind. Hierbei handelt es sich hauptsächlich um Störstellenniveaus und um unterschiedliche Energieniveaus innerhalb eines Bandes. Wie später gezeigt wird, besitzen diese Übergänge nur einen geringen Einfluss auf die Funktion einer CMOS-Schaltung, so dass sie vernachlässigt werden können.

Die im Leitungsband erzeugten Ladungsträger besitzen eine bestimmte Lebensdauer, die hauptsächlich durch die Ladungsträgerkonzentration gegeben ist. In Abwesenheit eines elektrischen Feldes tritt keine Ladungsträgerdrift auf und die Ladungsträger bewegen sich nur im Rahmen der Diffusion durch den Halbleiter.

Bei einer gepulsten optischen Strahlung tritt aufgrund der erzeugten Ladungsträger eine erhöhte Ladungsträgerkonzentration auf, die durch Rekombinationsmechanismen innerhalb einer Relaxationszeit wieder abgebaut wird. Bei kontinuierlicher Beleuchtung besteht auch eine kontinuierliche erhöhte Generationsrate, so dass sich eine gleichmäßig hohe Ladungsträgerkonzentration einstellt.

Aus den Kontinuitätsgleichungen ergibt sich die erhöhte Ladungsträgerkonzentration aufgrund optischer Generation für einen homogenen Halbleiter.

Die Generationsrate von Ladungsträgern ergibt sich aus der eingestrahlenen Leistung  $P_{opt}$ , der Wellenlänge  $\lambda$  und dem Quantenwirkungsgrad  $\eta$ , der ebenfalls von der Wellenlänge des einstrahlenden Lichtes abhängig sein kann [38].

$$G_{opt} = \eta(\lambda) \cdot \frac{P_{opt}}{A} \frac{\lambda}{hc} \frac{1}{d} \quad (4.2)$$

Mit  $A$  wird die bestrahlte Fläche des Halbleiters bezeichnet.  $\frac{P_{opt}}{A}$  ist somit die Strahlungsleistung pro Fläche, die auch als Bestrahlungsstärke bezeichnet wird. Die entsprechende lichttechnische Größe ist die Beleuchtungsstärke, die in Lux gemessen wird (siehe Anhang C).

Mit  $d$  wird die Dicke des Halbleiters bezeichnet. (4.2) gilt daher nur für den Fall, dass die gesamte Strahlungsleistung  $P_{opt}$  innerhalb des Halbleiters absorbiert wird. Allgemeiner gilt für die Strahlungsleistung  $P_{opt}$  in Abhängigkeit von der Materialdicke  $d$ :

$$P_{opt}(d) = P_{opt,0} \cdot \int_0^d e^{-\alpha_0 z} dz . \quad (4.3)$$

Daraus ergibt sich folgender Ausdruck für die Generation von Ladungsträgern:

$$G_{opt}(d) = \eta(\lambda) \frac{\lambda}{hc} \frac{1}{d} \cdot \frac{P_{opt,0}}{A} \int_0^d e^{-\alpha_0 z} dz . \quad (4.4)$$

Aus der Ladungsträgergenerationsrate und der Lebensdauer der entsprechenden Ladungsträger ergibt sich die erhöhte Ladungsträgerkonzentration, die das elektrische Verhalten des Halbleiters beeinflusst. Für die erhöhte Minoritätsträgerdichte  $n$  in einem p-dotierten Halbleiter ergibt sich beispielsweise folgender Ausdruck:

$$\Delta n = G_{opt}(d) \cdot \tau_n . \quad (4.5)$$

$\tau_n$  bezeichnet die Minoritätsträgerlebensdauer. Analog zu (4.5) kann man auch die Verhältnisse für einen n-dotierten Halbleiter angeben, indem man die entsprechenden Indizes ändert. Mit Hilfe der Ladungsträgerbeweglichkeit  $\mu$  kann man die Änderung des elektrischen Widerstandes  $\Delta R$  des bestrahlten Abschnittes bestimmen:

$$\begin{aligned} \Delta R(d) &= \Delta n \cdot \mu_n \\ \Delta R(d) &= \eta(\lambda) \frac{\lambda}{hc} \tau_n \mu_n \cdot \frac{P_{opt,0}}{A} \int_0^d e^{-\alpha_0 z} dz . \end{aligned} \quad (4.6)$$

Durch Einstrahlung von Licht ändert sich also der elektrische Widerstand von n- bzw. p-dotierten Bahngebieten. Es tritt eine Erhöhung der Minoritätsträgerkonzentration auf, die in eine Verminderung des elektrischen Widerstandes mündet. Dieser Effekt ist zum einen von der Wellenlänge  $\lambda$  des eingestrahlenen Lichtes zum anderen von dem Absorptionskoeffizienten  $\alpha^6$  und der Dicke  $d$  des betrachteten Halbleiters abhängig.

---

<sup>6</sup>Der Absorptionskoeffizient ist in der Regel ebenfalls wellenlängenabhängig.

Wie in Kapitel 3 beschrieben, werden die Adressierspannungen innerhalb des aktiven Bildfeldes dynamisch auf Oxid- und Sperrschichtkapazitäten gespeichert. In diesem Fall spielt die Widerstandsänderung in n- oder p-dotierten Bahngebieten nur eine untergeordnete Rolle. Hohen Einfluss besitzen jedoch die Leckströme, die aufgrund der lichtinduzierten Ladungsträger entstehen können.

Abbildung 4.2 zeigt das Bändermodell eines pn-Überganges. Die Ladungsträger, die innerhalb der Raumladungszone  $W_s$  erzeugt werden, werden aufgrund des vorhandenen elektrischen Feldes getrennt und können dadurch nicht unmittelbar wieder rekombinieren.

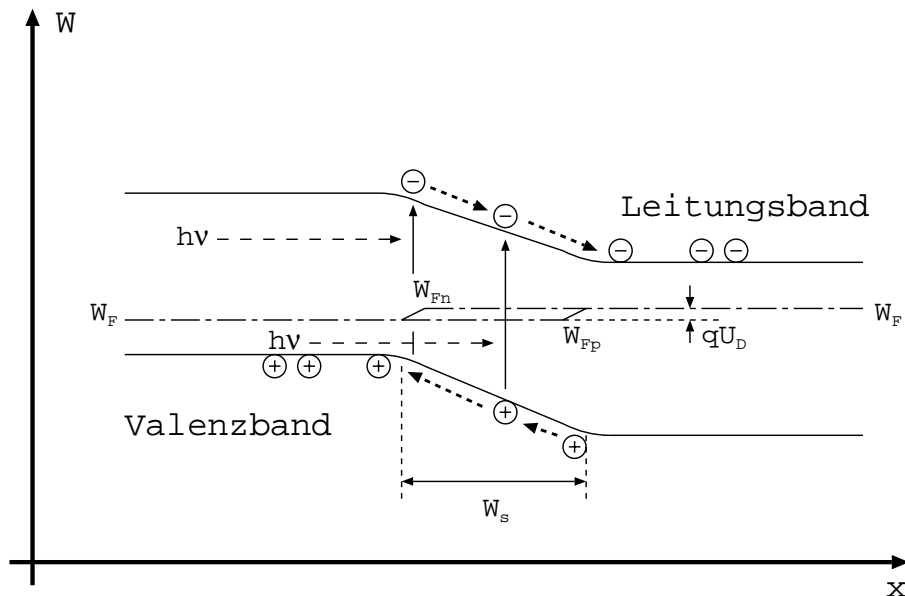


Abbildung 4.2: Bändermodell eines pn-Überganges mit lichtinduzierten Ladungsträgern

Aus der Generationsrate (4.4) ergibt sich für die in der Raumladungszone erzeugten Ladungsträger ein Photostrom  $I_{ph,drift}$ . Dieser Strom entsteht durch das Driftfeld, das sich innerhalb der Raumladungszone eines pn-Überganges bildet. Mit  $A$  wird wieder die Fläche bezeichnet, die von dem einfallenden Licht bestrahlt wird.

$$I_{ph,drift} = -qA \int_{W_s} G_{opt} dx \quad (4.7)$$

Neben dem Driftstrom  $I_{ph,drift}$  tragen auch die Ladungsträger zu einem Stromfluss des pn-Überganges bei, die in den anschließenden Bahngebieten erzeugt werden und durch Diffusion die Raumladungszone erreichen. Der Elektronendifusionsstrom in dem p-dotierten Bahngebiet ist in Abbildung 4.3 dargestellt.

Nach [42] ergibt sich für den Diffusionsstrom eines pn-Überganges ein spannungsabhängiger Anteil, der der bekannten Diodenkennlinie entspricht und ein zusätzlicher Anteil aufgrund des Photoeffekts (4.8).

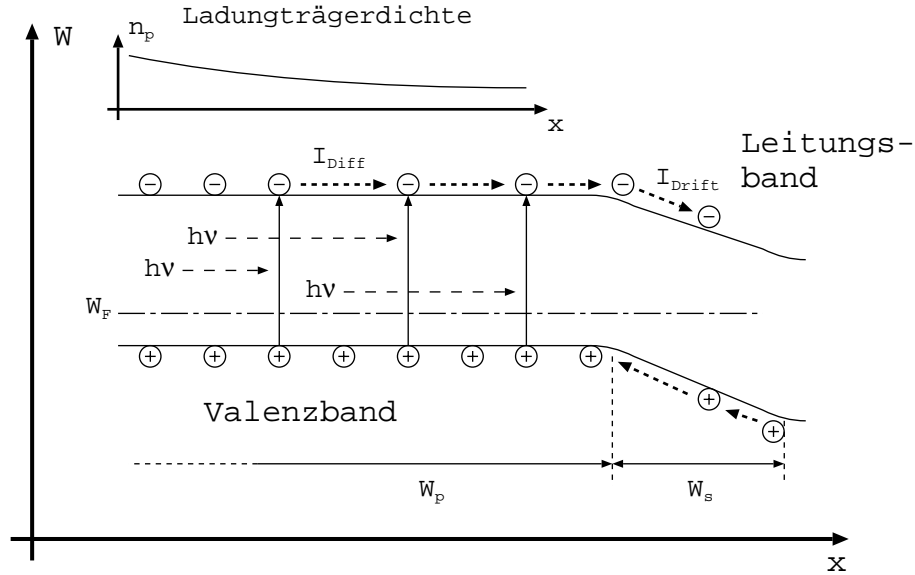


Abbildung 4.3: Diffusionsstrom durch in der Diffusionszone erzeugte Ladungsträger

$$I_{diff} = I_{ph,diff} + I_0 \cdot \left( e^{\frac{U_D}{U_{th}}} - 1 \right) \quad (4.8)$$

Für den Diffusionsstromanteil  $I_{ph,diff}$  gilt:

$$I_{ph,diff} = -qD_p A \cdot \left. \frac{dn_p}{dx} \right|_{x=W_p} \quad (4.9)$$

Mit der Kontinuitätsbedingung

$$\frac{dn_p^2}{dx^2} - \frac{\Delta n_p}{D_n \tau_n} + \frac{G_{opt}}{D_n} = 0 \quad (4.10)$$

ergibt sich der Diffusionsphotostrom  $I_{ph,diff}$  zu:

$$I_{ph,diff} = -qA \cdot \int_{W_{diff}} G_{opt} dx, \quad (4.11)$$

wobei die Breite  $W_{diff}$  entweder der Ausdehnung des p-dotierten Gebietes oder der Diffusionslänge  $L_n$  der Elektronen entspricht, je nachdem welcher Wert kleiner ist.

Der gesamte Strom durch den pn-Übergang ergibt sich aus der Summe von Di-odenstrom  $I_D$  und dem Photostrom  $I_{ph}$ :

$$I = I_0 \cdot \left( e^{\frac{U_D}{U_{th}}} - 1 \right) + I_{ph,diff} + I_{ph,drift} \quad (4.12)$$

Der Anteil des lichtabhängigen Stromes ergibt sich aus der Summe von dem Driftstrom, der durch generierte Ladungsträger in der Raumladungszone entsteht, und vom Diffusionsstrom, der durch die Ladungsträger entsteht, die in den benachbarten Bahngebieten generiert werden. Um die Integrale in (4.7) und (4.11) zu lösen, muss die geometrische Ausdehnung des pn-Überganges bestimmt werden. Um die optische Generationrate zu bestimmen, muss die Einfallrichtung und Eindringtiefe des Lichtes ebenfalls festgelegt werden.

Abbildung 4.4 zeigt die Stromspannungskennlinie einer pn-Diode. Die durchgezogene Kurve zeigt den reinen Diffusions- und Driftstrom ohne Lichteinfluss. Bei der gestrichelten Kurve ist ein Photostrom  $I_{ph}$  von  $5\text{ nA}$  angenommen worden.

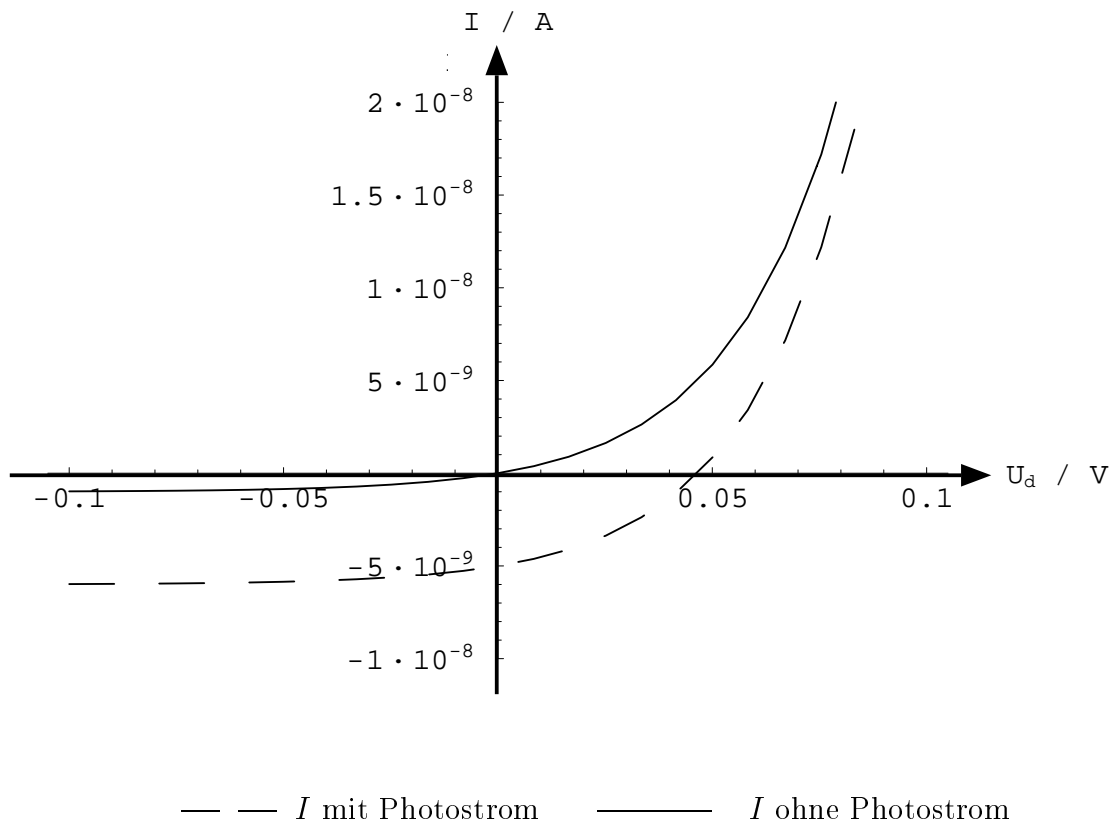


Abbildung 4.4: Kennlinie einer Diode mit und ohne Photostrom

Für eine Diode existieren prinzipiell drei verschiedene Betriebsmöglichkeiten. Die entsprechenden Ersatzschaltbilder und Zählpfeilrichtungen sind in Abbildung 4.5 eingezeichnet.

1. Bei einer positiven Spannung  $U_D$ , die größer als eine Flussspannung von circa  $0,7\text{ V}$  ist, fließt ein Diodenstrom, der exponentiell mit der Spannung steigt. Unter optischer Bestrahlung fließt zusätzlich noch der Photostrom  $I_{ph}$ , der sich linear vom Diodenstrom  $I_D$  subtrahiert (siehe (4.12)). Der Einfluss dieses

Stromes auf die Kennlinie ist aber aufgrund der exponentiellen Abhängigkeit des Diodenstromes gering.

2. Bei einer positiven Spannung  $U_D$ , die kleiner als die Flussspannung von circa  $0,7\text{ V}$  ist, fließt in Abhängigkeit von der Spannung ein sehr geringer negativer Sperrstrom. Mit zunehmender Beleuchtung nimmt der Photostrom zu und erhöht damit den negativen Sperrstrom. In dieser Betriebsart ist das Produkt aus Spannung und Strom immer negativ, das heißt, es wird elektrische Leistung erzeugt. Diese Betriebsart wird daher für photovoltaische Anwendungen genutzt.
3. Bei einer negativen Spannung  $U_D$  fließt unabhängig von der Diodenspannung ein negativer Sperrstrom in Höhe von  $I_0$  (siehe (4.12)). Beim Einfall optischer Strahlung erhöht sich dieser Sperrstrom linear um den Betrag des erzeugten Photostromes  $I_{ph}$ . Die Unabhängigkeit von der anliegenden Spannung  $U_D$  bleibt dabei bestehen. Diese Betriebsart wird in der Regel für optische Detektoren verwendet.

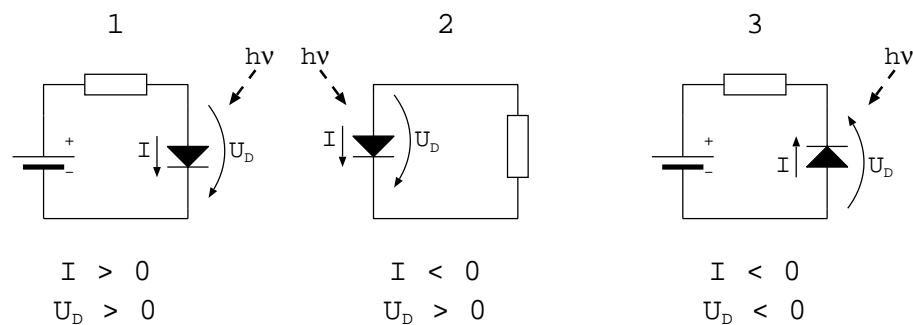


Abbildung 4.5: Ersatzschaltbilder der möglichen Arbeitspunkte einer Photodiode

Im folgenden Kapitel werden die auftretenden pn-Übergänge in der verwendeten CMOS-Technologie näher beschrieben. Es wird der auftretende Arbeitsbereich analysiert und der Lichteinfluss auf die Funktionalität der Schaltung beschrieben. Dazu müssen auch die Geometrien der pn-Übergänge und des Strahlungseinfalls bestimmt werden.

## 4.2 pn-Übergänge in der CMOS-Technologie

Wie im vorigen Kapitel gezeigt, bewirken an jedem PN-Übergang lichtinduzierte Ladungsträger einen Stromfluss innerhalb der Raumladungszone. In einer CMOS-Technologie treten an vielen Stellen pn-Übergänge auf. Diese werden in der Regel in Sperrrichtung betrieben und dienen der Selbstisolation benachbarter Bauelemente. Abbildung 4.6 zeigt den Querschnitt einer typischen Doppelwellen CMOS-Technologie.

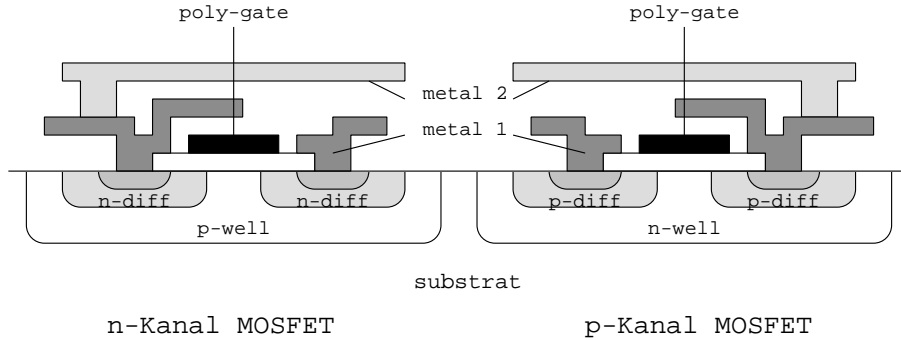


Abbildung 4.6: Querschnitt einer Doppelwanne-CMOS-Technologie

Innerhalb der CMOS-Technologie treten an folgenden Stellen pn-Übergänge auf, die in Sperrrichtung betrieben werden:

1. Die Source- und Drain-Gebiete (n-diff) der n-Kanal MOS-Transistoren besitzen jeweils pn-Übergänge zur umgebenden p-dotierten Wanne (p-well).
2. Die Source- und Drain-Gebiete (p-diff) der p-Kanal MOS-Transistoren besitzen jeweils pn-Übergänge zur umgebenden n-dotierten Wanne (n-well).
3. Je nach verwendetem Substratmaterial besitzt die p-Wanne einen Übergang zum n-Substrat oder die n-Wanne einen Übergang zum p-Substrat.
4. Weitere pn-Übergänge können sich lateral durch benachbarte Wannens- oder Diffusionsgebiete ergeben.

In einer reinen CMOS-Technologie, die keine bipolaren Bauelemente enthält, werden sämtliche auftretenden pn-Übergänge in Sperrrichtung betrieben. Der gewünschte Effekt wird häufig als Selbstisolation bezeichnet und dient der elektrischen Abschirmung der einzelnen Bauelemente untereinander [40].

Im folgenden werden die pn-Übergänge, die beim n-Kanal Transistor innerhalb einer p-Wanne auftreten, näher untersucht. Wie bereits in Kapitel 3 gezeigt worden ist, dient in dem optisch aktiven Pixelgebiet ein n-Kanal MOS-Transistor der zeilenweisen Adressierung der einzelnen Pixel. Die in der Randelektronik auftretenden weiteren Transistoren, die sowohl n- als p-Kanal Typen sind, können im Gegensatz zu den n-Kanal Auswahltransistoren in der Speicherzelle nahezu vollständig gegen Lichteinfall abgeschirmt werden.

Um die auftretenden pn-Übergänge dauerhaft in Sperrrichtung zu betreiben, sind folgende Spannungsbedingungen am Transistor einzuhalten:

$$U_{n-diff} \geq U_{p-well}, \quad (4.13)$$

bzw. mit den Bezeichnungen Source, Drain und Bulk:

$$\begin{aligned} U_{Source} &\geq U_{bulk} \\ U_{Drain} &\geq U_{bulk} \end{aligned} \quad (4.14)$$



Diese Bedingungen sind bei dem Auswahltransistor in jedem Fall erfüllt, da in die Speicherzelle nur positive Spannungswerte zur Ansteuerung der Mikrospiegel eingeschrieben werden und an der p-dotierten Wanne eine elektrische Spannung von 0 V oder kleiner anliegt. In Abbildung 4.7 ist ein Ersatzschaltbild der Pixelzelle mit den parasitären pn-Übergängen dargestellt. Zur Vereinfachung ist die Kompensationskapazität weggelassen worden.

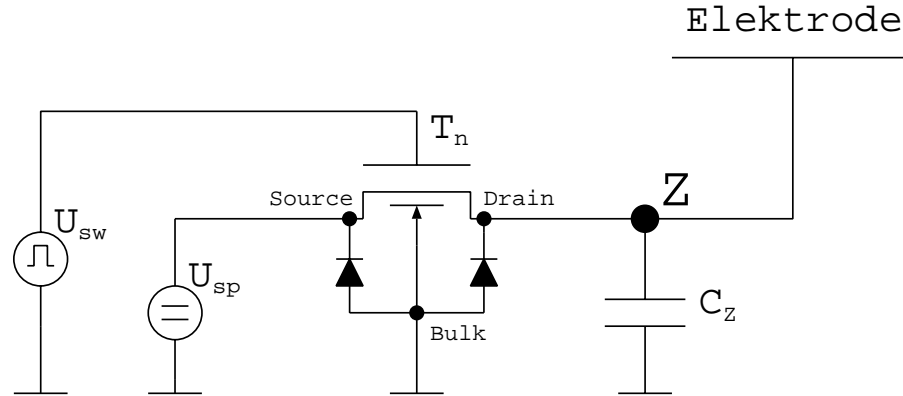


Abbildung 4.7: Ersatzschaltbild einer Pixelzelle mit Auswahltransistor und parasitären pn-Übergängen

Betrachtet man die Drainseite des Auswahltransistors so ergibt sich am Speicherknoten  $Z$  eine Parallelschaltung aus Speicherkapazität  $C_Z$  und Drain-Bulk Diode. Der Kanal des Transistors kann im allgemeinen als ideal sperrend angenommen werden, so dass ein Stromfluss zum Source vernachlässigbar ist.

Der Leckstrom, der in Sperrichtung betriebenen Diode, sorgt für eine ungewollte Entladung der Speicherkapazität  $C_Z$ . Für den Diodenstrom  $I$  gilt in diesem Fall ( $U_D < 0$ ):

$$\begin{aligned} I &= I_0 \cdot \left( e^{\frac{U_D}{U_{th}}} - 1 \right) + I_{ph} \\ &\approx -I_0 + I_{ph} . \end{aligned} \quad (4.15)$$

$I_{ph}$  setzt sich zusammen aus der Summe der einzelnen lichtinduzierten Komponenten  $I_{ph,drift}$  und  $I_{ph,diff}$ . Wie in (4.7) und (4.11) gezeigt, sind diese Ströme negativ, das heißt sie fließen in Sperrichtung und addieren sich betragsmäßig zum Sättigungsstrom  $I_0$ . In Abbildung 4.8 ist der Speicherknoten mit einer Stromquelle dargestellt, die für den in Sperrichtung betriebenen pn-Übergang steht.

Für den zeitlichen Verlauf der Ansteuerspannung der mechanischen Aktoren nach Abschalten des Auswahltransistors ergibt sich folgender Zusammenhang, der dem normalen Entladevorgang eines Kondensators entspricht:

$$U_Z(t) = U_Z(0) + \frac{1}{C_Z} \cdot \int I(U_Z) dt . \quad (4.16)$$

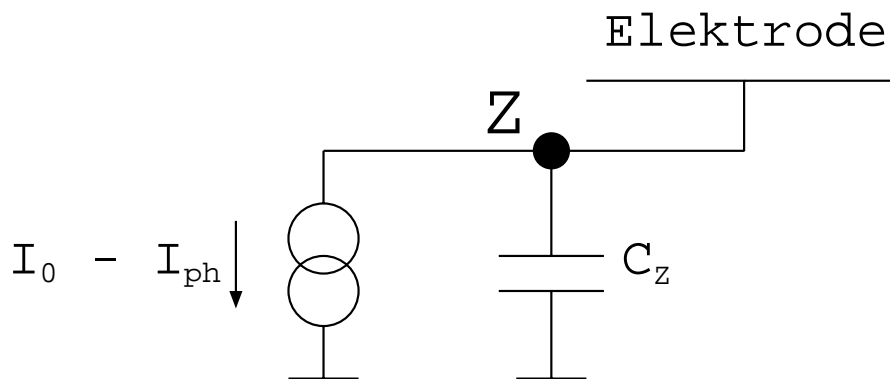


Abbildung 4.8: Ersatzschaltbild der Speicherkapazität mit Leckstromquelle

Wie zuvor gezeigt, ist zwar der reine Diodenleckstrom weitgehend unabhängig von der anliegenden Spannung  $U_Z$ , jedoch kann der erzeugte Photostrom  $I_{ph}$  eine Abhängigkeit von der anliegenden Spannung besitzen.

$$U_Z(t) = U_Z(0) + \frac{1}{C_Z} \int (I_{ph,drift} + I_{ph,diff}) dt - \frac{I_0}{C_Z} \cdot t \quad (4.17)$$

In (4.16) und (4.17) ist angenommen worden, dass zum Zeitpunkt  $t = 0$  der Auswahltransistor geöffnet wird und danach sowohl der konstante Leckstrom  $I_0$  als auch die lichtinduzierten Ströme für eine Verminderung der Adressierspannung sorgen.<sup>7</sup>

In Abbildung 4.9 ist ein typischer Entladevorgang der Speicherzelle über der Zeit dargestellt. Vereinfachend ist hierbei zunächst ein konstanter Photostrom  $I_{ph}$  angenommen worden. Es wird deutlich, dass der Lichteinfluss den restlichen Leckstrom durch die gesperrten Dioden bei weitem übersteigt. Im folgenden Kapitel werden die auftretenden Photoströme in den Speicherzellen genauer untersucht, so dass in Abhängigkeit von der eingestrahlten Leistung und Wellenlänge eine Aussage über die Ansteuerspannung der Spiegelelemente gemacht werden kann.

### 4.3 Abschätzung lichtinduzierter Leckströme

Wie bereits in Kapitel 3 erläutert, ist die elektrische Spannung auf dem Speicherknoten  $Z$  (siehe Abbildung 4.7) verantwortlich für die Auslenkung der Mikrospiegel. Bisher wurde der Abschaltvorgang genauer untersucht, das heißt es wurde die Spannungsgenauigkeit ermittelt, die sich aufgrund des Adressierzyklusses einstellt. Wichtig ist jedoch auch die Speicherzeit der Pixelzelle. Als Speicherzeit wird die Zeitspanne verstanden, in der die Adressierspannung innerhalb eines festzulegenden Intervalls garantiert werden kann.

<sup>7</sup>Zur Erinnerung:  $I_{ph,drift}$  und  $I_{ph,diff}$  sind negativ.

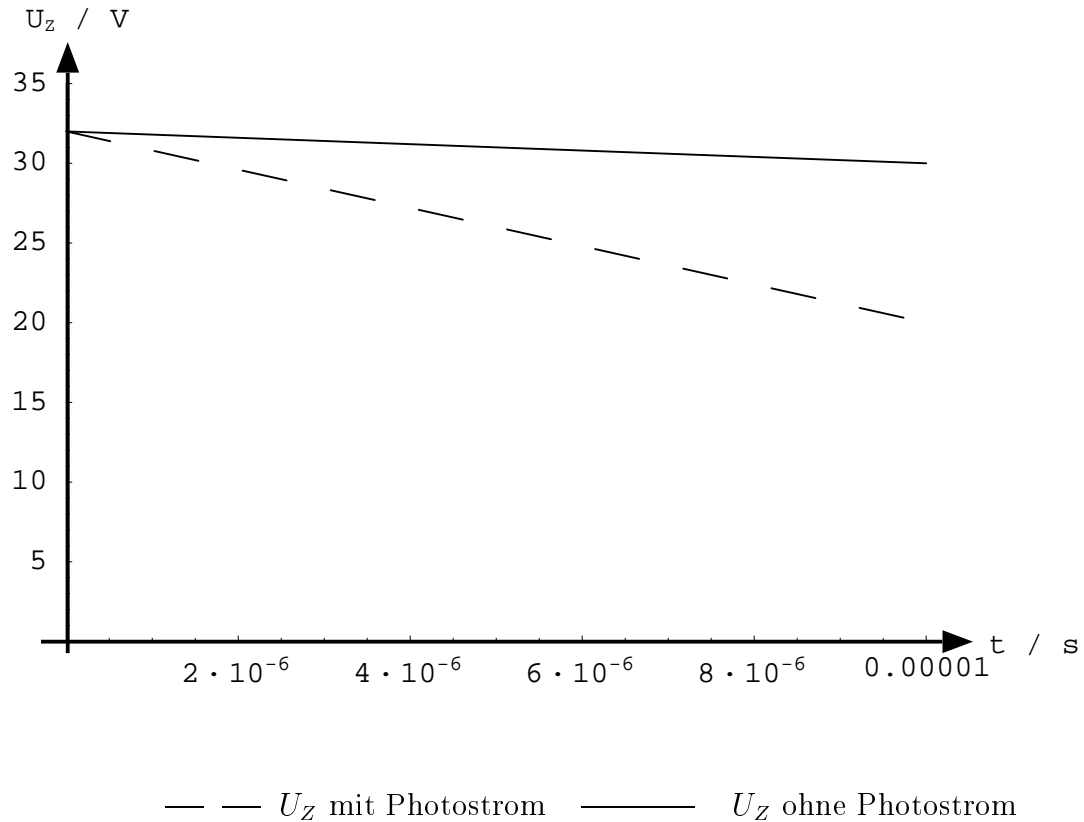


Abbildung 4.9: Entladungsvorgang einer Pixelzelle mit und ohne Photostrom

Die Speicherzeit gibt grundsätzlich das Zeitfenster vor, in der der Flächenlichtmodulator optisch ausgewertet werden kann. Bei einer kontinuierlichen Auswertung bestimmt die Speicherzeit die maximale Zeitspanne zwischen zwei Adressierzyklen, also die notwendige Refreshrate. Bei einer nicht-kontinuierlichen Beleuchtung bestimmt die Speicherzeit die maximale Zeitspanne zwischen Adressierung der Pixel-elemente und der anschließenden optischen Auswertung durch einen Belichtungsblitz (siehe Kapitel 2.4).

Betrachtet man die pn-Übergänge in der CMOS-Technologie, wie sie in Abbildung 4.6 dargestellt sind, so ergibt sich für die Drain-Bulk Diode ein lateraler Bereich in dem sich eine Raumladungszone ausbreiten kann und ein vertikaler Bereich. Die Ausdehnung des dazwischen liegenden Übergangsbereichs ist abhängig von der Geometrie des diffundierten Transistordrains und wird hier zunächst vernachlässigt.

Im ersten Fall ist das Dotierungsprofil orthogonal zur Einfallrichtung, das heißt die Photonendichte längs der Raumladungszone ist konstant und nimmt mit der Tiefe  $z$  ab. Das Raumladungsprofil kann über der Tiefe  $z$  als konstant angenommen werden. Abbildung 4.10 zeigt die entsprechenden Größen.

Da die Photonendichte längs der Raumladungszone konstant ist, gilt dies auch für die Generationsrate  $G_{opt}$ , die somit unabhängig von der Koordinate  $x$  in (4.7)

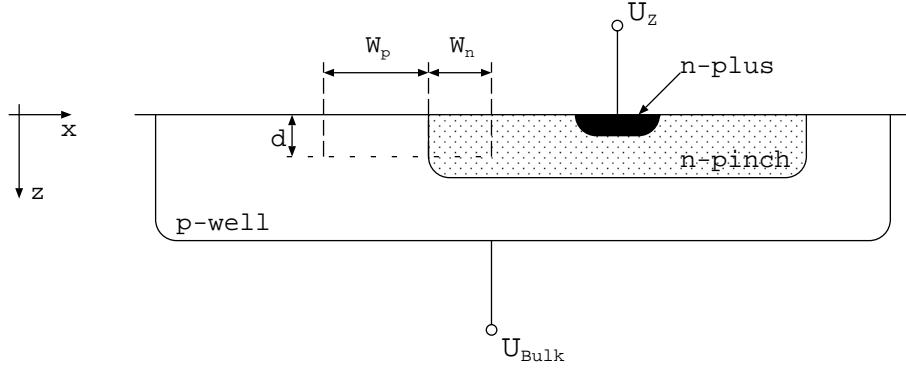


Abbildung 4.10: Laterales Profil des pn-Übergangs zwischen n-Diffusionsgebiet und p-dotierter Wanne

ist. Für den lichtinduzierten Driftstrom ergibt sich unter der Bedingung, dass die gesamte Raumladungszone gleichmäßig beleuchtet wird, folgender Ausdruck:

$$I_{ph,drift} = -q A W_S G_{opt}(d) . \quad (4.18)$$

Setzt man den Ausdruck (4.4) für die Generationsrate ein, so ergibt sich ein Driftstrom, der nur noch von der Eindringtiefe  $d$  und der Größe der Raumladungszone abhängt, wie ihn Ausdruck (4.19) zeigt.

$$I_{ph,drift} = -q \frac{\lambda}{hc} \eta(\lambda) \cdot P_{opt,0} \frac{W_S}{d} \int_0^d e^{-\alpha_0 z} dz \quad (4.19)$$

In Abhängigkeit von dem Absorptionskoeffizient  $\alpha_0$  ergeben sich zwei Fälle, die man unterscheiden kann:

1. Das einfallende Licht wird innerhalb der Tiefe  $d$  der Raumladungszone nahezu komplett absorbiert.
2. Das einfallende Licht dringt tiefer ein, als die sich ausbildende Raumladungszone. Nur ein Teil des Lichtes wird absorbiert und trägt zum Photostrom bei.

Der Absorptionskoeffizient für Silizium ist stark wellenlängenabhängig. Mit steigender Wellenlänge sinkt der Koeffizient bis auf Null ab, das heißt es findet keine Absorption statt. Wie in Kapitel 4.1 bereits erwähnt liegt dieser Wert für Silizium bei  $\lambda \approx 1,1 \mu m$ . In Tabelle 4.1 sind Werte des Absorptionskoeffizienten für ausgewählte Wellenlängen dargestellt [39].

Im ersten Fall vereinfacht sich (4.19) zu:

$$I_{ph,drift} = -q \frac{\lambda}{hc} \eta(\lambda) \cdot P_{opt,0} \frac{W_S}{d\alpha_0} , \quad (4.20)$$

da in diesem Fall  $d \gg \frac{1}{\alpha_0}$  ist.

$\lambda$	1000 nm	840 nm	700 nm	640 nm	488 nm	248 nm
$\alpha_0$	$10^2 \text{ cm}^{-1}$	$5 \cdot 10^2 \text{ cm}^{-1}$	$2 \cdot 10^3 \text{ cm}^{-1}$	$5 \cdot 10^3 \text{ cm}^{-1}$	$10^4 \text{ cm}^{-1}$	$> 10^6 \text{ cm}^{-1}$

Tabelle 4.1: Absorptionskoeffizient in Abhängigkeit von der Wellenlänge für Silizium

Die Gesamtbreite der Raumladungszone  $W_S$  ergibt sich aus den beiden Anteilen, die sich in dem p- und n-dotierten Bereich ausbreiten:

$$W_S = W_p + W_n . \quad (4.21)$$

Die Raumladungszone selber ist abhängig von dem Dotierungsgrad der p und n Gebiete, sowie von der angelegten Spannung. Nach [42] gilt:

$$W_p = \sqrt{\frac{2\epsilon_0\epsilon_r N_A (U_{Bulk} - U_D)}{q N_D (N_A + N_D)}} \quad (4.22)$$

$$W_n = \sqrt{\frac{2\epsilon_0\epsilon_r N_D (U_{Bulk} - U_D)}{q N_A (N_A + N_D)}} .$$

Zur Vereinfachung wird das Wannepotential  $U_{Bulk} = 0$  als Bezugspotential gewählt. Es ergibt sich eine nichtlineare Abhängigkeit des erzeugten Photostromes von der anliegenden Spannung  $U_D$ <sup>8</sup>, wie in (4.23) gezeigt.

$$I_{ph,drift} = -q \cdot \frac{\lambda \eta(\lambda) P_{opt,0}}{h c d \alpha_0} \cdot \sqrt{\frac{2\epsilon_0\epsilon_r}{N_A + N_D} \frac{N_A^2 + N_D^2}{N_A \cdot N_D} \cdot \frac{-U_D}{q}} \quad (4.23)$$

Abbildung 4.11 zeigt den Strom aus (4.23) für eine beispielhafte Strahlungsleistung von  $P_{opt} = 10 \text{ mW}$  bei einer Wellenlänge von  $\lambda = 840 \text{ nm}$ .

In Abbildung 4.12 sind die einzelnen Gebiete, in denen weitere Photoströme durch Diffusion und Drift entstehen, eingezeichnet.

- I: In diesem Gebiet wird der Driftstrom  $I_{ph,drift}$  erzeugt, wie er bereits in (4.23) hergeleitet worden ist.
- II: Die in diesem Gebiet erzeugten Ladungsträger liegen innerhalb der Diffusionslänge  $L_n$  von der Raumladungszone und tragen daher als zusätzlicher Diffusionsstrom zum Diodenleckstrom bei.
- III: In diesem Gebiet entsteht ein lichtinduzierter Driftstrom in dem vertikalen pn-Übergang, falls das Licht eine höhere Eindringtiefe hat, als der laterale pn-Übergang ( $d \not\gg \frac{1}{\alpha_0}$ ).

<sup>8</sup>Die Spannung  $U_D$  entspricht hier der Diodenspannung zwischen Bulk und Drain, ist also der negative Wert der Spannung  $U_Z$  auf dem Speicherknoten der Pixelzelle.

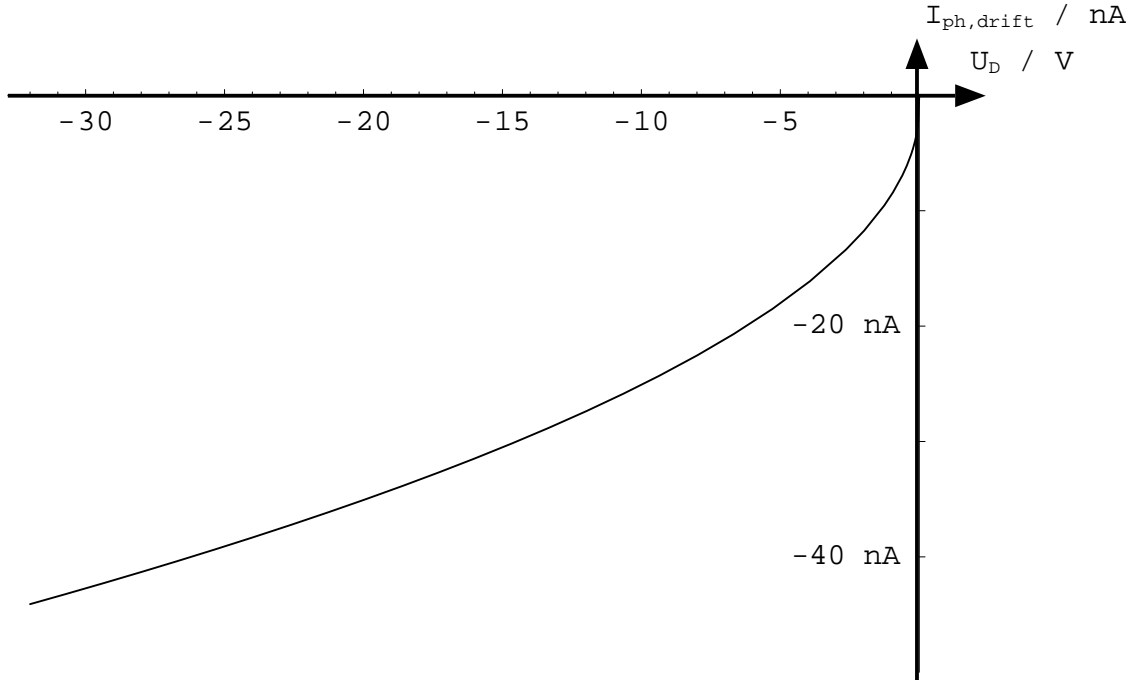


Abbildung 4.11: Sperrstrom der Drain-Bulk Diode unter Lichteinfluss

IV: Ein zusätzlicher Diffusionsstrom kann noch unterhalb des vertikalen pn-Überganges entstehen, falls die Eindringtiefe des Lichtes groß genug ist.

Für den Diffusionsstrom in Gebiet II gilt der bereits in (4.11) hergeleitete Zusammenhang. Unter der Voraussetzung, dass die Eindringtiefe  $\frac{1}{\alpha_0}$  des Lichtes kleiner ist, als die Tiefe des pn-Überganges in Gebiet I, ergibt sich folgender Zusammenhang:

$$I_{ph,diff} = -q \frac{\lambda}{hc} \cdot \eta(\lambda) P_{opt,0} \frac{L_n}{d \alpha_0}. \quad (4.24)$$

Die Diffusionskonstante  $L_n$  ist durch die Einstein-Beziehung gegeben:

$$L_n = \sqrt{\tau_n \cdot D_n} = \sqrt{\tau_n \mu_n \frac{kT}{q}} \quad (4.25)$$

und ist von der Minoritätsträgerlebensdauer  $\tau_n$  und der Beweglichkeit  $\mu_n$  abhängig.

Wie in Abbildung 4.10 zu sehen ist, handelt es sich bei dem p-dotierten Diffusionsgebiet um eine Wanne des CMOS-Prozesses. Die Ausbreitung der Wanne über den N-Kanal-Transistor hinaus ist im allgemeinen größer als die entsprechende Diffusionslänge  $L_n$ , so dass sich dieser Wert für die Breite der relevanten Fläche ergibt.

Für große Wellenlängen (siehe Tabelle 4.1) ergibt sich ein höherer Absorptionskoeffizient  $\alpha_0$ , so dass die Bedingung  $d \gg \frac{1}{\alpha_0}$  nicht mehr erfüllt ist. In diesem Fall



Die optische Generationsrate  $G'_{opt}$  ist nun abhängig von der Koordinate  $z$ :

$$G'_{opt} = \eta(\lambda) \frac{\lambda}{hc} \frac{P_{opt,0}}{A} \cdot e^{-\alpha_0 \cdot z} . \quad (4.29)$$

Nach Lösen der Integrale ergeben sich folgende Photoströme:

$$\begin{aligned} I_{ph,drift} &= -q \frac{\lambda}{hc} \cdot \eta(\lambda) P_{opt,0} \frac{1}{\alpha_0} (e^{-\alpha_0 d} - e^{-\alpha_0(d+W_S)}) \\ I_{ph,diff} &= -q \frac{\lambda}{hc} \cdot \eta(\lambda) P_{opt,0} \frac{1}{\alpha_0} (e^{-\alpha_0(d+W_S)} - e^{-\alpha_0(d+W_S+L_n)}) \end{aligned} \quad (4.30)$$

Im Falle einer kontinuierlichen Beleuchtung des Lichtmodulators sind die Driftstrom- und Diffusionsstromanteile gleichwertig zu berücksichtigen, da beide Anteile zeitkontinuierlich fließen. Anders verhält es sich bei einer nicht-kontinuierlichen Beleuchtung. Hier sorgt ein Lichtblitz für einen kurzzeitig erhöhten Leckstrom der Speicherzellen. Es besteht ein Unterschied im Zeitverhalten zwischen lichtinduziertem Driftstrom und Diffusionsstrom.

Die im Driftfeld des pn-Überganges erzeugten Ladungsträger tragen aufgrund des herrschenden elektrischen Feldes unmittelbar zum Sperrstrom bei. Die Laufzeit der Ladungsträger bis zur Grenze der Raumladungszone wird näherungsweise durch deren Breite  $W_S$  und durch die erreichbare Sättigungsgeschwindigkeit der Ladungsträger  $v_s$  bestimmt:

$$\tau_{drift} \approx \frac{W_S}{v_s} . \quad (4.31)$$

Zusätzlich wirkt noch die sich ausbildende Sperrschichtkapazität, die durch den erzeugten Photostrom umgeladen werden muss. Die Zeitkonstante  $\tau_{SC}$  wird durch die sich ausbildende Sperrschichtkapazität  $C_S$  und durch den Widerstand der Bahngebiete und sonstigen externen Beschaltung  $R_{ext}$  bestimmt:

$$\tau_{SC} = C_S \cdot R_{ext} . \quad (4.32)$$

Die resultierende Zeitkonstante des Driftstroms ergibt sich aus der Summe der Zeitkonstanten für die Transferzeit der Ladungsträger und der  $RC$ -Zeitkonstante. Die Sperrschichtkapazität ist abhängig von der Breite der Raumladungszone, sowie von der Fläche  $A_S$  des pn-Überganges. In (4.21) und (4.22) ist bereits die Spannungsabhängigkeit von  $W_S$  gezeigt worden. Für die resultierende Zeitkonstante des Photodriftstromes ergibt sich folgender Ausdruck:

$$\tau_{I_{ph,drift}} = \frac{W_S}{v_s} + A_S \frac{\epsilon_0 \epsilon_r}{W_S} \cdot R_{ext} \quad (4.33)$$

In Abbildung 4.13 ist der spannungsabhängige Verlauf der Zeitkonstante  $\tau_{I_{ph,drift}}$  dargestellt. Deutlich ist zu erkennen, dass für große Sperrspannungen der erste Term aus (4.33) relevant ist. Der Einfluss der externen Widerstände und der Sperrschichtkapazität ist erst bei kleinen Spannungen auf dem Speicherknoten ausschlaggebend.



Bei großen Ansteuerspannungen, wie sie für mikromechanische Aktoren benötigt wird, bestimmt die Ladungsträgerlaufzeit durch die Sperrschicht die Zeitkonstante des Stromverlaufes. Mit zunehmender Sperrspannung vergrößert sich die Breite der Raumladungszone und somit auch die Laufzeit der Ladungsträger.

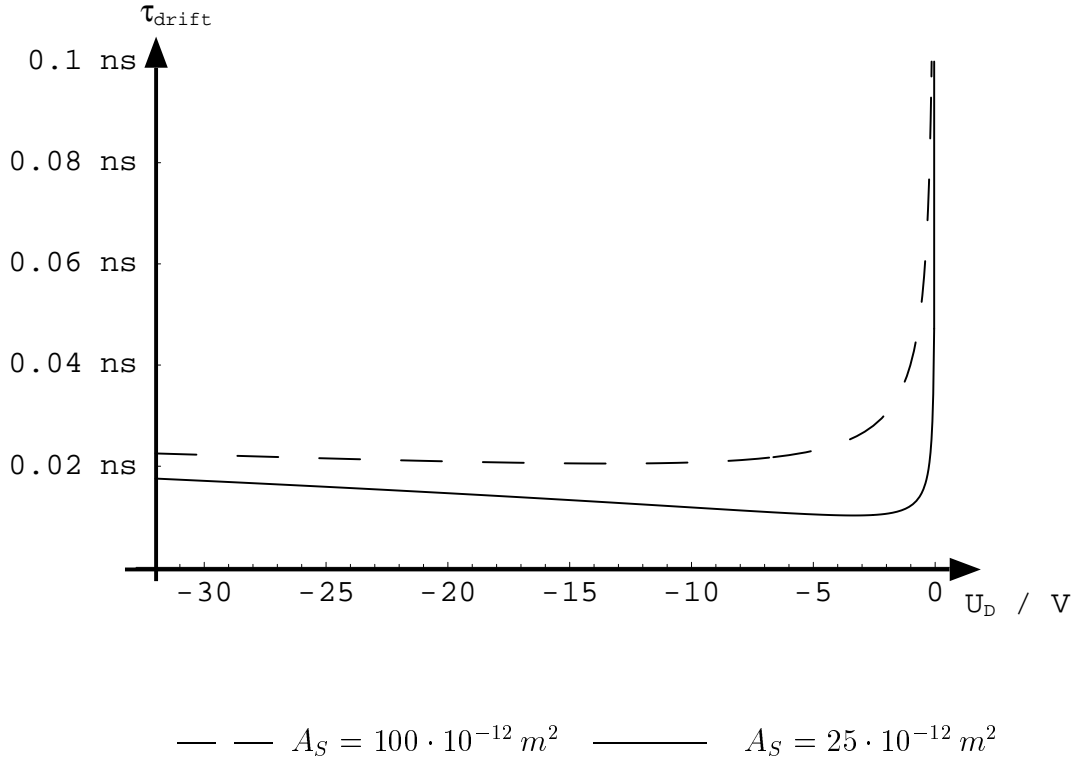


Abbildung 4.13: Zeitkonstante des lichtinduzierten Driftstromes ( $v_s = 10^5 \frac{\text{m}}{\text{s}}$  und  $R_{ext} = 1 \text{ k}\Omega$ )

Für das Zeitverhalten des lichtinduzierten Diffusionsstromes ist ebenfalls die Trägerlaufzeit ausschlaggebend. Neben dem bereits erwähnten Anteil, der sich aus der  $RC$ -Konstante des pn-Überganges ergibt, bestimmt die Laufzeit, die die Minoritätsträger benötigen, um zur Raumladungszone zu gelangen, das Zeitverhalten des Diffusionsstromes. Die größte Entfernung von der Raumladungszone, in der Ladungsträger diese erreichen können, ist durch die Diffusionslänge  $L_n$  gegeben. Für die charakteristische Diffusionszeitkonstante gilt folgender Ausdruck [42]:

$$\tau_{diff} = \frac{L_n^2}{2D_n} = \frac{\tau_n}{2}. \quad (4.34)$$

Allgemein gilt, dass die Zeitkonstante des Diffusionsstromes in der Regel mehrere Größenordnungen höher ist, als die des Driftstromes. Abbildung 4.14 zeigt  $\tau_{diff}$  in Abhängigkeit von der Breite des Diffusionsgebietes  $W_{diff}$  für beispielhafte Diffusionskoeffizienten  $D_n$ .

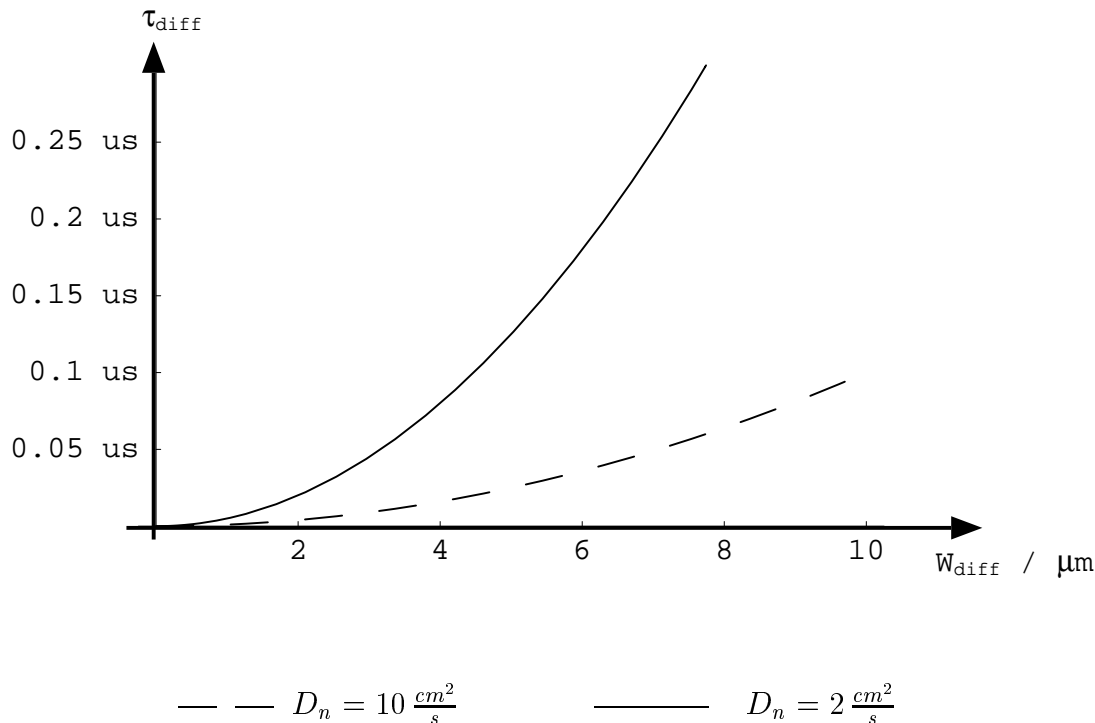


Abbildung 4.14: Zeitkonstante des lichtinduzierten Diffusionsstromes in Abhängigkeit von der Breite des Bahngebietes

Im Fall der nicht-kontinuierlichen Beleuchtung kann eine Entladung der Pixelzelle in Kauf genommen werden, wenn der Lichtimpuls (und damit die Zeitspanne des optischen Auslesens des Lichtmodulators) kurz genug ist. Das zur Auswertung zur Verfügung stehende Zeitintervall wird in der Regel von der Trägheit des mikro-mechanischen Aktors bestimmt (siehe Kapitel 5.5). Selbst in der CBM-Technologie, die mit einigen Mikrosekunden die schnellste Einschwingzeit besitzt (siehe Kapitel 5.5.2), liegt die mechanische Zeitkonstante immer noch deutlich über der Zeitkonstante der Photoströme. Wichtig für einen Betrieb mit hoher Bildwiederholrate ist die Bedingung, dass die erhöhten Leckströme durch Beleuchtung beim Einschreiben des nachfolgenden Bildes wieder abgeklungen sind. Wie oben gezeigt, ist die Zeitkonstante der auftretenden Diffusionsströme hier relevant, die im unteren Mikrosekundenbereich liegen kann (siehe Abbildung 4.14).

#### 4.4 Maßnahmen zur Verringerung der Lichtempfindlichkeit

Im vorigen Kapitel wurden die bei Beleuchtung des Lichtmodulators auftretenden Leckströme bestimmt. Diese Leckströme können zu einer Verminderung der Ansteuerspannungen der Spiegelemente führen. Dies macht sich bei kontinuierlicher Beleuchtung in einem verminderten Kontrast bemerkbar, da Pixel, die mit hohem

Spannungspegel angesteuert werden, stärker gedämpft werden als Pixel mit geringem Pegel. Der Verlust an maximaler Ansteuerspannung kann ebenfalls dazu führen, dass die zur Lichtmodulation notwendige Deformation der mechanischen Mikrospiegel nicht mehr erreicht wird, und somit eine Fehlfunktion auftritt.

Bei kontinuierlicher Beleuchtung verursachen Drift- und Diffusionsströme gleichermaßen eine Entladung der Speicherzellen. In Abhängigkeit von der verwendeten Wellenlänge tragen entweder nur die lateralen pn-Übergänge der Pixelzelle oder zusätzlich auch die vertikalen Übergänge zur Entladung bei.

Bei nicht-kontinuierlicher Beleuchtung ist neben der absoluten Größe der Leckströme auch das Zeitverhalten dieser zu beachten. Hier ist der Diffusionsstrom besonders kritisch, da er eine Zeitkonstante besitzt, die bei Systemen mit hoher Wiederholrate, die Adressierung des nachfolgenden Bildes beeinflussen kann.

Ein Reduzieren der Leckströme ist durch Abschirmen der kritischen Flächen möglich. Abbildung 4.15 zeigt den Querschnitt einer Pixelzelle.

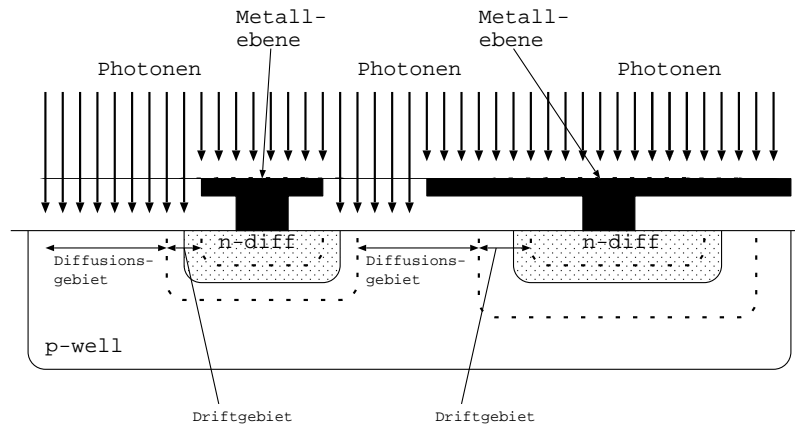


Abbildung 4.15: Querschnitt einer Speicherzelle mit einer Metallebene zur Abschirmung der Raumladungszone

Die Raumladungszone des rechten pn-Überganges ist durch die darüberliegende Metallebene vor Lichteinfluss geschützt. In die Raumladungszone gelangen so keine Photonen und erzeugen daher auch keine zusätzlichen Ladungsträger, die zum Leckstrom beitragen. Der Strom durch die in Sperrrichtung betriebene Drain-Bulk-Diode ist nur noch durch den geringen Sättigungsstrom  $I_0$  gegeben (siehe Kapitel 4.2). Neben dem Driftgebiet ist ebenfalls ein großer Teil des Diffusionsgebietes von der Metallebene abgeschirmt. Idealerweise sollte die Lichtabschirmung so groß sein, dass die verbleibende freie Substratoberfläche außerhalb der Diffusionslänge der Minoritätsträger liegt. In diesem Fall ist auch der Diffusionsstrom vernachlässigbar. In der Praxis ist eine vollständige Abschirmung der kritischen pn-Übergänge meist nicht möglich.

Bei den in dieser Arbeit entworfenen anwendungsspezifischen Flächenlichtmodulatoren ist eine Optimierung der Abschirmung durchgeführt worden. Bei kontinuierlich beleuchteten Systemen ist ein generelles Vermindern der lichtinduzierten

Leckströme sinnvoll. Bei nicht-kontinuierlicher Beleuchtung ist zusätzlich zu beachten, dass die höhere Zeitkonstante der Diffusionsströme nicht in den Bereich der Wiederholrate gelangt. Gegebenfalls sind die Diffusionsgebiete auf Kosten der Driftgebiete besonders gut abzuschirmen.

Im Anhang B.2 sind die verwendeten Layouts für Speicherzellen mit jeweils  $16\ \mu\text{m}$ ,  $20\ \mu\text{m}$  und  $24\ \mu\text{m}$  Kantenlänge dargestellt. Aufgrund der Layoutrestriktionen ist eine vollständige Abschirmung mit den zur Verfügung stehenden Metallebenen nicht möglich. Eine Abschätzung des Lichteinflusses auf die Adressiergenauigkeit und die mögliche Speicherzeit ist in Kapitel 6.3 aufgeführt.

## 5 Die Technologie des mikromechanischen Lichtmodulators

In diesem Kapitel wird die verwendete Herstellungstechnologie der Flächenlichtmodulatoren beschrieben. Im ersten Teil werden die grundsätzlichen Anforderungen an eine solche Technologie dargestellt. Zunächst wird die im Rahmen dieser Arbeit weiterentwickelte Hochvolt-CMOS-Technologie beschrieben. Besonderes Gewicht liegt dabei auf der Verbesserung der Oberflächenplanarität, die für einen Einsatz der mikromechanischen Lichtmodulatoren in der Lithographie entscheidend ist. Hier sind auch seitens des Layoutentwurfes wichtige Entwicklungen zu leisten. Im Anschluss daran werden die im IMS entwickelten Spiegeltechnologien in ihren wichtigsten Eigenschaften beschrieben und hinsichtlich ihrer Eignung für verschiedene Anwendungsgebiete charakterisiert.

### 5.1 Anforderungen an die Technologie zur integrierten Ansteuerung elektrostatischer Aktoren

Zu Beginn dieser Arbeit stand im IMS eine Hochvolt CMOS-Technologie zur Verfügung, die bereits speziell für die Verwendung eines Lichtmodulators entwickelt worden ist [8]. Dieser Lichtmodulator basiert auf der Spiegeltechnologie Viscoelastic-Control-Layer (VCL) die ebenfalls am IMS entwickelt wurde (siehe Kapitel 5.5.1). Das Anwendungsgebiet solcher Lichtmodulatoren ist die Projektion von Fernsehbildern nach dem HDTV Standard [8, 10, 11].

Der Lichtmodulator verfügt über ein Array von maximal  $576 \times 768$  Pixeln mit einer Größe von  $72\mu\text{m} \times 72\mu\text{m}$ . Die aktive Ansteuerschaltung stellt eine maximale Pixelspannung von  $20V$  bereit und verfügt über einen Analogeingang, der kompatibel zum HDTV-Standard ist. Eine abgewandelte Variante dieser Matrix mit  $512 \times 464$  Pixeln (Größe:  $20\mu\text{m} \times 20\mu\text{m}$ ) konnte bereits die prinzipielle Einsatzfähigkeit solcher Ansteuerschaltungen für die Mikrolithographie unter Beweis stellen.

Allerdings zeigte sich, dass für einen praktischen Einsatz noch weitere Entwicklungsarbeiten zu leisten waren [8]. So ist die maximale Adressierspannung von  $20V$  nicht ausreichend für den benötigten Kontrast. Auch die in der HDTV-Matrix realisierte Oberflächenplanarität von  $\pm 100\text{nm}$  wirkt sich begrenzend auf den Kontrast aus bzw. begrenzt die maximal mögliche Auflösung des mikrolithographischen Systems. Eine Anforderung an einen Direktbelichter für die Mikrolithographie ist ein hoher Durchsatz. Hier wirkt die VCL-Technologie mit ihrer hohen Einschwingzeit begrenzend und auch die Entkoppelung benachbarter Pixel ist konstruktionsbedingt nicht sehr gut (siehe Kapitel 5.5.1).

Aus diesem Grund war es notwendig sowohl die Hochvolt-CMOS-Technologie weiter zu entwickeln als auch neue Spiegeltechnologien in den Prozess zu integrieren.

Kapitel 5.2 gibt zuerst einen allgemeinen Überblick der verwendeten Technologien. Die Weiterentwicklung der CMOS-Technologie wird in Kapitel 5.3 beschrieben. Die unterschiedlichen Aktortechnologien sind in Kapitel 5.5 näher erläutert.

## 5.2 Prinzipieller Aufbau der Technologie

Bei den entwickelten aktiven Flächenlichtmodulatoren dient eine CMOS-Schaltung sowohl dem mechanischen Unterbau der Mikrospiegel als auch zur Bereitstellung der Ansteuerspannungen. Die Steuerelektrode, die das elektrostatische Kraftfeld zur Bewegung der Aktoren erzeugt, wird durch die oberste Metallisierung der CMOS-Schaltung realisiert.

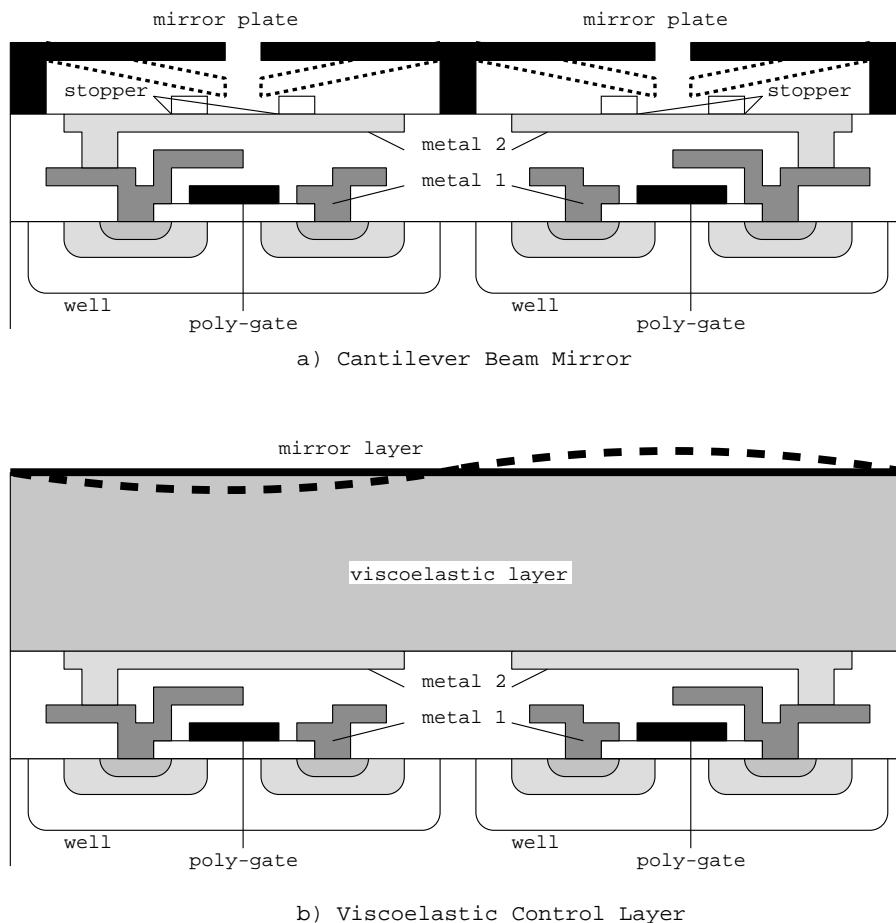


Abbildung 5.1: Prinzipskizze der realisierten Lichtmodulatoren basierend auf a) der Cantilever-Beam-Mirror Technologie oder b) auf der Technologie der Viscoelastic-Control-Layer

In Abbildung 5.1 ist der prinzipielle Aufbau eines Lichtmodulators dargestellt. Deutlich ist zu erkennen, dass die zweite Metallisierungsebene nicht passiviert ist und dadurch als Steuerelektrode für die elektrostatisch bewegten Spiegelflächen fungiert. Ein Schutzoxid zwischen Ansteuerelektrode und Aktor würde bei angelegter elektrischer Spannung Ladungen sammeln und so das elektrische Feld vermindern.

Die verwendete CMOS-Hochvolt Technologie beinhaltet zu Beginn dieser Arbeit ein N- und P-Kanal Transistorpaar für eine maximale Spannung von 30V. Die Span-

nungsfestigkeit wird durch ein entsprechend dickes Gateoxid und sogenannte Drain- (und Source-) Extensions gewährleistet. Die genaue Funktion dieser Extension wird in Kapitel 5.3 erläutert. Um den parasitären Widerstand, der durch diese Extensions verursacht wird, gering zu halten, gibt es die Möglichkeit, wahlweise Drain- oder Drain- und Source-Gebiete damit auszustatten.

Da die bisherigen Planarisierungsverfahren nicht ausreichend waren (siehe Kapitel 5.1), wird der bisherige Planarisierungsprozess durch das Chemisch-Mechanische Polieren (Chemical-Mechanical-Polishing CMP) ersetzt.

Neben der Erhöhung der Spannungsfestigkeit stieg auch die Anforderung an den Logikteil der Lichtmodulatoren, so dass die Einführung neuer Bauelemente für Digitalschaltungen im Niedervoltbereich 5V notwendig war, da mit den bisherigen Hochvolt-Transistoren die erforderliche Komplexität der Logikfunktionen mit nicht mehr vertretbarem Aufwand (Chipfläche) zu realisieren war.

### 5.3 Der Hochvolt-CMOS Prozess

Bei der weiterentwickelten Hochvolt-Technologie handelt es sich um einen Doppelwanne-CMOS-Prozess. Grundlage ist ein p-dotiertes niederohmiges Substrat mit einer hochohmigen Epitaxie-Schicht, die ebenfalls p-dotiert ist. Der Vorteil des niederohmigen Substrates ist eine hohe latchup-Stabilität. Parasitäre Ströme durch das Substrat führen nur zu kleinen Spannungsabfällen, so dass die Schaltschwelle von bipolaren Transistor- und Thyristor-Strukturen auch bei hohen Versorgungsspannungen nicht erreicht wird [56, 57]. An der Substratoberfläche befindet sich eine circa  $15\mu\text{m}$  tiefe hochohmige Epitaxieschicht, in die die jeweilige Wanne zur Herstellung eines n-Kanal- bzw. p-Kanal-Transistors diffundiert wird. Mit der Wannendotierung wird auch die Schwellenspannung der Transistoren eingestellt, so dass eine separate Schwellenspannungsimplantation entfallen kann.

Das Gate der MOS-Transistoren ist als Polysiliziumgate ausgeführt mit einer Gateoxiddicke von  $90\text{nm}$ . Als die maximal zulässige Feldstärke innerhalb des Gateoxides gilt ein Wert von  $E_{krit} \approx 10^7 \text{ V/cm}$  [58]. In Relation (5.1) ist der Zusammenhang zwischen zulässiger Feldstärke und angelegter Spannung einer MOS-Konfiguration dargestellt. Zur einfachen Abschätzung der Gate-Spannungsfestigkeit kann diese Formel verwendet werden.

$$U_{G,max} \leq \frac{d_{ox}}{2} \cdot E_{krit} \quad (5.1)$$

Bei einer Oxiddicke von  $90\text{ nm}$  ist also eine Spannungsfestigkeit von über  $40\text{ V}$  zu erwarten, die für die angestrebten Anwendungen ausreichend ist.

Abbildung 5.2 zeigt den Querschnitt eines n-Kanal-Transistors mit Hochvolt-Drain. Die zusätzliche pinch Implantation ist hochohmiger als die eigentliche Source-Drain Implantation und bewirkt dadurch eine Feldstärkeverminderung des pn-Übergangs zwischen Drain und p-dotierter Wanne. Die kritischen Orte für pn-Durchbrüche des Drains zur Wanne liegen an der Substratoberfläche sowohl auf der Feldseite als auch auf der Seite des Transistorkanals. Der pn-Durchbruch im Bereich des

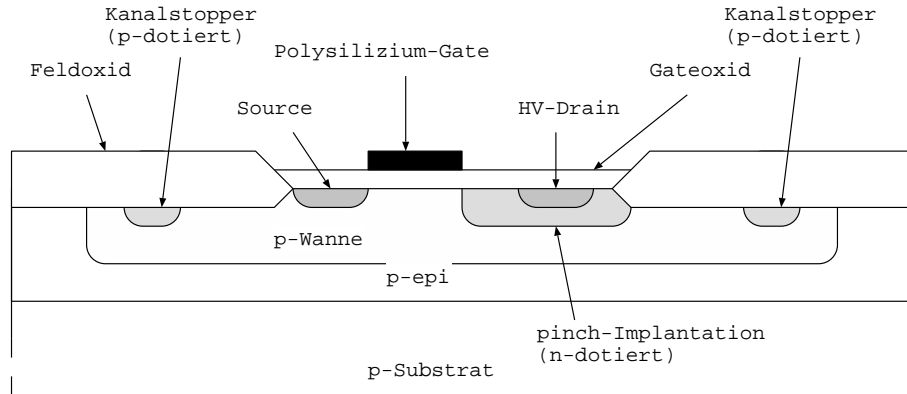


Abbildung 5.2: Querschnitt eines NMOS-Transistors mit Hochvolt-Drain

Kanals wird zusätzlich durch das Gatepotential beeinflusst und kann sowohl oberhalb als auch unterhalb des Durchbruchs auf der Feldseite auftreten [63, 64, 65]. Neben dem in Abbildung 5.2 dargestellten Transistor mit einer Drain-Extension, gibt es auch Bauelemente in der Hochvolt-Technologie mit Drain- und Source-Extension, die zwar hohe Spannungen an Drain und Source erlauben, jedoch Nachteile gegenüber der unsymmetrischen Variante besitzen (siehe unten).

Wichtige Parameter zur Optimierung der Spannungsfestigkeit stellen die Dotierungskonzentration der Drainextensions (pinch-Gebiete) und die Überlappungen der Extensions über die Drainkontakte (plus-Gebiete) in Richtung Kanal und Feldoxid dar.

Um den Hochvolttransistor wird ringförmig ein sogenannter Kanalstopper angeordnet (siehe Abbildung 5.2). Hierbei handelt es sich um eine weitere Implantation innerhalb der p- bzw. n-Wanne, um die Dotierungskonzentration an der Oberfläche zu erhöhen. Dadurch erhöht sich die Feldeinsatzspannung unter dem Feldoxid, so dass parasitäre Feldtransistoren zwischen benachbarten Bauelementen auch bei hohen Spannungen der darüberliegenden Leitbahnen nicht einschalten.

Analog zu dem bereits dargestellten n-Kanaltransistor wird der p-Kanal Typ realisiert. Abbildung 5.3 zeigt einen Querschnitt. Die Spannungsfestigkeit des Drains ist ebenfalls durch eine zusätzliche pinch-Implantation realisiert. Das Gateoxid besitzt die gleiche Dicke wie beim NMOS-Transistor, so dass auch hier hohe Gatespannungen gegenüber der n-dotierten Wanne zulässig sind.

Ein allgemein bekannter Nachteil der niedrigdotierten Drain- und Source-Extensions ist der erhöhte Reihenwiderstand der Drain- und Sourcegebiete [59]. Abbildung 5.4 zeigt das Ersatzschaltbild eines n-Kanal Transistors mit Hochvolt-Drain und Hochvolt-Source bzw. nur mit Hochvolt-Drain. Der Spannungsabfall über die Reihenwiderstände  $R_{Source}$  und  $R_{Drain}$  bewirkt zum einen eine geringere Drain-Source-Spannung  $U_{ds}$  des „inneren“ Transistors, zum anderen auch eine geringere Steuerspannung  $U_{gs}$ , die sich negativ auf die Transistorsteilheit auswirkt. Aus diesem Grund werden neben den Transistoren mit sowohl Hochvolt-Drain als auch



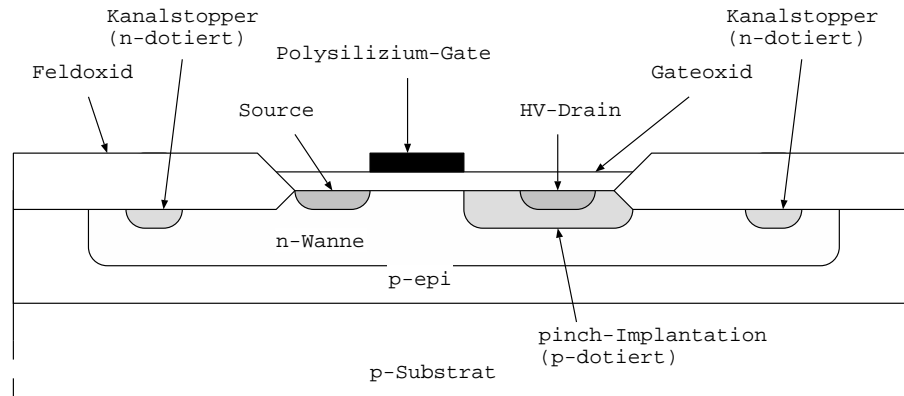


Abbildung 5.3: Querschnitt eines PMOS-Transistors mit Hochvolt-Drain

Hochvolt-Source auch Bauelemente mit niederohmig angeschlossenen Source (wie bereits in Abbildung 5.2 und 5.3 gezeigt) verwendet [66]. Bei diesen unsymmetrischen Bauelementen dürfen dann allerdings am Source nur geringe Spannungen gegenüber der Wanne angelegt werden. Unsymmetrische p- und n-Kanal-Transistoren sind daher besonders gut für Hochvolt-Inverter und Buffer geeignet, bei denen in der Regel das Source auf dem gleichen Potential liegt, wie die entsprechende Wanne des jeweiligen Transistors. Der niederohmige Source-Anschluss wirkt sich positiv auf Treiberfähigkeit und Schaltgeschwindigkeit solcher Schaltungselemente aus (siehe auch [66]). Der Einsatz in Transmissiongates und als einfache Passtransistoren bleibt jedoch der symmetrischen Variante vorbehalten, da sowohl Drain als auch Source hohe elektrische Potentiale gegenüber den Wannen führen können.

## 5.4 Maßnahmen zur Verbesserung der Planarität

Wie bereits in Kapitel 5.1 erläutert, ist die Oberflächenplanarität der CMOS-Schaltung ein kritischer Parameter für die Qualität des Flächenlichtmodulators. Bei Betriebswellenlängen bis zu  $250\text{ nm}$  ist eine Ebenheit des Mikrosystems von mindestens einem Zehntel der Wellenlänge notwendig. Das bedeutet, dass die Oberfläche höchstens eine Topologie von  $\pm 25/2\text{ nm}$  besitzen darf.

Bei den bisher entworfenen Lichtmodulatoren wurde bisher nur eine Planarität von circa  $\pm 100\text{ nm}$  erreicht. Mit dem bestehenden Planarisierungsverfahren konnte eine weitere Verbesserung der Ebenheit nicht erreicht werden [8, 10, 11].

Die Oberflächentopologie einer integrierten CMOS-Schaltung entsteht hauptsächlich durch die Verdrahtungsebenen und durch unterschiedliche Isolatordicken, wie Gate- und Feldoxid. Abbildung 5.5 zeigt einen typischen Querschnitt der relevanten technologischen Ebenen.

Wie gut zu erkennen ist, ergibt sich aufgrund der unterschiedlichen Dicken von Gate- und Feldoxid, sowie durch die geometrische Anordnung der Verdrahtungsebenen, eine resultierende Oberflächentopologie. Die maximale Stufenhöhe ist abhängig



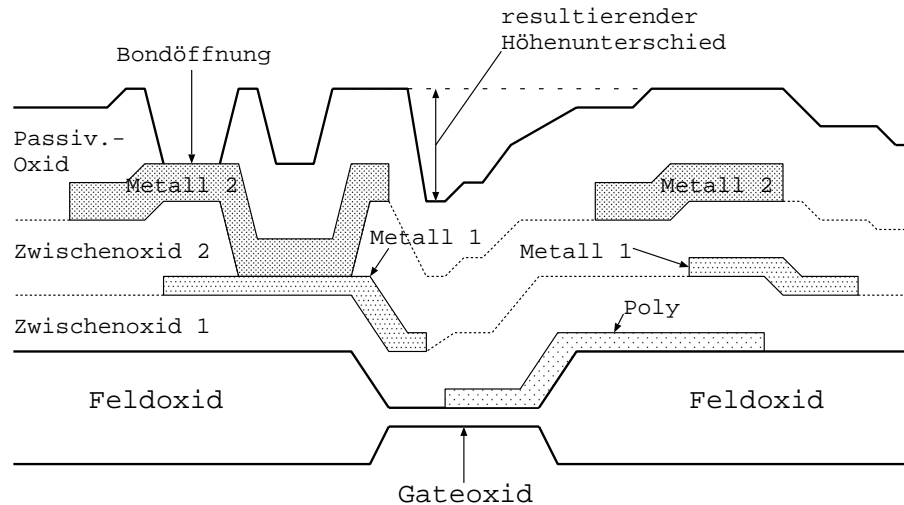


Abbildung 5.5: Oxid und Verdrahtungsebenen einer CMOS-Technologie

Neben dem hier dargestellten Oxid- oder ILD-CMP<sup>10</sup>, wird häufig auch ein Metall-CMP zur Planarisierung und Strukturierung der Metallebenen<sup>11</sup> angewendet. Diese Technologie findet aber im Fall der integrierten Lichtmodulatoren keine Anwendung.

Um die oben angegebene Planarität zu erreichen, werden zwei CMP-Prozessschritte in die CMOS-Technologie integriert:

1. Nach Abscheiden des 2. Zwischenoxids wird eine Planarisierung mittels CMP durchgeführt, bevor die 2. Metallebene abgeschieden wird.
2. Nach Abscheiden des Passivierungs-Oxids wird ein zweiter CMP-Schritt durchgeführt, bevor die mikromechanischen Aktoren aufgebracht werden.

Abbildung 5.6 zeigt das Ergebnis nach erfolgreicher Planarisierung durch den ersten CMP-Schritt. Bei dem Schichtaufbau ist jedoch zu beachten, dass das abgeschiedene Zwischenoxid bei Anwendung des CMP-Verfahrens zur Planarisierung eine größere Dicke besitzen muss, damit vorhandene Gräben vollständig aufgefüllt werden. In Abbildung 5.6 ist dies beispielhaft für den durch das Gateoxid entstehenden Graben dargestellt.

Nach dem Aufbringen und Strukturieren der zweiten Metallebene ist ein erneuter CMP-Schritt notwendig, um die hohen Anforderung an die Ebenheit des optischen Modulators zu erfüllen. Während der Entwicklung und Integration der neuen Planarisierungsschritte in die Hochvolt-CMOS Technologie zeigte sich, dass ein einzelner

<sup>10</sup>ILD: Inter Layer Dielectricum

<sup>11</sup>Dieses Verfahren wird auch Damascene-Technologie genannt und dient sowohl der Planarisierung als auch der Strukturierung der Metallebenen und Kontakte.

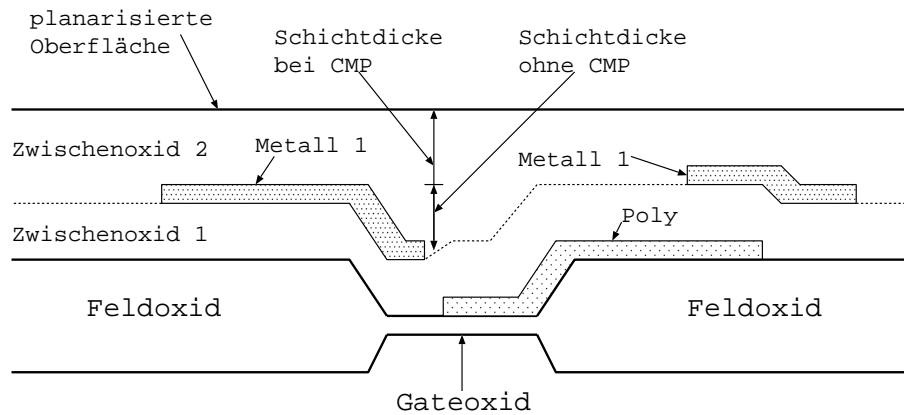


Abbildung 5.6: Schichtaufbau nach dem ersten CMP-Prozess vor der Abscheidung der 2. Metallebene

Prozessschritt, keine ausreichende Planarisierung gewährleisten kann [19]. In Abbildung 5.7 ist der komplette Schichtaufbau der CMOS-Technologie mit zweifacher CMP-Planarisierung dargestellt.

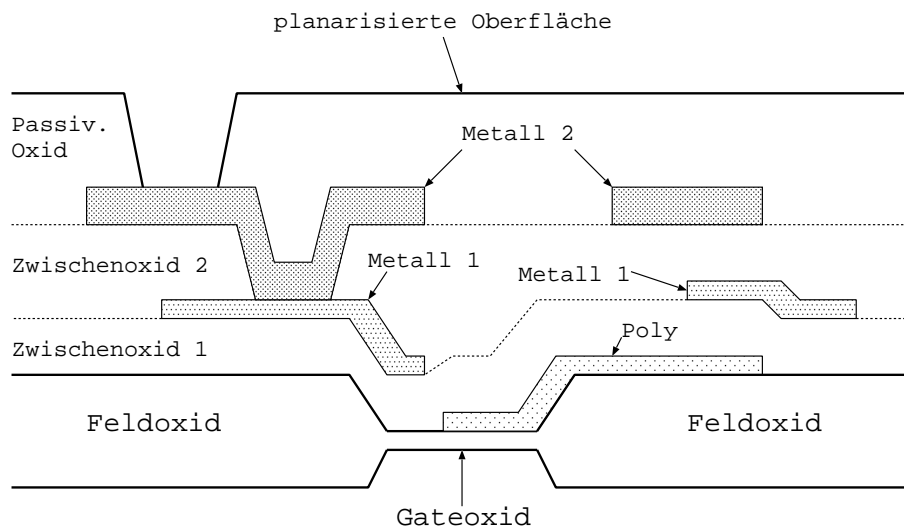


Abbildung 5.7: Schichtaufbau nach dem zweiten CMP-Prozess vor dem Aufbringen der Spiegelebenen

Ein zu lösendes Problem bei der Planarisierung durch CMP, ist die hohe Layout-abhängigkeit des Planarisierungsvorgangs [22, 25]. Eine wichtige Kenngröße ist der Bedeckungsfaktor oder Füllfaktor und die dazugehörige Stufenhöhe der Oberfläche. Der Bedeckungs- oder Füllfaktor beschreibt das Flächenverhältnis von oben liegenden Flächen zu tieferliegenden, die Stufenhöhe ist die entsprechende Höhendifferenz. Der Füllfaktor bestimmt maßgeblich die Abtragraten während des Polierens. Die Stufenhöhe bestimmt die erreichbare absolute Planarität bzw. die für eine vorgegebene

Ebenheit notwendige Oxiddicke, wie oben bereits erwähnt. Der genaue Einfluss des Füllgrades auf das Planarisierungsverhalten ist sehr komplex und wird an dieser Stelle nicht ausführlicher behandelt. Ein wichtiges Kriterium für eine ebene Oberfläche ist ein gleichmäßiger Füllgrad über die Oberfläche des zu planarisierenden Designs [19, 21].

Eine Besonderheit der entwickelten Ansteuerschaltungen ist der lokal sehr unterschiedliche Füllgrad, insbesondere in den oberen Verdrahtungsebenen der CMOS-Technologie. Dieser unterschiedliche Füllgrad verursacht eine sehr ungleichmäßige Abtragsrate während des CMP-Prozesses über den Lichtmodulator. Abbildung 5.8 zeigt den lokalen Bedeckungsgrad eines Lichtmodulators<sup>12</sup> in der Polysilizium-Ebene.

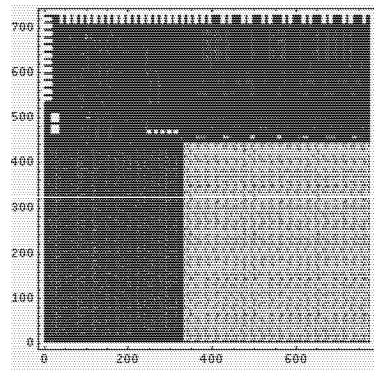


Abbildung 5.8: Höhenprofil der Polysiliziumebene ohne Füllstrukturen

Flächen mit hohem Bedeckungsgrad sind hell dargestellt und Flächen mit niedrigerem Grad dunkel. Schwarz entspricht einer Fläche, die keine Layoutfigur in der Polysilizium-Ebene enthält, und weiß ist eine Fläche, die vollständig vom Polysilizium bedeckt ist. Deutlich ist zu erkennen, dass das Pixelgebiet, das im rechten unteren Teil des Layouts angeordnet ist, einen höheren Bedeckungsgrad besitzt als die Schaltungsteile drumherum, die die Steuerlogik und die Spalten- und Zeilentreiber enthalten. Eine genauere Beschreibung der einzelnen Schaltungsteile enthält Kapitel 6. Die starke Variation der Poliertrate aufgrund der globalen Unebenheit verursacht das sogenannte Dishing, das heißt es entstehen weiträumige „Täler“, in denen die Oxidschicht schneller abgetragen wird als an anderen Stellen. In den konkreten Designs verursachte das auftretende Dishing, dass am Rande des Pixelgebietes bereits die Oxidschicht vollständig abgetragen und die darunterliegende Metallebene beschädigt wurde, während an anderen Stellen des Layouts noch Stufen in der Oxidschicht vorhanden waren.

Um diesen Effekt zu verhindern oder zumindest stark zu vermindern, werden in den topologisch relevanten Ebenen (Polysilizium, Metall 1 und Metall 2) zusätzliche Figuren erzeugt, die in den Gebieten mit niedrigem Füllgrad diesen erhöht. In Abbildung 5.9 ist das gleiche Layout wie zuvor dargestellt. Diesmal sind in der

<sup>12</sup>Es handelt sich hier um eine Schaltung mit  $256 \times 256$  Pixeln der Größe  $16 \mu\text{m} \times 16 \mu\text{m}$ .

Umgebung des Pixelgebietes zusätzliche Figuren eingefügt worden, die den Füllgrad erhöhen und somit die globale Ebenheit des Designs verbessern.

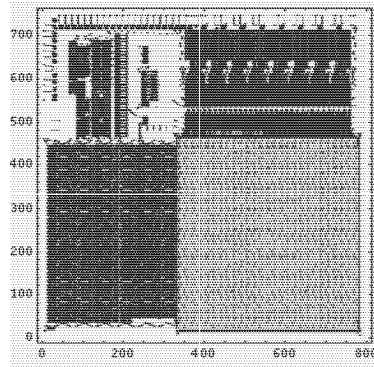


Abbildung 5.9: Höhenprofil der Polysiliziumebene mit Füllstrukturen

Um die zuvor genannten Anforderungen an die Planarität der Flächenlichtmodulatoren zu erfüllen, werden in sämtlichen Verdrahtungsebenen Füllstrukturen erzeugt. Es handelt sich bei der verwendeten CMOS-Technologie, wie bereits erwähnt um die Ebenen Polysilizium, Metall 1 und Metall 2.

Da der Bedeckungsgrad im Fall der entwickelten Schaltungen über den Chip sehr stark schwankt, ist eine Bestimmung des resultierenden Füllgrades über die gesamte Schaltung wie in (5.2) in diesem Fall nicht sinnvoll.

$$F_{Ebene} = \frac{1}{A_{Design}} \cdot \sum_{Design} A_{Ebene} \quad (5.2)$$

Der Index *Ebene* steht hier entweder für Polysilizium (poly), Metall 1 (met1) oder Metall 2 (met2). Um den lokalen Bedeckungsgrad einer Layoutebene zu erfassen, ist ein erweiterter Ansatz notwendig:

$$F_{Ebene}(x, y) = \frac{1}{\Delta x \Delta y} \cdot \int_y^{y+\Delta y} \int_x^{x+\Delta x} Z_{Ebene}(x', y') dx' dy' . \quad (5.3)$$

Die Funktion  $Z_{Ebene}(x', y')$  beschreibt, ob an der Stelle mit den Koordinaten  $x'$  und  $y'$  eine Figur in der entsprechenden Ebene vorhanden ist:

$$Z_{Ebene}(x, y) = \begin{cases} 1 & \text{falls } (x, y) \text{ innerhalb einer Figur von } Ebene \text{ liegt} \\ 0 & \text{falls } (x, y) \text{ nicht innerhalb einer Figur von } Ebene \text{ liegt} \end{cases} \quad (5.4)$$

Auf diese Weise lässt sich die lokale Flächenbedeckung automatisch mit Hilfe eines Rechners aus den Layoutdaten bestimmen. Dabei werden die Intervalle  $[x, x + \Delta x]$  und  $[y, y + \Delta y]$  durch diskrete Werte ersetzt, die je nach Bedarf ein mehr oder weniger feines Raster bilden. Die beiden Abbildungen 5.8 und 5.9 sind jeweils mit

$\Delta x = \Delta y = 10 \mu m$  und einer Schrittweite von jeweils  $1 \mu m$  erzeugt worden. Das bedeutet, es ist innerhalb eines Rasters von  $1 \mu m$  die Flächenbelegung der Polyebene für jeweils  $10 \mu m \times 10 \mu m$  große lokale Bereiche bestimmt worden. Jeder Bereich wird durch einen Bildpunkt mit entsprechendem Grauwert dargestellt.

Anhand der so gewonnenen Daten lassen sich Anforderungen an die zu erzeugenden Füllstrukturen formulieren, um eine geforderte Planarität zu erreichen. Neben den Anforderungen, die sich aus dem CMP-Prozess ergeben, muss jedoch beachtet werden, dass zusätzlich eingefügte Layoutfiguren auch das elektrische Verhalten der Schaltung beeinflussen können.

Zusätzliche Figuren erzeugen eine kapazitive Kopplung zwischen bestehenden Leitungen. Dieser zusätzliche parasitäre Effekt muss bei der Erzeugung der Füllstrukturen berücksichtigt werden, damit die zugrunde liegende Schaltung gemäß ihrer Spezifikation arbeitet. Um ein fehleranfälliges und langwieriges Erzeugen der Füllstrukturen zu vermeiden, sollte das Einfügen von zusätzlichen Figuren automatisch durch einen Rechner erfolgen können. Dies setzt voraus, dass für die Generierung von Figuren Regeln aufgestellt werden, die in Form eines Algorithmus formuliert werden können. Abbildung 5.10 zeigt den entwickelten Designflow für die automatische Layoutgenerierung von CMP-Füllstrukturen.

Ausgegangen wird von einem fertigen Layout, das zunächst noch keine Füllstrukturen beinhaltet. Als erster Schritt wird anhand eines Algorithmusses die Füllstrukturen in einer Ebene in das bestehende Layout eingefügt. Im Anschluss daran erfolgt die Überprüfung, ob die Generierung erfolgreich war. Zuerst wird erneut das elektrische Verhalten des Design überprüft. Dies geschieht in der Regel durch Layoutextraktion und Netzlistenvergleich bzw. durch eine Post-Layout-Simulation. Anschließend erfolgt eine Überprüfung, ob der erreichte Füllgrad den Anforderungen an den CMP-Prozess genügt. Dies kann mit dem oben beschriebenen Ansatz zur Bestimmung des lokalen Bedeckungsgrades erfolgen. Im Falle, dass beide Verifikationen erfolgreich sind, liegt am Ende ein verifiziertes Layout mit Füllstrukturen vor. Andernfalls muss die Generierung mit angepassten Parametern erneut durchgeführt werden.

Dieser Designflow wird für jede Ebene, in der Füllstrukturen erzeugt werden müssen, durchgeführt. Während der Verifikation müssen jedoch auch Einflüsse auf den anderen Ebenen des Layouts berücksichtigt werden, wie zum Beispiel das elektrische Übersprechen zwischen Leitungen verschiedener Ebenen. Um die Anzahl der Iterationen möglichst gering zu halten, sollten möglichst viele Entwurfsregeln für die Füllfiguren in dem erzeugenden Algorithmus eingearbeitet werden. Der speziell für die mikromechanischen Flächenlichtmodulatoren entwickelte Algorithmus wird im folgenden näher beschrieben.

Prinzipiell gibt es zwei verschiedene Strategien beim Einfügen von Layoutfiguren, die lokal den Füllgrad erhöhen [23]:

1. Verbundene Figuren, die ein festes elektrisches Potential besitzen.
2. Einzelne unverbundene Figuren, die elektrisch voneinander isoliert sind.

Abbildung 5.11 zeigt das mögliche Layout solcher Figuren. Die Streifen auf der linken Seite sind miteinander verbunden und stellen somit den ersten Fall dar, während die einzelnen Rechtecke auf der rechten Seite unverbunden sind und daher kein festes elektrisches Potential haben (zweiter Fall).

Hinsichtlich des elektrischen Verhaltens unterscheiden sich die oben beschriebenen Arten von Füllstrukturen:

Bei Verwendung der elektrisch verbundenen Figuren ergibt sich eine parasitäre Kapazität der benachbarten Leitungen zu dem Schaltungsknoten der Füllstrukturen. Zu den benachbarten Leitungen gehören sowohl Leitungsführungen, die in derselben Ebene liegen und an die Füllfiguren angrenzen (laterale Koppelkapazität) als auch elektrische Netze, die in einer anderen Ebene ober- oder unterhalb der Füllfigur liegen (vertikale Koppelkapazität). Üblicherweise werden die Füllfiguren an ein Bezugspotential wie Masse angeschlossen. Es ergibt sich dadurch immer eine zusätzliche Kapazität gegen Masse. Diese zusätzlichen Kapazitäten können zu einer Erhöhung der Leitungskapazitäten führen und somit zu einer Erhöhung der Signallaufzeiten.

Werden dagegen die Füllstrukturen aus einzelnen unverbundenen Figuren erzeugt, wie im rechten Teil von Abbildung 5.11, so tritt hauptsächlich ein zusätzliches Übersprechen zwischen einzelnen Leitungen auf. Die Koppelkapazitäten setzen sich wie oben beschrieben ebenfalls aus vertikalen und lateralen Strukturen zusammen. Im Gegensatz zu dem ersten Fall, liegen zwischen einzelnen elektrischen Netzen häufig Reihenschaltungen von Kapazitäten vor. Die resultierenden Koppelkapazitäten sind daher in der Regel niedriger als die zusätzlichen Leitungskapazitäten, die sich aufgrund der elektrisch verbundenen Figuren ergeben können.

Der zweite Ansatz besitzt noch einen weiteren Vorteil. Da die Notwendigkeit entfällt, jede eingefügte Figur mit benachbarten zu verbinden, ist ein Algorithmus zur automatischen Erzeugung solcher Figuren wesentlich einfacher und bietet daher gerade bei großen zu bearbeitenden Flächen Geschwindigkeitsvorteile, die aufgrund der iterativen Vorgehensweise (siehe Abbildung 5.10) nicht zu vernachlässigen sind. Außerdem ist bei elektrisch getrennten Füllstrukturen eine höhere Ausbeute zu erwarten, da einzelne Kurzschlüsse zwischen Füllstrukturen und anderen Figuren nicht notwendigerweise den Ausfall der gesamten Schaltung nach sich ziehen müssen [20]. Bei dem Entwurf von Flächenlichtmodulatoren im Rahmen dieser Arbeit wurde daher der zweite Ansatz zur Erzeugung der Füllstrukturen bevorzugt.

In den Beispiellayouts in Abbildung 5.11 sind die wichtigsten Parameter zur Erzeugung der Füllfiguren eingezeichnet. *Periode* bezeichnet das Raster, in dem eine Wiederholung des jeweiligen Füllmusters auftritt, *Spacing* den Abstand der Füllfiguren untereinander und *Abstand* den Abstand der erzeugten Figuren zu anderen Figuren. Es können verschiedene Abstände zu mehreren Figuren unterschiedlicher Ebenen definiert werden. Dies ist zum Beispiel notwendig für Füllstrukturen in der Polysiliziumebene, die sowohl einen Abstand zu anderen Figuren der Polysiliziumebene besitzen müssen als auch zu den Diffusionsgebieten der CMOS-Transistoren. Eine genaue Beschreibung des entwickelten Algorithmus ist in Anhang A.3.1 vorhanden, die Implementierung der Berechnung des lokalen Füllgrades ist ebenfalls im



Anhang aufgeführt (siehe Anhang A.3.2).

Um das elektrische Verhalten der Schaltung verifizieren zu können, wie in Abbildung 5.10 gezeigt, ist eine genaue Analyse der entstehenden Koppelkapazitäten notwendig. Zur genauen Extraktion der parasitären, lateralen und vertikalen Kapazitäten zwischen den Verdrahtungsebenen ist ein dreidimensionaler Ansatz notwendig. Speziell für die Verdrahtungssysteme integrierter Schaltkreise und mikromechanischer Systeme existieren mittlerweile mehrere Ansätze, die eine dreidimensionale Extraktion verfolgen [29, 31, 32].

Aus den so gewonnenen dreidimensionalen Geometriedaten können dann durch eine elektrische Feldberechnung die Koppelkapazitäten zwischen den einzelnen Layoutfiguren bestimmt werden. Neben den traditionellen Finite-Element Methoden, ist der sogenannte Multipol-Algorithmus des Programms FastCap verbreitet [30, 33].

Die dreidimensionale Analyse des Schaltungslayouts ist jedoch nur bei kleinen Flächen praktikabel. Insbesondere bei den großen Flächen der entworfenen Flächenlichtmodulatoren ist der Aufwand bezüglich Speicherplatz und Rechenanforderung nicht mehr handhabbar. Ein Vergleich zwischen einem dreidimensionalen Layout und der Analyse durch FastCap und einer konventionellen zweidimensionalen Extraktion zeigt, dass die zweidimensionale Analyse ausreichend für die Verifikation des elektrischen Verhaltens ist. Im vorliegenden Fall wurde zur Verifikation des Layouts das Tool DIVA des Cadence Design Systems verwendet. Moderne zweidimensionale Extraktionsalgorithmen berücksichtigen sowohl vertikale Koppelkapazitäten als auch laterale und nähern sich damit der Funktionalität der dreidimensionalen Extraktoren an.

In Tabelle 5.1 sind die Mittelwerte und Standardabweichungen eines Flächenlichtmodulator-Layouts dargestellt. Wie deutlich zu erkennen ist, bewirkt das Einfügen von Füllstrukturen in den Ebenen Metall 1 und Metall 2 eine deutliche Verminderung der Standardabweichung. Durch das Einfügen zusätzlicher Figuren erhöht sich zwangsläufig der Mittelwert des Bedeckungsgrades, und somit der globale Füllfaktor des Layouts, jedoch ist für die resultierende Oberflächenplanarität in erster Linie die lokale Variation der Flächenbelegung ausschlaggebend.

Ebene	met1		met2	
	o. Füllf.	m. Füllf.	o. Füllf.	m. Füllf.
Mittelwert	42 %	51 %	45 %	65 %
Standard-Abweichung	29 %	25 %	32 %	24 %

Tabelle 5.1: Tabelle mit den Mittelwerten und Varianzen der Füllfaktoren eines realisierten Layouts

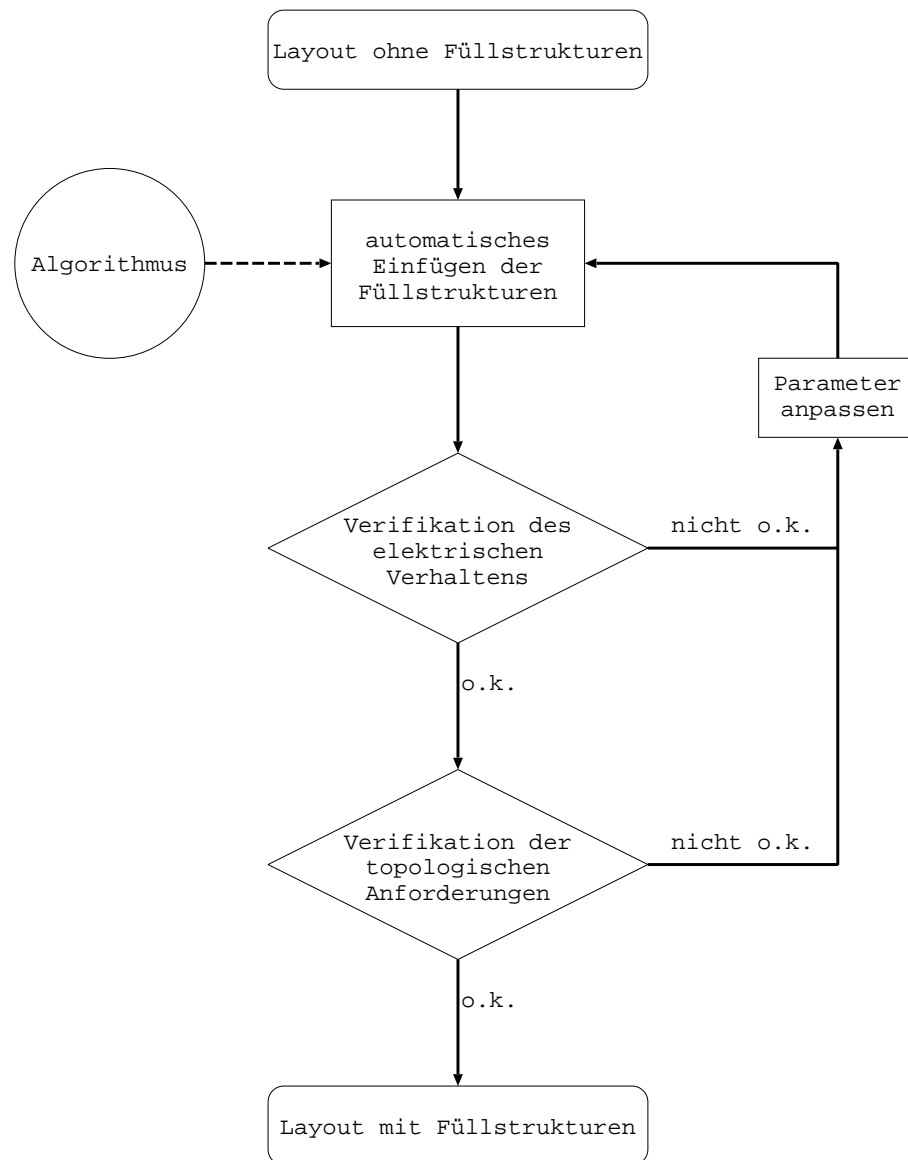


Abbildung 5.10: Flussdiagramm zur automatisierten Erzeugung von Füllstrukturen

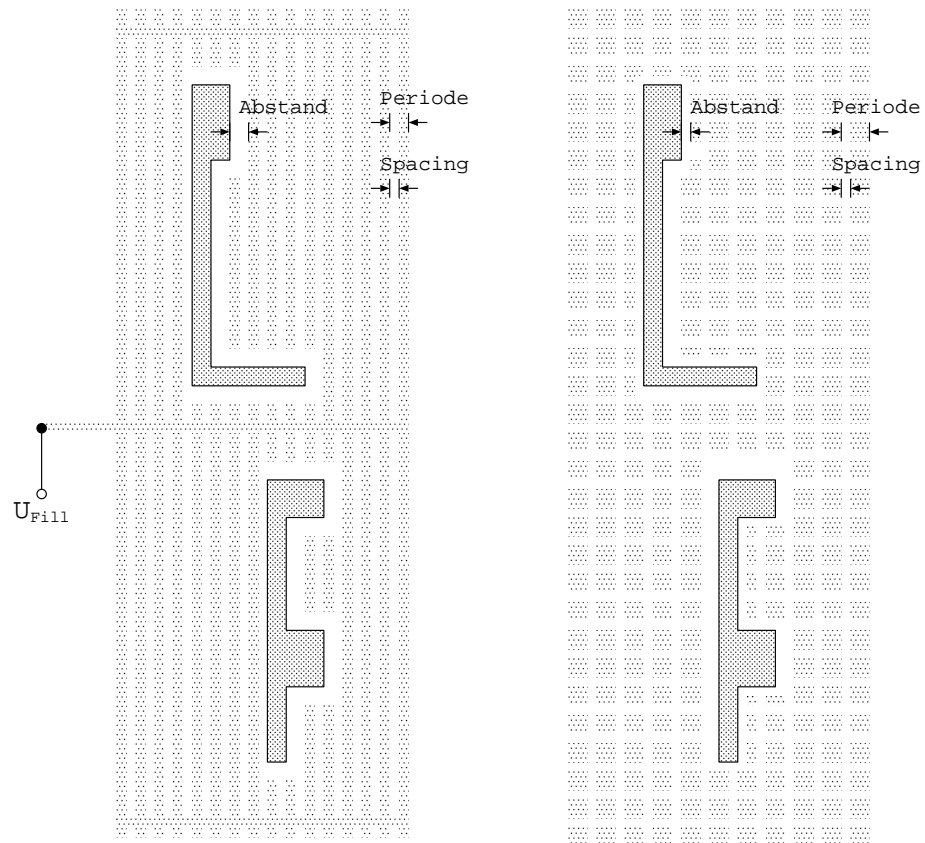


Abbildung 5.11: Beispiellayout mit verschiedenen Füllstrukturen

## 5.5 Die Mikrospiegel Technologien

Wie bereits angeführt, sind die im Rahmen dieser Arbeit entwickelten Ansteuerschaltungen in der Lage, verschiedene Spiegeltechnologien mit Ansteuerspannungen zu versorgen. Im IMS stehen momentan drei verschiedene Aktor-Technologien zur Verfügung. Die Technologien unterscheiden sich in ihren Kennlinien und den realisierbaren Oberflächenprofilen. Außerdem ist der Aufwand zur Herstellung für die einzelnen Technologien unterschiedlich hoch, was sich entsprechend in den Kosten niederschlägt.

In Tabelle 5.2 sind die wichtigsten Eigenschaften der verwendeten Spiegeltechnologien aufgeführt. In den nachfolgenden Kapiteln sind die einzelnen Technologien dann ausführlich erläutert.

	VCL	CBM	MLM
Größe des Bildelements	18 – 24 $\mu m$	15 – 150 $\mu m$	10 – 40 $\mu m$
Schaltzeit	2 ms	10 $\mu s$	5 ms
Grenzfrequenz	500 Hz	100 kHz	200 Hz
Schaltcharakteristik	$\approx$ linear	nichtlinear	$\approx$ linear
Betriebsart	binär, analog	binär, analog	analog
Oberflächenprofil	sinusförmig	designabhängig	sinusförmig
Modulationsart	vorw. Phase	Phase oder Amplitude (designabhängig)	vorw. Phase
Maximale Amplitude	0 – 150 nm	0 – 1.2 $\mu m$	300 nm
Wellenlängenbereich	DUV - sichtbar	DUV - IR	UV - IR
Optischer Füllfaktor	100%	80 – 90%	bis zu 100%

Tabelle 5.2: Vergleich der drei verwendeten Spiegeltechnologien und ihrer Eigenschaften als Flächenlichtmodulatoren [12]

### 5.5.1 Viscoelastic-Control-Layer (VCL)

Die Aktortechnologie, die auf einer viscoelastischen Steuerschicht basiert, wurde bereits im Rahmen eines Lichtmodulators zur Projektion von Fernsehbildern verwendet. Auch die erste Generation eines Lichtmodulators zur maskenlosen Mikrolithographie war mit dieser Technologie ausgerüstet [8, 9].

Abbildung 5.12 zeigt den Aufbau der VCL-Technologie im Querschnitt. Wie gut zu erkennen ist, ergibt sich bei Auslenkung des Aktors ein sinusförmiges Oberflächenprofil. Es kann zwischen eindimensionalem und zweidimensionalem Sinusprofil<sup>13</sup> unterschieden werden. Die entsprechenden Ansteuervarianten sind in Abbildung 5.13 dargestellt. Die VCL-Technologie bewirkt in erster Linie eine Phasenmodulation des

<sup>13</sup>Aufgrund ihrer Oberflächenstruktur werden die ein- und zweidimensionalen Ansteuervarianten auch Wellblech- oder Schachbrettmodus genannt.

einfallenden Lichtes. Aus diesem Grund besitzt die Schachbrett-Ansteuerung einen Vorteil bei der Abbildung einer zweidimensionalen Modulation, da die Periode des erzeugten Phasengitters hier in beiden Dimensionen identisch ist. Für detaillierte Betrachtungen der Abbildungseigenschaften der sinusförmigen Oberflächenprofile sei an dieser Stelle auf die entsprechende Literatur verwiesen [9, 10, 34].

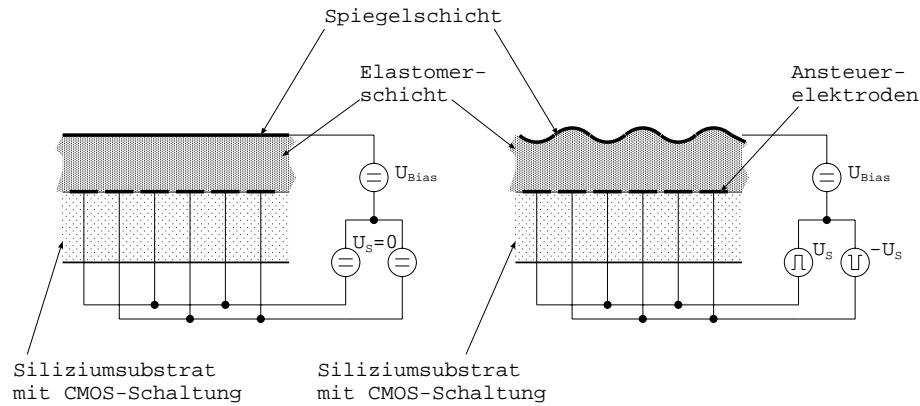
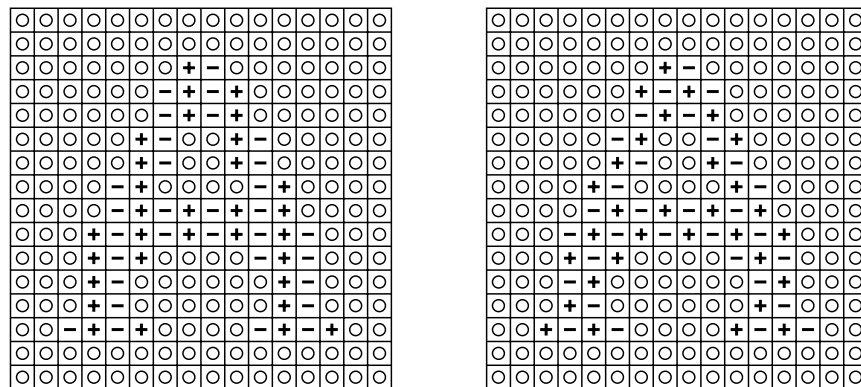


Abbildung 5.12: Querschnitt der VCL-Aktortechnologie



Legende:  $\circ$  :  $U_s=0V$      $+$  :  $U_s>0V$      $-$  :  $U_s<0V$

a) Wellblech-Mode

b) Schachbrett-Mode

Abbildung 5.13: Ansteuervarianten zur Erzeugung eines a) eindimensionalen oder b) zweidimensionalen Oberflächenprofils

Das Ansteuerprinzip der VCL-Technologie entspricht einem Differenzsignal. Bei nicht angesteuerten Pixeln liegt zwischen Ansteuer-elektrode und Spiegeloberfläche ein einheitlicher Spannungswert an, die Vorspannung  $U_{Bias}$ . Diese Vorspannung sorgt für eine ebene Oberfläche und erhöht die maximal mögliche Deformation, wie später

noch gezeigt wird. Sie liegt bei der VCL-Technologie im Bereich von 150...300 V. Um eine lokale Deformation zu erzeugen, werden benachbarte Elektroden mit einer zusätzlichen Differenzspannung  $U_S$  beaufschlagt. Eine negative Steuerspannung verursacht eine Deformation nach oben, da die effektive Spannung zwischen Elektrode und Spiegeloberfläche geringer wird. Im Gegensatz dazu bedingt eine positive Steuerspannung eine höhere elektrostatische Anziehung als die umgebenden Pixel, so dass sich ein konkaves Oberflächenprofil ergibt.

Die resultierende Deformationsamplitude (gemessen jeweils von der Ansteuerelektrode zur Spitze des sinusförmigen Oberflächenprofils) ist weitgehend proportional zum Quadrat der anliegenden Elektrodenspannung [8, 14].

$$\begin{aligned} a_{konkav} &\propto (U_{Bias} - U_S)^2 \\ a_{konvex} &\propto (U_{Bias} + U_S)^2 \end{aligned} \quad (5.5)$$

Daraus folgt für die Spitze-zu-Spitze Deformation:

$$a_{SS} = a_{konvex} - a_{konkav} \propto 4U_{Bias} U_S . \quad (5.6)$$

Um ein Fließen des Elastomers zu vermeiden, ist ähnlich wie bei den Flüssigkristalldisplays eine gleichspannungsfreie Ansteuerung notwendig. Das bedeutet, die Polarität der Steuerspannung  $U_S$  muss nach jedem Bild gewechselt werden. Eine vollständige Gleichspannungsfreiheit kann jedoch nur gewährleistet werden, falls jedes Bild exakt zweimal nacheinander unverändert in den Lichtmodulator eingeschrieben wird. In der Praxis hat sich die VCL-Technologie jedoch als so robust erwiesen, dass der Einfluss kurzfristig auftretender Gleichauslenkung nicht zu einem Materialtransport der Aktorschicht führt. Die VCL-Technologie ist jedoch aus diesem Grund nicht dazu geeignet ein und dasselbe Bild über längere Zeit darzustellen. Hier muss durch die Bereitstellung der komplementären Daten oder durch eine Implementierung in der Hardware des Lichtmodulators abwechselnd das originale und das komplementäre Bild eingeschrieben werden. Bei einer binären Ansteuerung im Falle des Wellblech-Modus kann die Verlustleistung während des Adressiervorgangs minimiert werden, da jede Spalte maximal um den halben Spannungswert umgeladen werden muss. Wird dagegen der Schachbrett-Modus verwendet, so ergibt sich ein Vorteil bei der Verlustleistung nur durch eine interlaced Adressierung, bei der zuerst jeweils alle ungeraden Zeilen mit einem Pegel adressiert werden und anschließend alle geraden mit dem komplementären. Nach jedem Bild erfolgt bei beiden Varianten ein Wechsel der Pegel, um die geforderte Gleichspannungsfreiheit zu gewährleisten. Dieser Wechsel kann bei einer binären Ansteuerung in der Hardware des Modulators realisiert werden. Werden die Flächenlichtmodulatoren der VCL-Technologie jedoch analog betrieben, so ist eine hardwaremäßige Realisierung der Gleichspannungsfreiheit sehr aufwändig. Hier ist einer Softwarelösung der Vorzug zu geben, die bei der Erzeugung der einzuschreibenden Daten den Pegelwechsel von Bild zu Bild entsprechend berücksichtigt.

Der Herstellungsprozess zum Aufbringen der VCL-Aktoren ist in Anhang A.2 dargestellt.

Die Vorteile der VCL-Technologie liegen hauptsächlich in der durchgängigen verspiegelten Oberfläche. Zum einen bedeutet dies einen optischen Füllgrad von 100 %, das heißt es treten keine störenden Beugungseffekte durch Schlitze in der Spiegeloberfläche auf, die eine Abbildung stören könnten, zum anderen wird die darunter liegende Ansteuerschaltung nahezu vollständig vom einfallenden Licht abgeschirmt und erlaubt so hohe Speicherzeiten der Pixelzellen (siehe Kapitel 4) und damit eine hohe Adressiergenauigkeit. Die lineare Kennlinie der Deformationsamplitude eignet sich besonders für eine stufenlose Modulation im Analogbetrieb, wobei im Gegensatz zur CBM-Technologie der volle Aussteuerbereich hierfür zur Verfügung steht.

Zu den Nachteilen der VCL-Technologie gehört die Notwendigkeit einer hohen Vorspannung und die unter Umständen störende Gleichanteilempfindlichkeit. Außerdem ist das mechanische Verhalten stark temperaturabhängig, so dass bei einer aktiven Adressierung mit Hilfe einer CMOS-Schaltung eine aktive Kühlung in jedem Fall notwendig ist.

Im Vergleich zu den anderen verfügbaren Spiegeltechnologien zeichnet sich die VCL-Technologie durch eine sehr gute Analogfähigkeit und den besten optischen Füllgrad aus. Allerdings sind praktisch relevante Deformationsamplituden zur Zeit nur für Pixelgrößen im Bereich von  $20 \mu\text{m}$  realisierbar, da bei der Herstellung des Elastomers nur ein schmales Prozessfenster zur Verfügung steht [8, 14].

### 5.5.2 Cantilever-Beam-Mirrors (CBM)

Die Herstellung der Aktoren in der Cantilever-Beam-Mirror (CBM) Technologie erfolgt mit Methoden der „klassischen“ Oberflächenmikromechanik [14, 15, 16]. Als Material kommt hierbei Aluminium zum Einsatz mit einer Kupferbeimischung zur Verbesserung der mechanischen Eigenschaften. Abbildung 5.14 zeigt den Aufbau der Aktoren im Querschnitt.

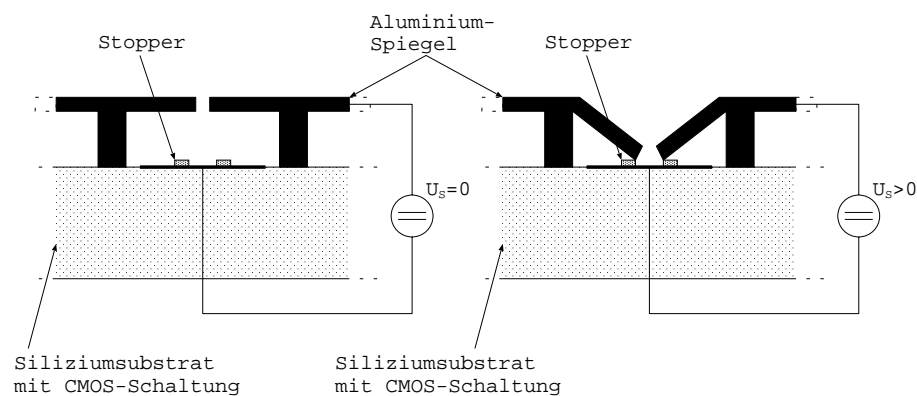


Abbildung 5.14: Querschnitt der CBM-Aktortechnologie

Die CBM-Technologie ermöglicht eine Vielzahl verschiedener Spiegelgeometrien aus denen sich verschiedene Oberflächenprofile ergeben. Im folgenden wird zwischen vorwiegend amplitudensmodulierenden und vorwiegend phasenmodulierenden Profilen unterschieden. Abbildung 5.15 zeigt verschiedene Spiegelgeometrien, die im Verlauf dieser Arbeit eingesetzt worden sind. Die dargestellten Geometrien lassen sich in drei Gruppen unterteilen:

1. Bei den Senkelementen verbleibt die Spiegeloberfläche immer waagrecht. Diese Spiegel wirken rein phasenmodulierend.
2. Pyramiden- oder Kleeblattelemente besitzen im deformierten Zustand eine Verkippung zur Pixelmitte. Je nachdem, ob die Elemente in der Mitte verbunden sind, unterscheidet man die Bezeichnungen Pyramiden- oder Kleeblattelement. Diese Geometrien ermöglichen sowohl eine Phasen- als auch eine Amplitudenmodulation.
3. Bei Torsionselementen findet bei Ansteuerung eine Verkippung längs einer Achse statt. Diese Spiegelelemente werden hauptsächlich zur Amplitudenmodulation eingesetzt.

Der Zusammenhang zwischen Ansteuerspannung und Deformationskennlinie ist bei allen Spiegelgeometrien stark nichtlinear. Der genaue Verlauf der Kennlinie ist jedoch von der Spiegelgeometrie abhängig. Prinzipiell können zwei Betriebsarten unterschieden werden:

**Binärbetrieb** In dieser Betriebsart werden die Aktoren in zwei diskrete Positionen ausgelenkt. Dabei kann es sich um eine Nulllage (entspricht keiner Auslenkung) und um eine Vollausslenkung handeln, wie bei den Senk- und Pyramidelementen. Eine weitere binäre Betriebsart besteht bei den Torsionselementen, die auch in zwei wechselnden Vollausslenkungen betrieben werden können.

**Analogbetrieb** Hier werden keine diskreten Positionen eingestellt, sondern die Aktoren in einem kontinuierlichen Bereich betrieben.

Die binäre Betriebsart, in der Literatur häufig auch als digital bezeichnet, wird bereits für mikromechanische Flächenlichtmodulatoren genutzt. Hierbei stehen Display- und Projektionsanwendungen im Vordergrund, bei denen häufig eine Multiplexansteuerung erfolgt (siehe Kapitel 2.4) [16].

In dieser Arbeit wird hauptsächlich die analoge Ansteuerung von Aktoren in der CBM-Technologie betrachtet. Im Analogbetrieb steht gegenüber dem Binärbetrieb nur eine eingeschränkte Deformationsamplitude zur Verfügung. Dies ist in der Mitkopplung begründet, die sich bei der elektrostatischen Anziehung zwischen Ansterelektrode und Spiegelaktor ergibt. In Abbildung 5.16 ist der Asteuerbereich des Analogbetriebes im Vergleich zum Binärbetrieb dargestellt.



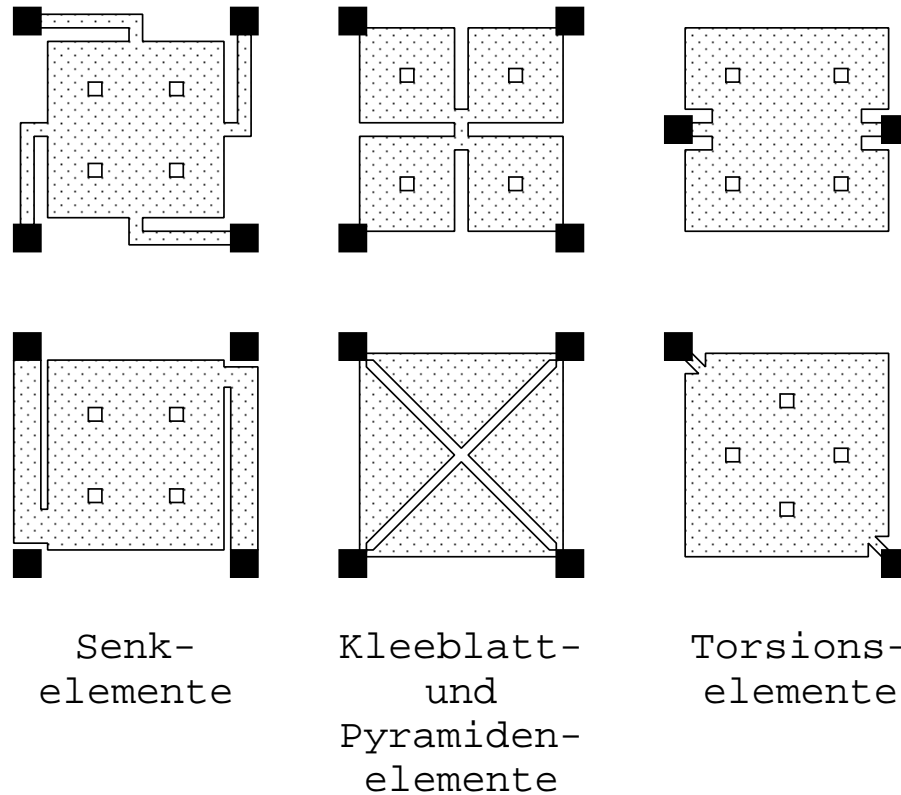


Abbildung 5.15: Darstellung verschiedener Spiegelgeometrien, die in der CBM-Technologie realisiert werden können [14]

Beim Binärbereich wird die Mitkopplung der Aktoren aktiv genutzt. Das heißt die Aktoren werden über den sogenannte Pull-In Punkt hinaus ausgelenkt und schnappen nach unten durch. Ein isolierender Stopper verhindert dabei einen elektrischen Kurzschluss. Der Pull-In Punkt liegt bei den Torsions- und Pyramidenelementen bei etwa der halben Hohlraumhöhe, bei den Senkelementen tritt er etwas früher auf [14]. Um einen sicheren Analogbetrieb zu ermöglichen, ist daher der Aussteuerbereich auf etwa ein Drittel der Hohlraumhöhe begrenzt.

Um im Analogbetrieb den gleichen Modulationsweg wie im binären Fall zu erhalten, muss die Hohlraumhöhe entsprechend vergrößert werden. Dadurch werden gleichzeitig höhere Ansteuerspannungen notwendig, da die elektrostatische Kraft umgekehrt proportional zum Abstand der Elektrodenflächen ist (siehe Kapitel 2.3).

Ein Nachteil der CBM-Technologie ist das prinzipielle Vorhandensein von Schlitzen und der nicht hundertprozentige Füllgrad der Modulationsfläche. Wie in Abbildung 5.15 zu sehen ist, entstehen Schlitze zum einen am Rand eines Bildelementes durch die Spiegelaufhängung zum anderen sind bei großen Spiegelflächen Löcher in der Aluminiumschicht notwendig, um ein sicheres Freiätzen des Hohlraumes zu gewährleisten. Je nach Spiegelgeometrie können Füllgrade von bis zu 90 % realisiert werden (siehe auch Tabelle 5.2). Die Schlitze zwischen den Spiegelementen

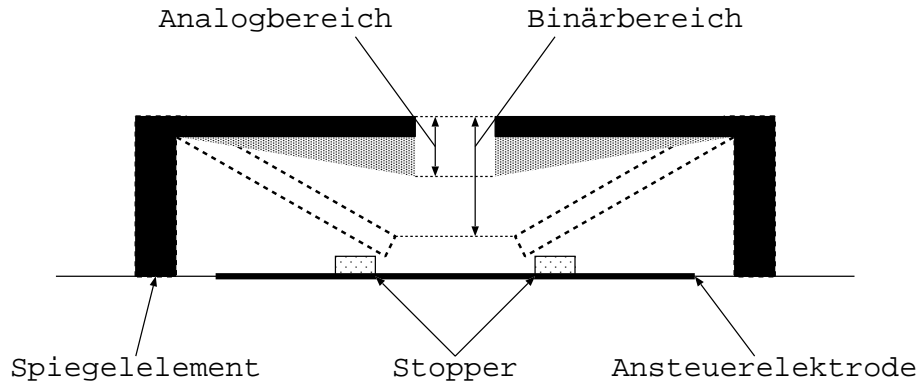


Abbildung 5.16: Aussteuerung von Pyramidelementen im Analog- und Binärbetrieb

bzw. zwischen den Spiegeln und den Aufhängungen verursachen eine Beugung des einfallenden Lichtes in höhere Beugungsordnungen. Dies muss bei der Konzeption der abbildenden Optik berücksichtigt werden. Da für die meisten Anwendungen nur die unteren Beugungsordnungen ausgewertet werden, verursachen die Schlitzen nur einen Verlust der Strahlstärke im Verhältnis des Füllgrades, weitere Einschränkungen treten nicht auf.

Die Schlitze bewirken jedoch ein Eindringen des zu modulierenden Lichtes in die CMOS-Schaltung. Je nach verwendeter Wellenlänge und optischer Strahlungsleistung kann dies zu einer Beeinflussung der Funktion des Flächenlichtmodulators führen. Entsprechende Untersuchungen des Einflusses und mögliche Gegenmaßnahmen sind in Kapitel 4 dargestellt.

Ein Vorteil der CBM-Technologie gegenüber den anderen verwendeten Technologien ist die höhere mögliche Modulationsgeschwindigkeit. Messungen an passiv angesteuerten Aktoren haben Grenzfrequenzen im Bereich von einigen Kilohertz bis zu  $100\text{ kHz}$  für die kleinsten Bildelemente<sup>14</sup> gezeigt. Dadurch werden selbst bei großen Arrays von mehreren zehntausend Bildelementen noch Bildwiederholraten von bis zu  $500\text{ Hz}$  möglich [27].

In der CBM-Technologie sind wie oben beschrieben sehr verschiedene Spiegelgeometrien möglich, mit denen sich anwendungsspezifische Modulationsprofile entwerfen lassen. Die CBM-Technologie deckt ein weites Anwendungsgebiet ab, da sich Oberflächenprofil, Deformationsamplitude und Bildelementgrößen in sehr weitem Umfang an spezielle Anforderungen anpassen lassen, wie in Tabelle 5.2 gezeigt ist.

### 5.5.3 Moving-Liquid-Mirror (MLM)

Die Moving-Liquid-Mirror (MLM) Technologie verfolgt einen etwas anderen Ansatz. Hier wird das eigentliche Spiegelement durch die oberste Metallisierung der CMOS-Schaltung gebildet. Die Spiegelebene selber wird nicht bewegt. Eine Modulation des

<sup>14</sup> $16\ \mu\text{m} \times 16\ \mu\text{m}$

einfallenden Lichtes erfolgt durch Deformation eines darüberangeordneten optischen Mediums. Abbildung 5.17 zeigt den Aufbau eines MLM-Aktors im Querschnitt [18].

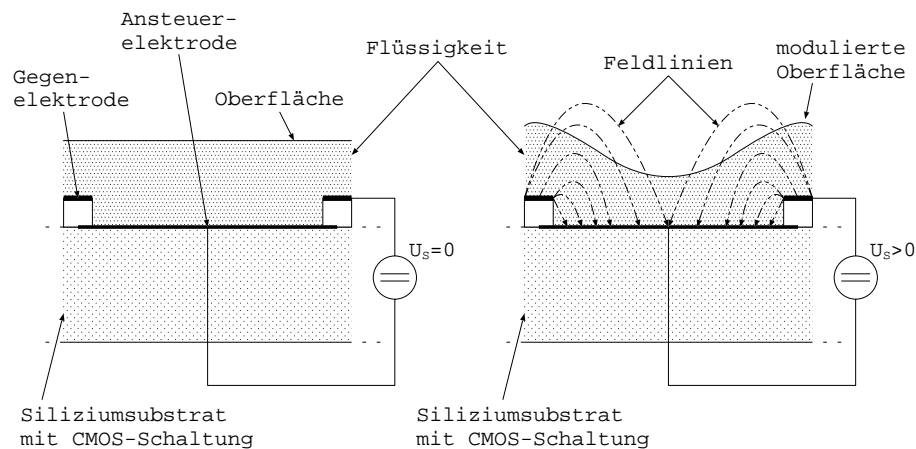


Abbildung 5.17: Querschnitt eines Bildelements in MLM-Technologie

Das einfallende Licht wird durch die Aluminium-Ansteuerelektrode reflektiert. Vorher durchläuft es eine aufgebrauchte Flüssigkeit. Aufgrund der unterschiedlichen Brechungsindizes von der Umgebung (Luft) und der Flüssigkeit findet eine Phasenverschiebung des Lichtes statt. Wird nun eine elektrische Spannung zwischen Ansteuerelektrode und Gegenelektrode angelegt, so bildet sich ein elektrisches Kraftfeld aus, dessen Feldlinien in Abbildung 5.17 in der rechten Hälfte dargestellt sind.<sup>15</sup> Durch das elektrische Feld wirkt auf die Oberfläche der Flüssigkeit eine Kraft, die eine Ausrichtung der Grenzfläche senkrecht zu den Feldlinien bewirkt, also in Richtung der Äquipotentialflächen des Kraftfeldes. Dieser Kraft wirkt die Oberflächenspannung der Flüssigkeit entgegen, so dass sich im statischen Zustand ein Gleichgewicht dieser beiden Kräfte einstellt.

Mit Hilfe einer elektrischen Ansteuerspannung lässt sich also lokal die Dicke des Flüssigkeitsfilmes modulieren und damit der Phasengang des einfallenden Lichtes.

In Abbildung 5.18 ist eine dreidimensionale Ansicht der realisierten Elektrodengeometrien gezeigt. Die Ansteuerelektrode, die gleichzeitig als Spiegelement fungiert, besteht aus der obersten Metallebene des verwendeten CMOS-Prozesses. Das eingesetzte Material Aluminium zeichnet sich durch eine gute Reflektivität in dem nutzbaren Wellenlängenbereich (siehe Tabelle 5.2) aus. Die Gegenelektrode wird gitterförmig aufgebracht und durch einen Steg aus Siliziumdioxid von der unteren Elektrode isoliert. Anschließend wird auf die Gegenelektrode noch eine Antireflexschicht<sup>16</sup> aus Titanitrit gebracht, die störende Reflektionen der ebenfalls aus Aluminium bestehenden Gegenelektrode verhindern soll. Das Design wurde auf eine

<sup>15</sup>Die Grenzfläche zwischen Flüssigkeit und Oberfläche führt zu einer Verbiegung der Feldlinien, die hier aus Gründen der Übersicht nicht dargestellt ist

<sup>16</sup>Abkürzung ARC: Anit-Reflex-Coating

maximale Abschirmung der darunterliegenden CMOS-Schaltung durch die Aluminiumelektroden optimiert, um die lichtinduzierten Leckströme zu reduzieren. Ähnlich wie bei der CBM-Technologie liefert der eigentliche Aktor keine vollständige Abschirmung des einfallenden Lichtes. Der optische Füllgrad der einzelnen Bildelemente ergibt sich aus dem Flächenverhältnis von Ansteuer- und Spiegelelektrode zu der Gegenelektrode. Dieses Verhältnis kann durch die Ausführung der Gegenelektrode als schmale Stege optimiert werden, wobei die minimale Stegbreite durch die lithographische Auflösung und durch die erreichbare Ausbeute bei der Herstellung begrenzt wird. Der genaue Prozess zur Herstellung der MLM-Strukturen ist in Anhang A.2 dargestellt.

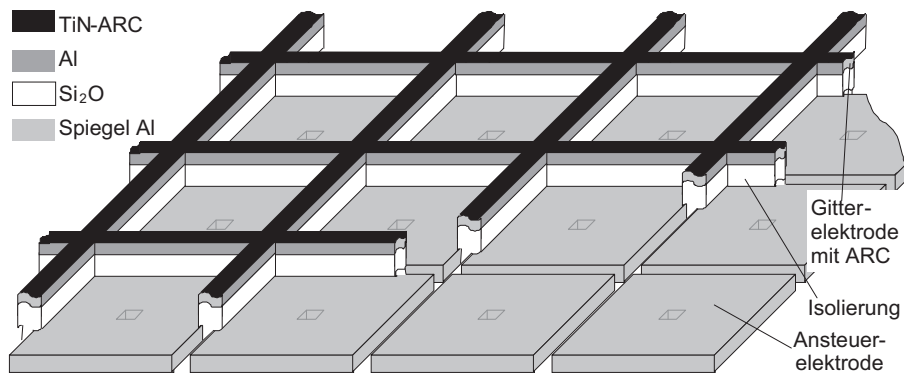


Abbildung 5.18: Die Elektrodengeometrie einer Pixelmatrix in der MLM-Technologie [18]

Als Flüssigkeit wird ein Silikonöl eingesetzt, das eine Reihe von Anforderungen erfüllen muss [18]:

- Hoher Brechungsindex  $n$ , um bei kleinen bis mittleren Deformationsamplituden bereits eine entsprechende Phasenmodulation zu ermöglichen.
- Hohe relative Dielektrizitätskonstante  $\epsilon_r$ , um mit geringen elektrischen Feldstärken arbeiten zu können, die auch von integrierten Ansteuerschaltungen bereitgestellt werden können.
- Eine geringe Oberflächenspannung, die gegen die Kraft des elektrischen Feldes wirkt.
- Hohe elektrische Isolation und Durchschlagfestigkeit, um die notwendigen elektrischen Feldstärken erzeugen zu können.
- Langzeitbeständigkeit durch chemische Stabilität, niedrigen Dampfdruck und entsprechende Lichtbeständigkeit, um die Anforderungen an Lebensdauer, Betriebsbedingungen und verwendetem Spektralbereich zu erfüllen.

Silikonöle zeichnen sich durch eine hohe chemische Stabilität aus. Es sind Öle mit definierten Viskositäten erhältlich. Der Brechungsindex des verwendeten Öles ist mit  $n \approx 1,4$  und die relative Dielektrizität mit  $\epsilon_r \approx 2.6$  für die meisten Anwendungen ausreichend.

Eine weitere wichtige Eigenschaft ist die Stabilität der Kennwerte der Flüssigkeit gegenüber wechselnden Betriebsbedingungen. Auch hier zeichnet sich das verwendete Silikonöl durch eine geringe Abhängigkeit gegenüber der Temperatur und eine hohe Unempfindlichkeit gegenüber Luftfeuchtigkeit aus, so dass auch ein Einsatz des Flächenlichtmodulators an der normalen Atmosphäre möglich ist.

In kritischen Applikationen ist allerdings eine Temperaturüberwachung des Lichtmodulators notwendig, da die aktive CMOS-Schaltung im Betrieb Verlustwärme erzeugt, die Einfluss auf das Verhalten der Flüssigkeit haben kann. Die genauen Parameter, die mit der MLM-Technologie erreicht werden, sind wiederum in Tabelle 5.2 aufgeführt.



## 6 Die Schaltungstechnik des Lichtmodulators

In diesem Kapitel wird die realisierte Schaltung zur aktiven Adressierung der in Kapitel 3 ausführlich beschriebenen dynamischen Pixelzellen vorgestellt.

In Kapitel 6.1 wird zunächst ein Überblick über die einzelnen Funktionseinheiten gegeben. Die mit dem Schaltungskonzept realisierbaren Adressierzeiten und Bildwiederholraten sind in Kapitel 6.2 und die resultierende Ansteuergenauigkeit in Kapitel 6.3 dargestellt. Die Eignung der entwickelten Flächenlichtmodulatoren für die bereits erwähnten Anwendungsgebiete wird anhand von hergestellten Demonstratoren in Kapitel 6.4 nachgewiesen.

### 6.1 Realisierung der aktiven Adressierung

In diesem Kapitel wird die schaltungstechnische Realisierung eines Flächenlichtmodulators beschrieben. Der entwickelte Schaltkreis ist dazu geeignet, mit verschiedenen Oberflächenspiegeltechnologien ausgestattet zu werden. Die elektrische Funktionalität und das Layout des Chips sind modular ausgeführt, so dass eine kundenspezifische Anpassung der Pixelanzahl einfach zu realisieren ist.

Das Einsatzgebiet des entwickelten Lichtmodulators liegt in der Mikrolithographie, deren Anforderungen bereits in Kapitel 2.2 erläutert wurden. Das Dateninterface wurde auf die maximal mögliche Bildwiederholrate optimiert. Die Adressierung erfolgt in einem kompletten Zyklus für alle Pixel. Der Lichtmodulator wird im „flash-mode“ betrieben und ist während des Adressierzyklusses unbeleuchtet und wird erst nach der vollständigen Adressierung aller Pixel beleuchtet. Im Vergleich zum Adressierzyklus ist der Zeitraum der Beleuchtung sehr kurz, so dass für eine maximale Bildrate der Adressierzyklus zu optimieren ist und an die Speicherzeit der analogen Pixelzellen vergleichsweise geringe Anforderungen gestellt werden.

Abbildung 6.1 zeigt den Aufbau des entwickelten Lichtmodulators.

- Der Block *Aktive Matrix* enthält die Spiegelemente mit Ansteuerelektrode und analoger Speicherzelle (siehe Kapitel 3).
- Die *Spaltenadressierung* beinhaltet das Dateninterface (hier 4 Bit digital und seriell), den Digital-Analog-Umsetzer und den Spaltendemultiplexer.
- Die *Zeilenadressierung* besteht aus einem Schieberegister zur sukzessiven Aktivierung der Zeilen (aktive Adressierung) sowie die Treiber für die Zeilenauswahl- (Gate-) und Kompensationsleitungen (K-Gateleitung). Die Spannungspegel können extern vorgeben werden, um eine Anpassung an die verwendete Pixelgeometrie zu ermöglichen.
- In der *Steuereinheit* werden die Spalten- und Zeilentakte erzeugt und die Spalten- und Zeilenadressierung synchronisiert. Der Block enthält das Steuerinterface zur externen Synchronisation des Adressierzyklusses. Die Steuereinheit ist in der Lage, eine beliebige Anzahl von Spalten- und Zeilenblöcken

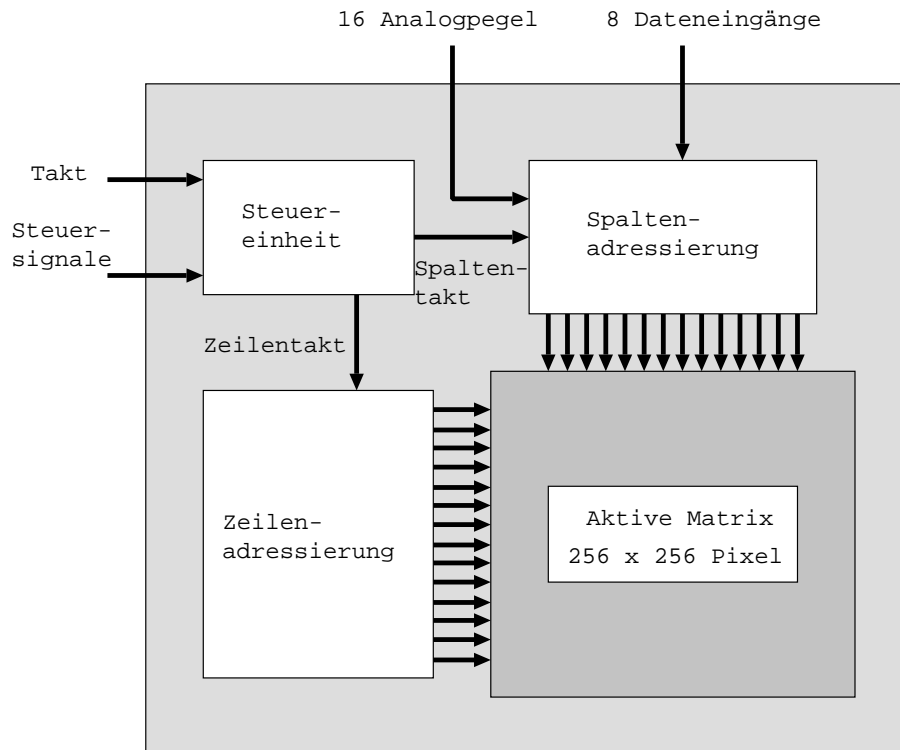


Abbildung 6.1: Blockschaltbild des Lichtmodulators mit aktiv angesteuerten Pixeln

anzusteuern, um einen modularen Aufbau mit kundenspezifischer Pixelkonfiguration zu ermöglichen.

In den folgenden Kapiteln wird der Aufbau der einzelnen Funktionsblöcke genauer beschreiben. Das Design der Pixelzellen wird anschließend im Kapitel 6.3 zusammen mit einer Abschätzung der Adressiergenauigkeit erläutert.

### 6.1.1 Die Spaltentreiber und das Dateninterface

In Abbildung 6.2 ist der logische Aufbau des Dateninterfaces und der Spaltentreiber dargestellt.

Der Spaltentreiber der aktiven Matrix besteht aus einem oder mehreren Funktionsblöcken, die jeweils über einen digitalen Dateneingang und über 32 Spaltenanschlüsse verfügen. Diese Blöcke können parallel geschaltet werden, so dass eine Matrix mit beliebiger Spaltenanzahl modulo 32 realisiert werden kann. In Abbildung 6.1 ist eine Konfiguration mit 256 Spalten dargestellt, die im folgenden weiter betrachtet wird.

Der entwickelte Spaltentreiber unterstützt 16 verschiedene Ansteuerspannungen, die für jedes Pixel individuell ausgewählt werden können. Die Auswahl dieser 16 Ansteuerspannungen erfolgt durch einen 4-bit Digitalwert, der über den Dateneingang



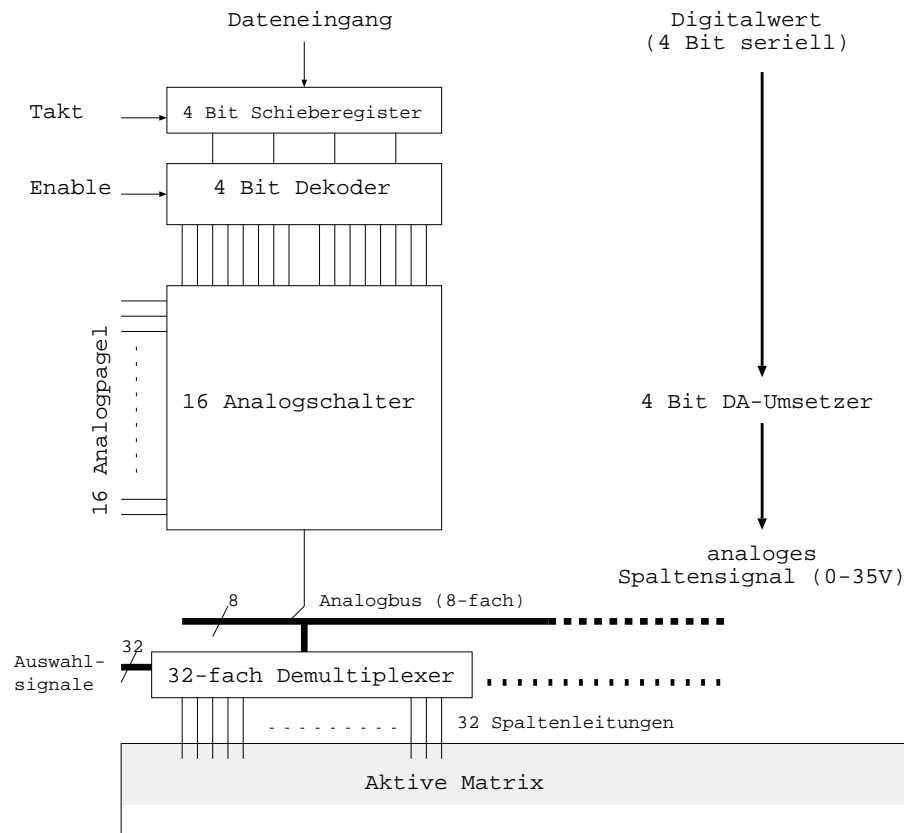


Abbildung 6.2: Blockschaltbild des Datenpfades

seriell eingelesen wird. Dieser Dateneingang ist kompatibel zu externer 5V-CMOS- und TTL-Logik. Der digitale Logikteil des Spaltentreibers arbeitet intern ebenfalls mit 5V-CMOS-Pegeln.

Die digitalen Daten werden über ein Schieberegister synchron zur Taktfrequenz eingelesen und parallel an den 4-bit Decoder (siehe Abbildung 6.2) ausgegeben. Der Eingang des Decoders ist mit 4 Latches versehen, so dass während des Decodierens des Digitalwertes bereits die nächsten 4 Bit eingelesen werden können. Dieses Pipelining ermöglicht einen konstanten Datenfluss während der Adressierung der gesamten Matrix und somit eine hohe Bildwiederholrate, wie sie für eine Anwendung in der Mikrolithographie notwendig ist.

Der Decoder stellt 16 Auswahl-signale zur Selektion einer Ansteuerspannung für jeweils ein Bildelement zur Verfügung. Die Selektion der Ansteuerspannung geschieht in einem 4-bit Digital-Analog-Umsetzer. Der logische Aufbau dieses Umsetzers ist in Abbildung 6.3 dargestellt.

Die Auswahl der Ansteuerspannung erfolgt über eine Schaltermatrix, die jeweils eine der extern bereitgestellten Analogpegel auf den analogen Ausgang schaltet. Jeder Schalter besteht aus einem CMOS-Transmissiongate. Um mit den Transmissiongates hohe Spannungen bis 40 V schalten zu können, müssen entsprechend ho-

he Auswahlssignale bereitgestellt werden. Hierzu dienen Pegelwandler, die aus den 5 V Pegeln des Decoderausganges 40 V Signale erzeugen. Die Pegelwandler stellen ebenfalls ein invertiertes Auswahlssignal zur Verfügung, das zum Schalten der P-Kanal-Transistoren notwendig ist. Dieses invertierte Signal ist in Abbildung 6.3 der Übersichtlichkeit halber nicht enthalten. Die externe Bereitstellung der Analogpegel ermöglicht eine einfache Anpassung der Ansteuerspannungen an verschiedene Spiegelttechnologien, die über recht unterschiedliche Spannungs-Deformationskennlinien verfügen (siehe Kapitel 5.5).

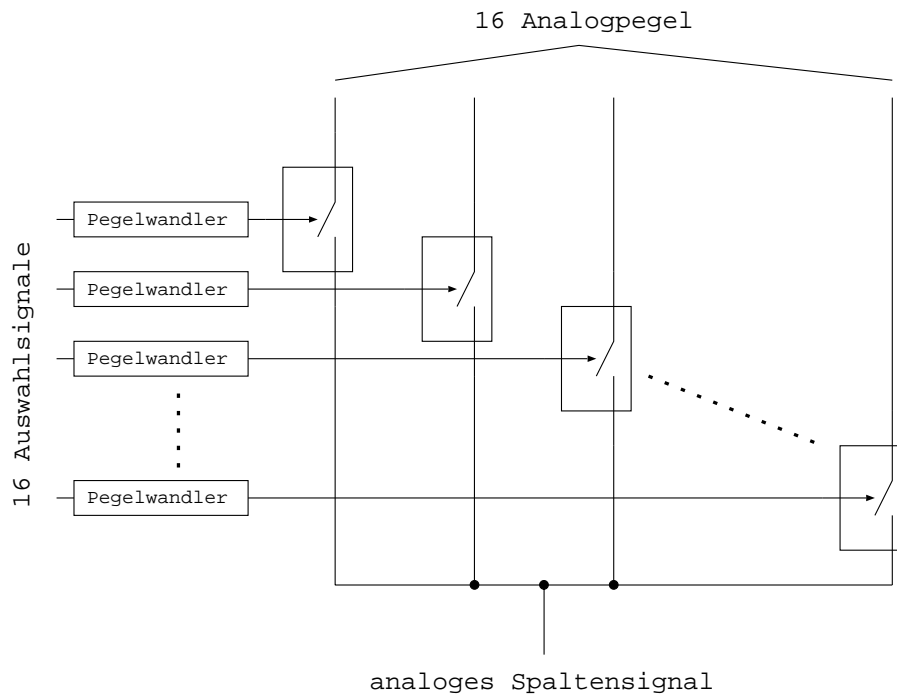


Abbildung 6.3: Blockschaltbild des Digital-Analog-Umsetzers

Der Ausgang des Digital-Analog-Umsetzers wird auf einen Analogbus geführt, der sämtliche Analogausgänge parallel angeordneter Spaltenblöcke führt. Dies hat den Vorteil das der anschließende Demultiplexer gleichzeitig eingelesene Daten auf benachbarte Spalten schalten kann. Dadurch entfällt ein aufwendiges Umsortieren der erzeugten Layoutdaten, da die Raster- und Kompressionsalgorithmen, die in der Mikrolithographie zur Berechnung der Pixeldaten verwendet werden, Daten lokal benachbarter Pixel gleichzeitig verarbeiten.

### 6.1.2 Die Zeilenadressierung

Die Zeilenadressierung ist ebenfalls modular aufgebaut, um verschiedene Matrixkonfigurationen zu ermöglichen. Abbildung 6.4 zeigt den Aufbau als Schieberegister. Da der Lichtmodulator immer in einem kompletten Zyklus adressiert wird, ist die Zeilenansteuerung über ein Schieberegister sinnvoll, bei dem sukzessive Zeile für Zeile

aktiviert wird. Aufgrund der variablen Länge des Schieberegisters ist mit demselben Schaltungskonzept eine beliebige Anzahl von Zeilen realisierbar.

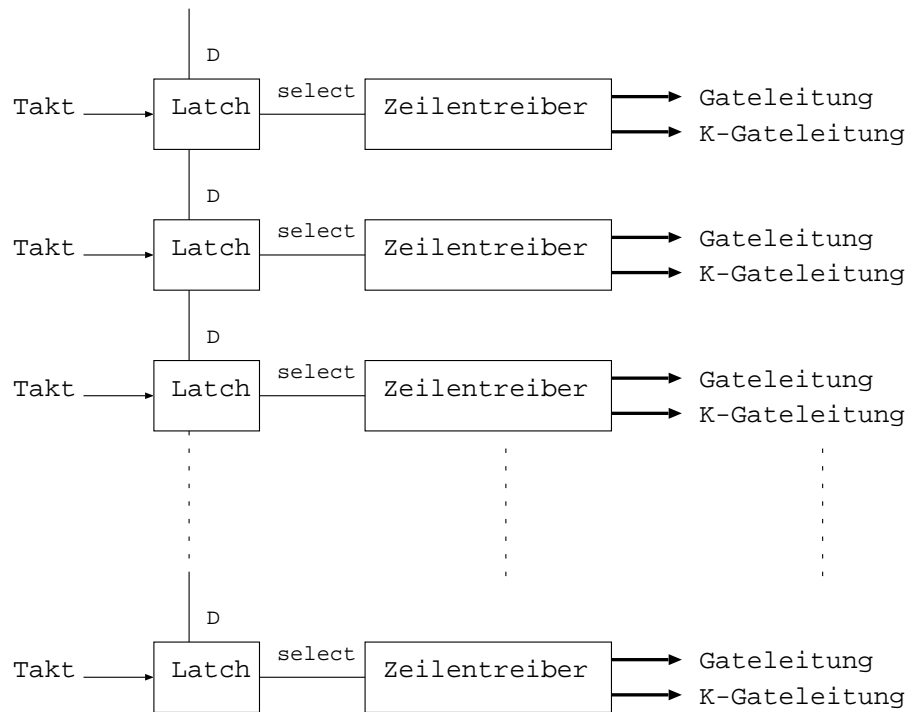


Abbildung 6.4: Blockschaltbild des Zeilenschieberegisters

Ähnlich wie die Spaltentreiber ist auch die Zeilenadressierlogik in einen 5 V Digitalteil und in einen Hochvoltteil unterteilt. Wie in Abbildung 6.5 zu erkennen ist, dient auch hier ein Pegelwandler zur Erzeugung der Auswahlssignale für die CMOS-Transmissionsgates, die die vorgegebenen Pegel auf die Zeilen- und Kompensationsleitungen schalten. Die entsprechenden analogen Pegel werden aufgrund der größeren Flexibilität extern erzeugt und dem Lichtmodulator zugeführt.

### 6.1.3 Die Steuereinheit

Die Steuereinheit (Abbildung 6.6) besitzt ein Interface mit mehreren Steuerein- und -ausgängen. Diese dienen dazu, den Adressierzyklus mit der Umgebung zu synchronisieren. Außerdem stehen Signale zur Verfügung, die bestimmte Testmodi aktivieren. Die Steuereinheit stellt die Taktsignale für die Spaltentreiber zur Verfügung, die die oben beschriebenen Schieberegister und Latches ansteuern. Die Steuereinheit ist in der Lage mehrere parallel angeordnete Spaltenblöcke zu versorgen, um auch größere Pixelkonfigurationen realisieren zu können.

Sämtliche benötigten Takte für das Zeilenschieberegister und die Datendecodierung werden aus dem extern zugeführten zentralen Takt durch entsprechende Teiler

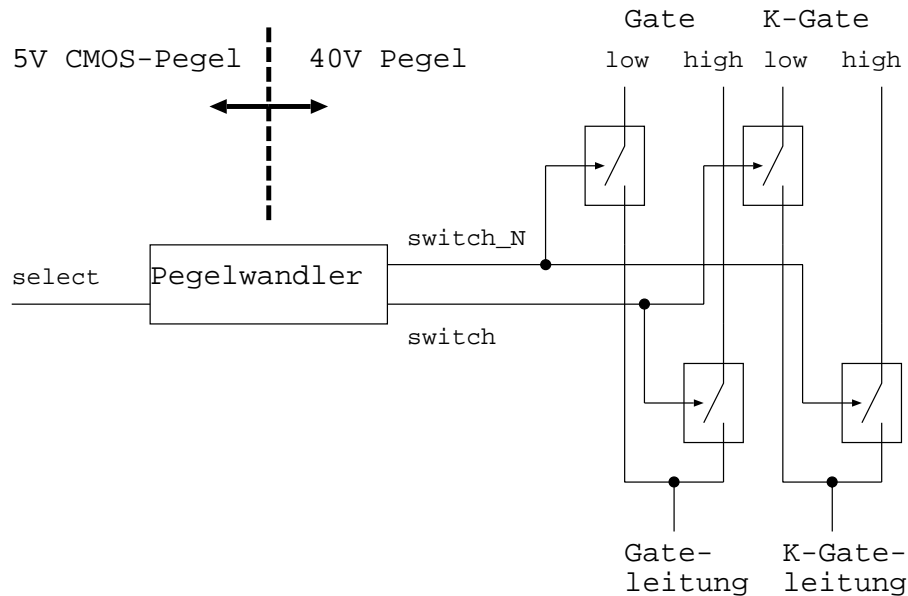


Abbildung 6.5: Blockschaltbild des Zeilentreibers

abgeleitet. Die Ansteuerung des Spaltendemultiplexers geschieht über einen 5-bit-Zähler, der nacheinander alle 32 Spalten eines Blockes adressiert. Der Logikblock gibt bei einer Adressieranforderung (durch das externe Signal ADRESSIER ausgelöst) die Takte für den Dateneingang und den Multiplexer der angeschlossenen Spaltenblöcke und den Takt für das Zeilenschieberegister frei. Wird durch den Ausgang des Zeilenregisters das Ende eines Adressierzyklusses angezeigt, so werden die Takte wieder abgeschaltet und der 5-bit-Zähler zurückgesetzt. Erst durch ein erneutes Setzen des ADRESSIER-Signals wird der nächste Adressierzyklus ausgelöst. Der Ausgang SYNC dient der Datensynchronisation zeigt die Übernahme der aktuellen Bits an den Dateneingängen an. Mit dem RESET-Signal wird die Steuereinheit und die angeschlossenen Spalten- und Zeilenblöcke in einen definierten Zustand zurückgesetzt.

## 6.2 Bestimmung der maximalen Adressiergeschwindigkeit

Die Zeit, die zum Adressieren der gesamten Matrix benötigt wird, wird im Wesentlichen von 2 Faktoren beeinflusst:

1. Die zur Adressierung einer kompletten Matrix notwendigen Daten müssen extern zur Verfügung gestellt werden und über das Dateninterface eingelesen werden. Beispielsweise für eine  $256 \times 256$  Pixel große Matrix und einer Auflösung von 4 Bit pro Bildpunkt ist eine Datenmenge von  $4 \times 256 \times 256 \text{ Bit} = 32 \text{ kByte}$  bereitzustellen. Bei einer Bildwiederholrate von  $1 \text{ kHz}$  ergibt sich dadurch eine kontinuierliche Datenrate von mindestens  $32 \text{ MByte/s}$ .

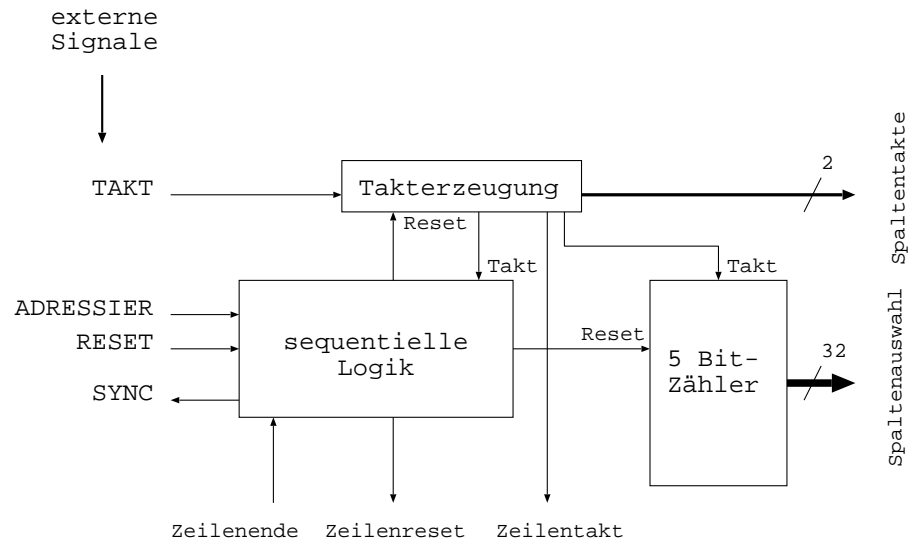


Abbildung 6.6: Blockschaltbild der Steuereinheit

- Während des Adressierzyklusses müssen die Spalten- und Zeilenleitungen des Lichtmodulators mehrfach umgeladen werden. Die Zeitkonstante dieser bei großen Matrizen sehr langen Leitungen wirkt begrenzend auf die maximal mögliche Wiederholrate.

Da der erste Faktor hauptsächlich von der externen Beschaltung und von der zur Verfügung stehenden Datenquelle abhängt, wird im folgenden der zweite Faktor näher betrachtet, da er beim Entwurf des Schaltkreises berücksichtigt werden muss.

Für die gesamte Adressierzeit gilt:

$$T_{Adr} = T_{Zei} \cdot N_{Zei} . \quad (6.1)$$

Hierbei bezeichnet  $T_{Adr}$  die gesamte Adressierzeit,  $T_{Zei}$  die Zeit, die zum Adressieren einer Zeile benötigt wird und  $N_{Zei}$  die Anzahl der Zeilen.  $T_{Zei}$  wird zum einen durch die  $RC$ -Konstante der Zeilenauswahlleitung begrenzt, zum anderen durch die Zeit, die notwendig ist, um alle Spaltenleitungen auf den einzuschreibenden Spannungswert aufzuladen (Im folgenden als  $T_{Sp}$  bezeichnet).

$$T_{Zei} = 2,2 \cdot (N_{sp,mux} \cdot \tau_{Sp} + \tau_{Zei}) \quad (6.2)$$

Der Faktor 2,2 ergibt sich für eine Schaltzeit von 10 % bis 90 % des elektrischen Schaltpegels.  $\tau_{Zei}$  und  $\tau_{Sp}$  bezeichnen jeweils die Zeitkonstanten, die sich beim Umladen der Zeilen- und Spaltenleitungen ergeben, und  $N_{sp,mux}$  den Spaltendemultiplexfaktor, also wieviele Spalten nacheinander umgeladen werden müssen. Voraussetzung für die Gültigkeit von (6.2) ist die Tatsache, dass während des Aufladens der Spaltenleitung die Zeile bereits aktiviert ist und daher nur noch eine Abschaltflanke berücksichtigt werden muss. Dies wird dadurch realisiert, dass beim Adressieren einer Zeile, die nachfolgende bereits aktiviert wird.

Die in dieser Arbeit behandelten aktiven Lichtmodulatoren verfügen über sehr niederohmige Spaltenleitungen, die in einer Metallebene realisiert werden, und über relativ hochohmige Zeilenleitungen, die als Polysiliziumleitung ausgeführt sind. Aus diesem Grund ist der elektrische Widerstand der Spaltenleitungen gegenüber dem Innenwiderstand der aufladenden Spannungsquelle zu vernachlässigen:

$$\tau_{Sp} = R_S \cdot N_{Zei} \cdot C_{Sp,pix} . \quad (6.3)$$

Abbildung 6.7 zeigt das vereinfachte Ersatzschaltbild des Spaltentreibers.  $U_{ADR}$  und  $R_Q$  stellt die Spannungsquelle mit Innenwiderstand dar, die die externe analoge Adressierspannung bereit stellt (siehe Kapitel 6.1.1). Die Widerstände des Digital-Analog-Umsetzers und des Spaltendemultiplexers werden durch  $R_{DAU}$  und  $R_{Demux}$  repräsentiert. Wie bereits erläutert werden die beiden letztgenannten Funktionsblöcke mit Hilfe von Transmissiongates realisiert. Transmissiongates, die aus einem CMOS-Transistorpaar bestehen, zeichnen sich durch einen konstanten „ON“-Widerstand über den gesamten Spannungsbereich der Ansteuerspannung aus. Aus diesem Grund ist die Modellierung durch einen ohmschen Widerstand in Abbildung 6.7 zulässig. Für den Widerstand  $R_S$  aus (6.3) gilt:

$$R_S = R_Q + R_{DAU} + R_{Demux} \approx R_{DAU} + R_{Demux} . \quad (6.4)$$

In der Regel ist der Innenwiderstand  $R_Q$  der verwendeten Spannungsquelle sehr klein im Verhältnis zu den Widerständen innerhalb des Schaltkreises, so dass die Näherung in (6.4) sinnvoll ist.

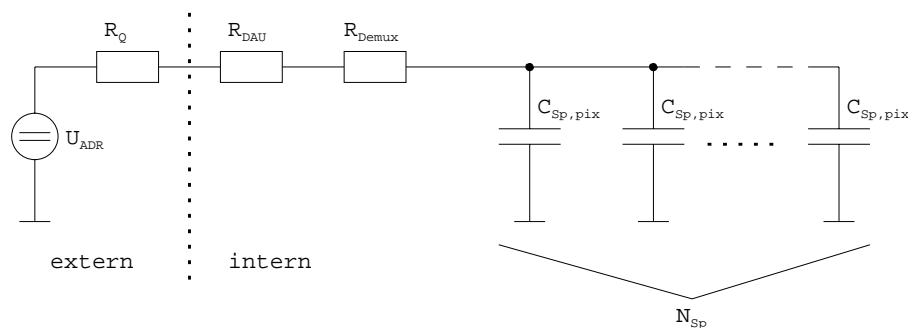


Abbildung 6.7: Vereinfachtes Ersatzschaltbild des Spaltentreibers

Wie in Kapitel 3.3.1 bereits gezeigt, gilt für die Zeitkonstante einer Zeilenauswahlleitung folgender Zusammenhang:

$$\tau_{Zei} = R_{Zei} C_{Zei} \frac{N_{Sp} (N_{Sp} - 1)}{2} . \quad (6.5)$$

Um bei großen Pixelkonfigurationen die resultierenden Zeitverzögerungen, die durch die langen Zuleitungen innerhalb des aktiven Matrixgebietes entstehen, zu

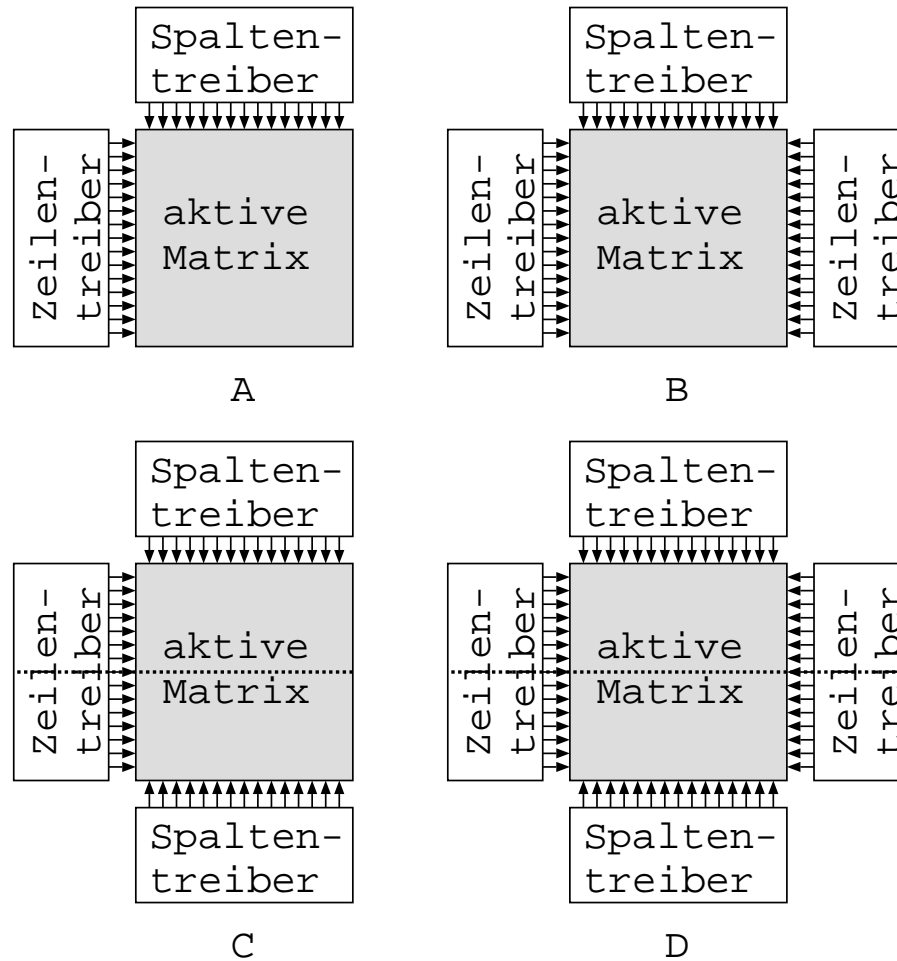


Abbildung 6.8: Mögliche Treiberkonfigurationen der aktiven Matrixansteuerung

vermindern, werden die Zeilen- und Spaltentreiber mehrfach um das Pixelgebiet herum angeordnet. Abbildung 6.8 zeigt mögliche Kombinationen der Treiberanordnung.

Typ A stellt den einfachsten Fall dar, wie er auch im Blockschaltbild 6.1 gezeigt worden ist. An jede Spalte und Zeile ist jeweils ein Spalten- bzw. Zeilentreiber angeschlossen. Wie aus (6.5) zu erkennen ist, hängt die Zeitkonstante  $\tau_{Zei}$  quadratisch von der Anzahl der Bildelemente jeder Zeile ab. Bei einer hohen Spaltenanzahl ist daher diese Zeitkonstante begrenzend für die maximale Bildwiederholrate. Werden die Zeilenleitungen von beiden Seiten mit separaten Treibern versehen, so halbiert sich die Anzahl der Spalten pro Treiber und damit reduziert sich die Zeitkonstante der Zeilenleitungen um den Faktor 4 (Typ B).

$$\tau'_{Zei} = R_{Zei} C_{Zei} \frac{N_{Sp} (N_{Sp} - 1)}{8} \quad (6.6)$$

Werden die beiden Zeilentreiberblöcke synchron betrieben, so ist keine Auftrennung der Zeilenleitungen notwendig und die Zeilentreiber sind redundant vorhanden. Bei Ausfall eines Treibers ist ein Betrieb bei verminderter Bildwiederholrate weiterhin möglich.

Stellt das Dateninterface die Begrenzung der maximalen Bildwiederholrate dar, so lässt sich diese durch die Konfiguration C verdoppeln. Dieses ist meist bei Lichtmodulatoren mit einer hohen Spaltenanzahl und einer hohen Graustufenauflösung der Fall. Bei Vorhandensein zweier unabhängiger Spaltentreiber samt Dateninterface (siehe Abbildung 6.2) können während einer Zeilenzeit  $T_{Zei}$  zwei Zeilen gleichzeitig beschrieben werden. Hierbei ist allerdings eine Durchtrennung der Spaltenleitungen notwendig, die in Abbildung 6.8 durch eine gepunktete Linie angedeutet ist. Das bedeutet, dass sich für die Zeitkonstante der Spaltenleitung folgender Zusammenhang ergibt:

$$\tau'_{Sp} = R_S \cdot \frac{N_{Zei}}{2} \cdot C_{Sp,pix} . \quad (6.7)$$

Für die resultierende Adressierzeit gilt in diesem Fall:

$$T'_{Adr} = T_{Zei} \cdot \frac{N_{Zei}}{2} . \quad (6.8)$$

Die Treiberkonfiguration D ist eine Kombination von B und C und stellt die Variante mit der maximal möglichen Bildwiederholrate dar.

Eine weitere Einschränkung der maximal möglichen Bildwiederholrate kann in einer zu hohen Verlustleistung während des Adressierzyklusses liegen. Eine zu starke Erwärmung der aktiven Matrix kann zu einer Veränderung der mechanischen Eigenschaften der mikromechanischen Spiegel oder sogar zu deren Zerstörung führen (siehe Kapitel 5.5.1, 5.5.2 und 5.5.3).

Für integrierte CMOS-Schaltkreise, die rein kapazitive Belastungen enthalten, gilt folgende Näherungsformel für die erzeugte Verlustleistung [53]:

$$P_{Verlust} = C_{gesamt} \cdot \frac{U^2}{T_{Periode}} . \quad (6.9)$$

Hierbei ist  $C_{gesamt}$  die Summe aller Kapazitäten, die umgeladen werden müssen,  $U$  der Spannungshub, um den die Kapazitäten umgeladen werden und  $T_{Periode}$  das Zeitintervall, in dem die Umladung stattfindet. Die Verlustleistung während eines Adressierzyklusses setzt sich wie folgt zusammen:

$$P_{Verlust} = P_{V,Zei} + P_{V,Sp} + P_{V,Logik} . \quad (6.10)$$

Hierbei bezeichnet  $P_{V,Zei}$  die Verlustleistung, die bei der Zeilenadressierung entsteht,  $P_{V,Sp}$  die durch das Umladen der Spaltenleitungen verursacht wird und  $P_{V,Logik}$  die Verlustleistung, die in der Steuerlogik des Lichtmodulators entsteht.



Das Schaltverhalten der Zeilenleitungen und ggf. der Kompensationsleitungen ist bereits in Kapitel 3 ausführlich behandelt worden. Für die Verlustleistung ergibt sich daraus:

$$P_{V,Zei} = N_{Sp} \cdot C_{Gate} \cdot \frac{U_{High}^2}{T_{Zei}} + N_{Sp} \cdot C_{KGate} \cdot \frac{U_{KG,High}^2}{T_{Zei}}. \quad (6.11)$$

Analog dazu gilt für das Umladen der Spaltenleitungen bei einer maximalen Spannungsänderung  $U_{Adr}$ :

$$P_{V,Sp} = N_{Zei} \cdot C_{Sp} \cdot \frac{U_{Adr}^2}{T_{Sp}}, \quad (6.12)$$

wobei für  $T_{Sp}$  folgender Zusammenhang gilt:

$$T_{Sp} = 2,2 \cdot \tau_{Sp}. \quad (6.13)$$

Die zusätzliche Verlustleistung  $P_{V,Logik}$  ist in der Regel gegenüber den Leistungen  $P_{V,Zei}$  und  $P_{V,Sp}$  vernachlässigbar, da der Spannungspegel in die Rechnung quadratisch eingeht und die Steuerlogik mit einem Pegel von  $U_{Logik} = 5V$  betrieben wird, im Gegensatz zu dem aktiven Pixelgebiet, in dem Spannungen im Bereich von  $30 \dots 40V$  geschaltet werden.

$$P_{V,Logik} = C_{Logik,ges} \cdot \frac{U_{Logik}^2}{T_{Takt}}. \quad (6.14)$$

$T_{Takt}$  ist die Periode der zentralen Taktfrequenz und  $C_{Logik,ges}$  die Summe aller Kapazitäten des Steuerblockes.

Die maximal zulässige Verlustleistung wird durch den Einbau des Modulators in die restliche Systemumgebung begrenzt. So muss ein Lichtmodulator mit VCL-Technologie auf jeden Fall auf Raumtemperatur gehalten werden, um eine Zerstörung des Aktors zu verhindern. Eine übermäßige Erwärmung des Systems ist auch aus optischen Gründen nicht wünschenswert. Im Falle einer hohen Verlustleistung, muss der Lichtmodulator passiv und im Extremfall, wie bei der VCL-Technologie sogar aktiv gekühlt werden. Ist eine Kühlung aufgrund der Systemumgebung nicht möglich, so ist die Verlustleistung während des Betriebes zu minimieren, was eine Herabsetzung der maximal möglichen Bildwiederholrate erforderlich macht.

Tabelle 6.1 zeigt die Zeitkonstanten, Adressierzeiten und die Verlustleistungen einiger ausgewählter Pixelkonfigurationen, die im Rahmen dieser Arbeit untersucht worden sind. Die Tabelle berücksichtigt die schnellstmögliche Adressierzeit für eine Ansteuerkonfiguration D nach Abbildung 6.8. Für die elektrischen Größen wie Widerstände und Kapazitäten sind Werte angenommen worden, wie sie für eine aktive Matrix mit  $16 \times 16 \mu m^2$  großen Bildelementen typisch sind (siehe Tabelle 6.2). Dem Dateninterface liegt ein Demultiplexfaktor  $N_{Sp,mux} = 16$  zugrunde.

Die Pixelkonfigurationen wurden so gewählt, dass alle aktiven Matrizen eine identische optisch aktive Fläche besitzen und sich nur in ihrem Längen- und Breitenverhältnis unterscheiden. Wie aus Tabelle 6.1 zu erkennen ist, ergibt sich hinsichtlich der maximal möglichen Bildrate eine optimale Konfiguration. Diese optimale

Matrixgröße		Zeitkonstanten		Zeilenzeit	Adressierzeit	Verlustleist. <sup>a</sup>
$N_{Sp}$	$N_{Zei}$	$\tau_{Sp}$	$\tau_{Zei}$	$T_{Zei}$	$T_{Adr}$	$P_{Verlust}$
192	2048	20,48 ns	6,876 ns	736,02 ns	753,68 $\mu s$	148,8 mW
256	1600	16 ns	12,24 ns	590,128 ns	472,1 $\mu s$	153,6 mW
320	1250	12,5 ns	19,14 ns	482,11 ns	301,32 $\mu s$	159 mW
720	560	5,6 ns	97,07 ns	410,67 ns	114,99 $\mu s$	151 mW
800	500	5 ns	119,85 ns	439,67 ns	109,92 $\mu s$	143 mW
1024	400	4 ns	196,42 ns	572,92 ns	114,58 $\mu s$	120 mW
1600	256	2,56 ns	479,7 ns	1,145 $\mu s$	146,56 $\mu s$	78,1 mW
2048	192	1,92 ns	786,05 ns	1,797 $\mu s$	172,51 $\mu s$	59,9 mW

Tabelle 6.1: Adressierzeiten und Verlustleistungen für ausgewählte aktive Matrizen mit  $16 \times 16 \mu m^2$  großen Bildelementen und einer optisch aktiven Fläche von ca.  $100 mm^2$

<sup>a</sup>Zur Abschätzung der Verlustleistung wurde vereinfachend eine identische Gate- und Kompensationsgateleitung angenommen  $C_{Gate} = C_{KGate} = C_{Zei}$ . Der Einfluss der Steuerlogik auf die gesamte Verlustleistung ist vernachlässigbar.

Symbol	Wert	Erläuterung
$R_{Zei}$	100 $\Omega$	Widerstand der Zeilenleitung innerhalb einer Matrixzelle
$C_{Zei}$	15 fF	Kapazität der Zeilenleitung innerhalb einer Matrixzelle
$R_S$	1 k $\Omega$	Innenwiderstand der Spaltentreiber
$C_{Sp}$	20 fF	Kapazität der Spaltenleitung innerhalb einer Matrixzelle
$U_{Adr}$	35 V	maximale Ansteuerspannung
$U_{High}$	40 V	Schaltspannung der Zeilenauswahl

Tabelle 6.2: Parameter, die in Tabelle 6.1 verwendet worden sind

Konfiguration ist durch die Eigenschaften der Zeilen- und Spaltentreiber sowie der angeschlossenen Matrixleitungen gegeben. Die Werte in Tabelle 6.2 ergeben sich für eine Pixelgröße von  $16 \mu m \times 16 \mu m$ . Diese Maße begrenzen auch den zur Verfügung stehenden Platz für die Spalten- und Zeilenleitungen und sind somit bestimmend für die Leitungskapazitäten und -widerstände. Das Layout der verwendeten Pixelzelle ist in Anhang B.2 dargestellt.

Eine weitere Randbedingung für die mögliche Adressierzeit stellt die Anzahl der zur Verfügung stehenden Datenleitungen dar, die im allgemeinen durch die zur Verfügung stehende Aufbautechnik und die Datenquelle selber begrenzt wird. Für die Konfiguration D (siehe Abbildung 6.8) gilt für die benötigten Dateneingänge der Zusammenhang (6.15).

$$N_{Data} = 2 \cdot \frac{N_{Sp}}{N_{Sp,mux}} \quad (6.15)$$

Bei einem Demux-Faktor von  $N_{Sp,mux} = 16$  ergibt sich beispielsweise für eine Matrix mit 2048 Spalten ein Dateninterface mit 256 digitalen Dateneingängen. Dies

stellt hohe Anforderungen an das zu verwendende Chipgehäuse und an den Entwurf der gesamten Systemumgebung. Eine Verringerung der Dateneingänge ist in diesem Fall durch eine Erhöhung des Multiplexfaktors in dem Spaltendemultiplexer möglich, wodurch sich jedoch ebenfalls eine geringere Bildrate ergibt, die anhand der oben angeführten Zusammenhänge berechnet werden kann: (6.2), (6.6), (6.7) und (6.8).

### 6.3 Abschätzung der Adressiergenauigkeit

Ausgehend von den theoretischen Betrachtungen in den Kapiteln 3 und 4 wird in diesem Kapitel die Ansteuergenauigkeit eines aktiv adressierten Mikrospiegelarrays abgeschätzt.

In Kapitel 3.2 wurde das elektrische Verhalten einer analogen Speicherzelle wie sie zur Ansteuerung der Mikrospiegel verwendet wird, untersucht. Abbildung 6.9 zeigt das Schaltbild einer solchen Zelle inklusive der parasitären Kapazitäten.

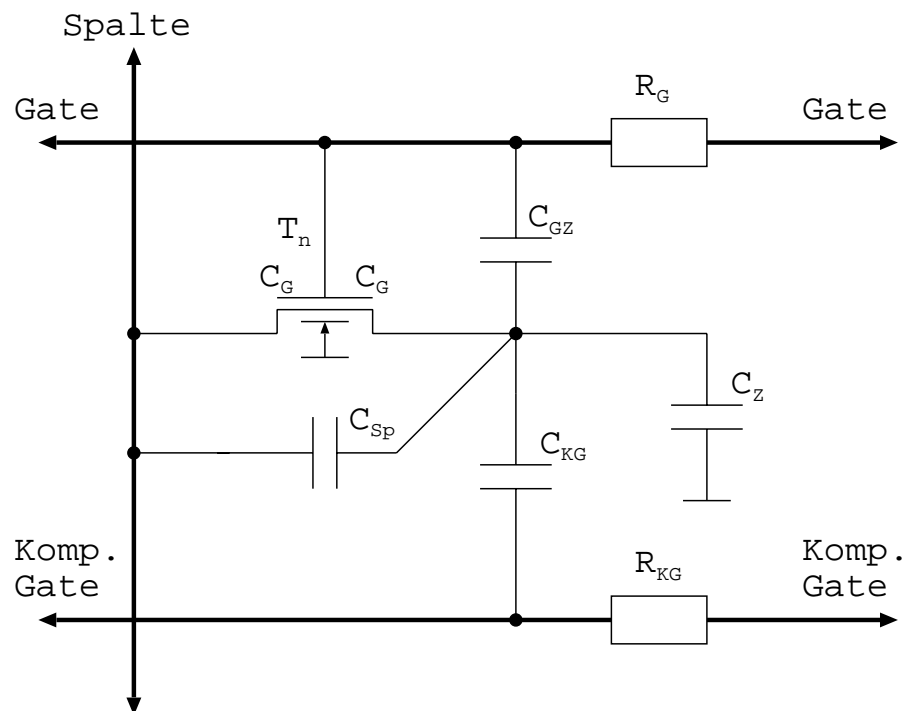


Abbildung 6.9: Schaltplan der Pixelzelle mit parasitären Elementen

Tabelle 6.3 zeigt die Kapazitäts- und Widerstandswerte für Pixelzellen mit den Größen  $16 \mu\text{m} \times 16 \mu\text{m}$ ,  $17 \mu\text{m} \times 17 \mu\text{m}$  und  $20 \mu\text{m} \times 20 \mu\text{m}$ . Diese Werte sind durch Extraktion aus dem Layout (siehe Kapitel B.2) der jeweiligen Speicherzelle gewonnen worden. Zum Einsatz kam das Programm DIVA innerhalb des Cadence Design-Systems. Die Werte für die Flächen- und Randkapazitäten sowie die spezifischen Widerstände der Leitungen sind Kennwerte der CMOS-Technologie und werden anhand von speziellen Teststrukturen gewonnen. Bei diesen kleinen Pixelzellen wird

die Speicherkapazität  $C_Z$  durch das Drain-Gebiet des Auswahltransistors gebildet. Die Koppelkapazitäten entstehen durch Überlappungen der jeweiligen Leitungen. Die parasitären Kapazitäten des Auswahltransistors ( $C_{gd}$ ,  $C_{ds}$  und  $C_{db}$ ) sind bereits in den Werten der Koppelkapazitäten in Tabelle 6.3 enthalten.

Pixelgröße	Zellkap.	Koppelkapazitäten			Leitungswiderst.	
	$C_Z$	$C_G$	$C_{KG}$	$C_{Sp}$	$R_G$	$R_{KG}$
$16 \times 16 \mu\text{m}^2$	2,34 fF	2,003 fF	7,343 fF	2,518 fF	96,82 $\Omega$	100,08 $\Omega$
$17 \times 17 \mu\text{m}^2$	2,801 fF	2,054 fF	8,625 fF	2,777 fF	72,82 $\Omega$	95,32 $\Omega$
$20 \times 20 \mu\text{m}^2$	3,329 fF	2,873 fF	17,35 fF	5,961 fF	102,72 $\Omega$	56,13 $\Omega$

Tabelle 6.3: Tabelle mit den extrahierten Kapazitäts- und Widerstandswerten aus-gesuchter Pixelzellen

Aus den Werten von Tabelle 6.3 kann der verbleibende Adressierfehler bestimmt werden, der sich aufgrund der parasitären Koppelkapazitäten und der Signallaufzeiten ergibt (siehe (3.23)). Abbildung 6.10 zeigt den resultierenden Fehler in der Ansteuerspannung für die Pixelzellen aus Tabelle 6.3.

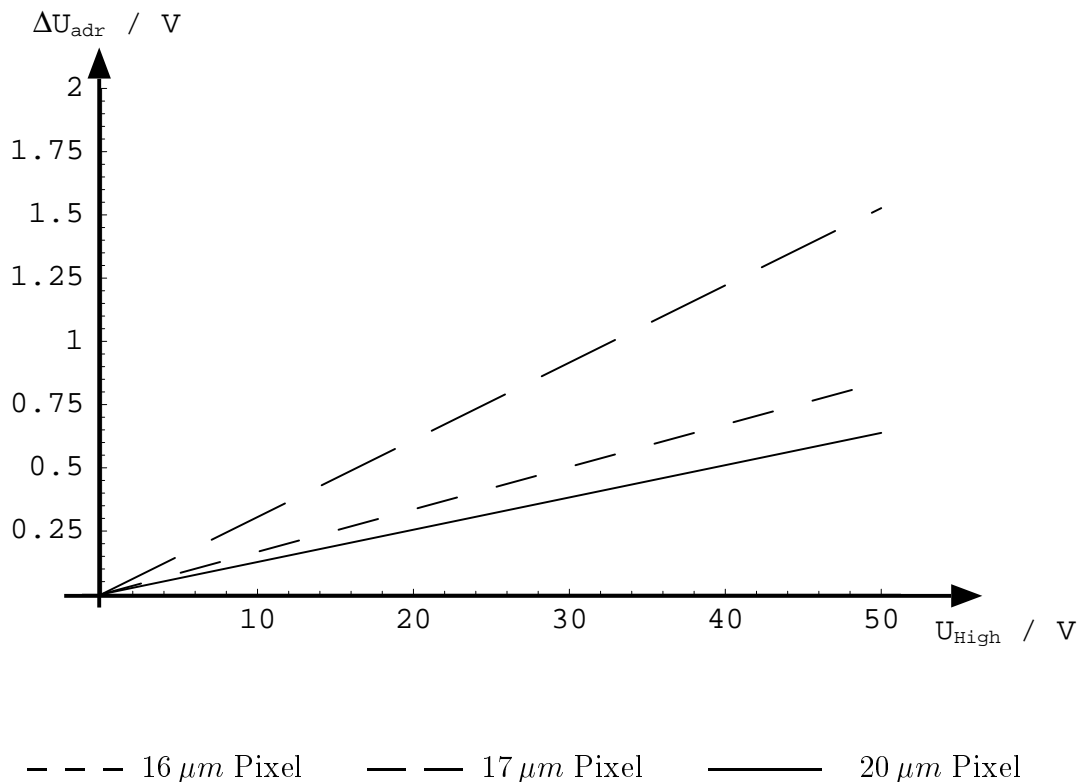


Abbildung 6.10: Graph mit dem verbleibenden Spannungsfehler bei Kompensation mit Hilfe einer einfachen Kapazität

Wie in Abbildung 6.10 zu erkennen ist, steigt der Spannungsfehler in der Speicherzelle mit zunehmender Schaltspannung  $U_{High}$  und somit mit steigender Adressierspannung der Spiegelemente. Aufgrund der Transistorschwellenspannung ist beispielsweise für eine Adressierspannung von  $32V$  eine Schaltspannung auf der Gateleitung von  $U_{High} = 40V$  notwendig.

Der oben dargestellte Spannungsfehler entsteht durch die nicht angepassten Zeitkonstanten der Gate- und Kompensationsgateleitungen (siehe Kapitel 3.3). In Abbildung 6.10 sind die Spannungsfehler der Pixelzellen aus Tabelle 6.3 dargestellt. Anhand der Steigung der Graphen lässt sich erkennen, dass die  $20\mu m$  große Zelle (durchgezogene Linie) die Zeilenleitungen mit der besten Anpassung besitzt, während sich bei der kleineren  $17\mu m$  Zelle (oberste gestrichelte Linie) ein schlechteres Verhalten ergibt. Die  $16\mu m$  Zelle ist wiederum speziell auf angepasste Zeitkonstanten optimiert und zeigt daher einen etwas geringeren Adressierfehler (untere gestrichelte Linie). Dieser Spannungsfehler ist zunächst konstant über dem gesamten Bildfeld und lässt sich durch ein optisches Auslesen der Spiegelauslenkung und anschließendes Kalibrieren mit Hilfe der Kompensationsspannung verringern.

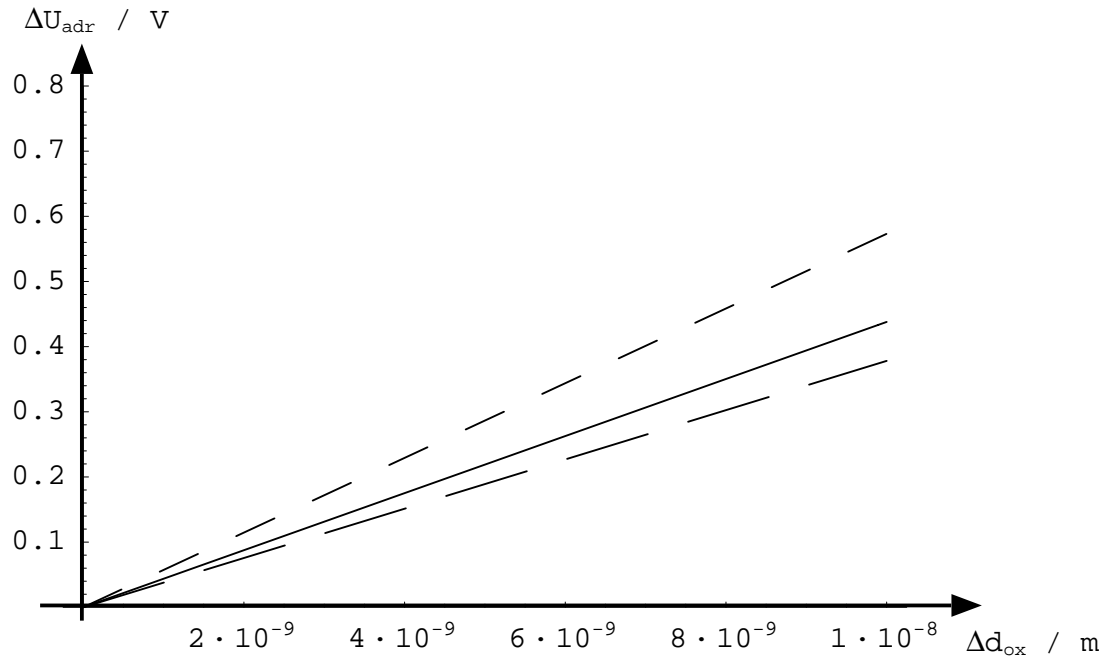
Wie bereits in Kapitel 3.3.2 erläutert, bewirken technologische Schwankungen auch eine Schwankung des Adressierfehlers, der eine erfolgreiche Kalibrierung des gesamten Bildfeldes einschränkt. Die folgenden Graphen zeigen die Streuung des Adressierfehlers in Abhängigkeit der technologischen Streuungen der Oxiddicke  $\sigma_{dox}$  und der Kantenverschiebungen  $\sigma_b$  bzw.  $\sigma_{b'}$ .

Wird nur die Streuung der Oxiddicke von Transistorgate und Kapazität betrachtet, so ergibt sich eine Spannungsstreuung wie sie in Abbildung 6.11 dargestellt ist. Deutlich ist zu sehen, dass die  $16\mu m$  große Zelle aufgrund der kleinsten absoluten Kapazitätswerten die höchste Empfindlichkeit gegenüber Streuungen der Oxiddicke besitzt. Der Unterschied, der sich bei den  $17\mu m$  und  $20\mu m$  großen Zellen ergibt, lässt sich durch das ungleichere Verhältnis  $\frac{C_{GS}}{C_{KG}}$  erklären<sup>17</sup>. Ein Kapazitätsverhältnis  $\ll 1$  bewirkt ebenfalls eine höhere Empfindlichkeit des Kompensationsmechanismus gegenüber absoluten Kapazitätsschwankungen.

In Abbildung 6.12 ist die Streuung der Adressierspannung in Abhängigkeit von der 2-dimensionalen Kantenverschiebung  $\sigma_b$  und in Abbildung 6.13 von der 1-dimensionalen Kantenverschiebung  $\sigma_{b'}$  dargestellt. Die 2-dimensionale Kantenverschiebung bedeutet eine Streuung der absoluten Widerstands- und Kapazitätswerte, so dass die Adressierspannung mit sinkender Zellgröße stärker streut. Die relative Streuung nimmt mit abnehmenden Kapazitäts- und Widerstandswerten der Zeilenleitungen und Kapazitäten innerhalb der Pixelzelle zu. Die Streuung durch die 1-dimensionale Kantenverschiebung ist sehr stark von der Geometrie der einzelnen Layoutebenen abhängig, so dass eine generelle Abhängigkeit von der Zellgröße nicht zu erkennen ist. Die Streuung kann durch bestimmte Layoutrichtlinien verringert werden, die jedoch insbesondere bei den hier vorliegenden Speicherzelle aufgrund der eingeschränkten Größe häufig nicht angewendet werden können [61].

---

<sup>17</sup>  $17\mu m \rightarrow \frac{C_{GS}}{C_{KG}} = 0,32$  und  $20\mu m \rightarrow \frac{C_{GS}}{C_{KG}} = 0,17$  (siehe Tabelle 6.3)



— — — 16  $\mu\text{m}$  Pixel    — · — 17  $\mu\text{m}$  Pixel    ——— 20  $\mu\text{m}$  Pixel

Abbildung 6.11: Graph des Spannungsfehlers in Abhängigkeit von der Gateoxidicke  $\sigma_{d_{ox}}$

Standardabweichung	$3 \sigma_{d_{ox}}$	$3 \sigma_b$	$3 \sigma_{b'}$	$3 \sigma_{\rho_{poly}}$
Technologiewert	5 nm	80 nm	200 nm	1,5 $\Omega$

Tabelle 6.4: Standardabweichungen der technologischen Streuungen .

Der Einfluss der Schwankung des spezifischen Widerstandes der Polysilizium-Leitungen kompensiert sich aufgrund des Kompensationsmechanismus, wie bereits in Kapitel 3.3.2 in (3.55) beschrieben.

Die verwendete Technologie ist hinsichtlich der oben angeführten Parameter untersucht worden. Als Ergebnis liegen die Streuungen der Oxidicke  $\sigma_{d_{ox}}$  und der Kantenverschiebungen  $\sigma_b$  und  $\sigma_{b'}$  vor. Tabelle 6.4 zeigt die Werte für die dreifache Standardabweichung  $3 \sigma$  der verwendeten Technologie. Aus diesen Werten ergibt sich für die betrachteten Pixelzellen ein resultierender Adressierfehler, wie er in Tabelle 6.5 dargestellt ist. Die aufgeführten Spannungswerte beschreiben die Streuung der in die Speicherzellen eingeschriebenen elektrischen Spannungen über das gesamte Bildfeld. Der Abschätzung liegen die technologischen Streuungen aus Tabelle 6.4 zugrunde.

Der gesamte Fehler aus Tabelle 6.5 wird durch quadratische Addition der Einzel-

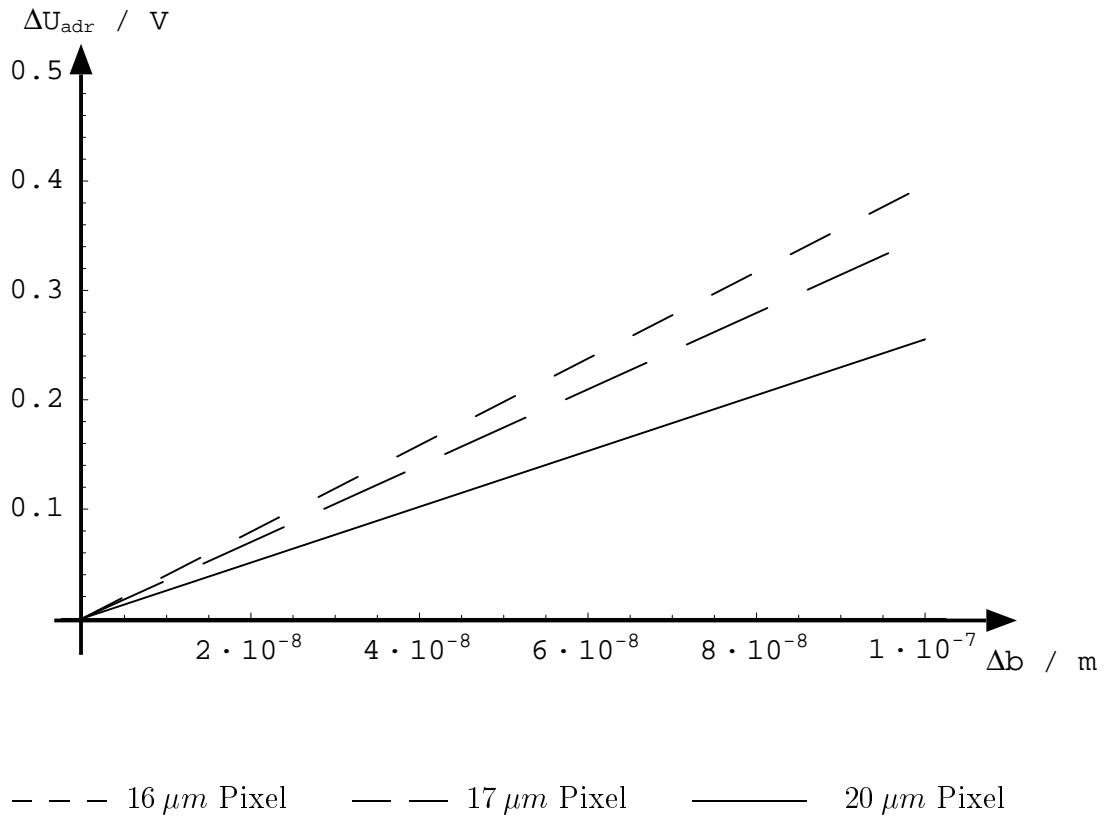


Abbildung 6.12: Graph des Spannungsfehlers in Abhängigkeit von der Kantenverschiebung  $\sigma_b$

Pixelgröße	16 $\mu m \times 16 \mu m$	17 $\mu m \times 17 \mu m$	20 $\mu m \times 20 \mu m$
$3 \sigma_{U_{adr}}$	0,76 V	0,53 V	0,54 V

Tabelle 6.5: Standardabweichung der Adressierspannung bei den technologischen Streuungen aus Tabelle 6.5

fehler, verursacht durch Oxiddickenschwankung und Kantenverschiebung, gebildet.

Wie in Kapitel 4 gezeigt, ist die Speicherzeit abhängig von den herrschenden Leckströmen und der zur Verfügung stehenden Speicherkapazität. Die resultierende Speicherkapazität ergibt sich aus der Summe der Zellkapazität  $C_Z$  und den Koppelkapazitäten  $C_G$ ,  $C_{KG}$  und  $C_{Sp}$ . In Tabelle 6.6 sind die herrschenden Kapazitäten für die realisierten Pixelzellen aufgeführt.

Um die auftretenden Leckströme abzuschätzen, wird der Flächenanteil pro Pixelelement berechnet, der nicht durch eine vorhandene Abschirmung der Verdrahtungsebenen geschützt ist. Dies entspricht genau den Flächen, in denen das einfallende Licht ungehindert bis ins Substrat eindringen kann und dort entsprechende Leckströme verursacht.

In Tabelle 6.7 sind die entsprechenden Flächenverhältnisse von  $16 \mu m \times 16 \mu m$ ,

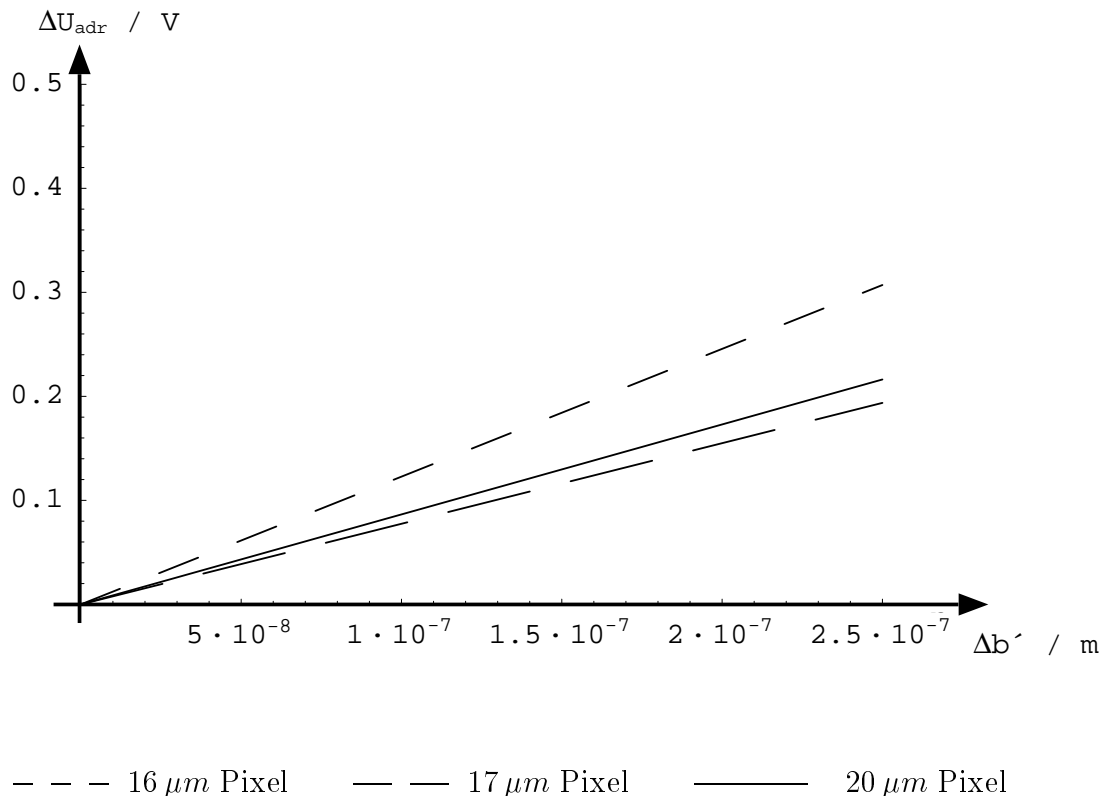


Abbildung 6.13: Graph des Spannungsfehlers in Abhängigkeit von der Kantenverschiebung  $\sigma_b$

Pixelgröße	16 $\mu\text{m} \times 16 \mu\text{m}$	17 $\mu\text{m} \times 17 \mu\text{m}$	20 $\mu\text{m} \times 20 \mu\text{m}$	24 $\mu\text{m} \times 24 \mu\text{m}$
$C_{Store}$	14,204 fF	16,257 fF	29,513 fF	45,06 fF

Tabelle 6.6: Speicherkapazitäten der einzelnen Pixelvarianten

17  $\mu\text{m} \times 17 \mu\text{m}$ , 20  $\mu\text{m} \times 20 \mu\text{m}$  und 24  $\mu\text{m} \times 24 \mu\text{m}$  großen Pixelzellen aufgeführt. Die Layouts dieser Zellen sind in Anhang B.2 dargestellt.

Zwar treten an den Rändern der abdeckenden Metallebenen Beugungseffekte auf, die eine Verbreiterung des Lichtes auch jenseits der offenen Flächen verursachen. Zum einen sind diese Beugungseffekte in der Praxis sehr gering und zum anderen werden im folgenden die Strahlungsleistungen betrachtet, die in die entsprechenden Öffnungen eindringen. Die resultierende in das Substrat einfallende Leistung ist jedoch von etwaigen Beugungseffekten unbeeinflusst, da dadurch zwar die geometrische Verteilung der Leistung verändert wird der Betrag jedoch konstant bleibt. Im folgenden wird eine Abschätzung der erreichbaren Speicherzeit für verschiedene Strahlungsleistungen und Pixellayouts durchgeführt.

Wie in Kapitel 4.3 gezeigt, treten die höchsten Leckströme bei der größten Adresserspannung auf. Aus der maximalen Ansteuerspannung und den Dotierungskonzentrationen der Diffusions- und Wannengebiete ergibt sich die maximale Ausdeh-



Pixelgröße	$16 \mu m \times 16 \mu m$	$17 \mu m \times 17 \mu m$	$20 \mu m \times 20 \mu m$	$24 \mu m \times 24 \mu m$
$A_{Pixel}$	$256 \mu m^2$	$289 \mu m^2$	$400 \mu m^2$	$576 \mu m^2$
$A_{offen}$	$19,2 \mu m^2$	$22,32 \mu m^2$	$25,92 \mu m^2$	$16 \mu m^2$

Tabelle 6.7: Lichtabschirmung der einzelnen Pixelvarianten

nung der Raumladungszone  $W_S$ . Abbildung 6.14 zeigt die Abhängigkeit der Raumladungszone des Drain-Wannen-Überganges von der anliegenden Ansteuerspannung. Die Werte für die Störstellenkonzentrationen  $N_A$  und  $N_D$  sind der Spezifikation der verwendeten CMOS-Technologie entnommen.

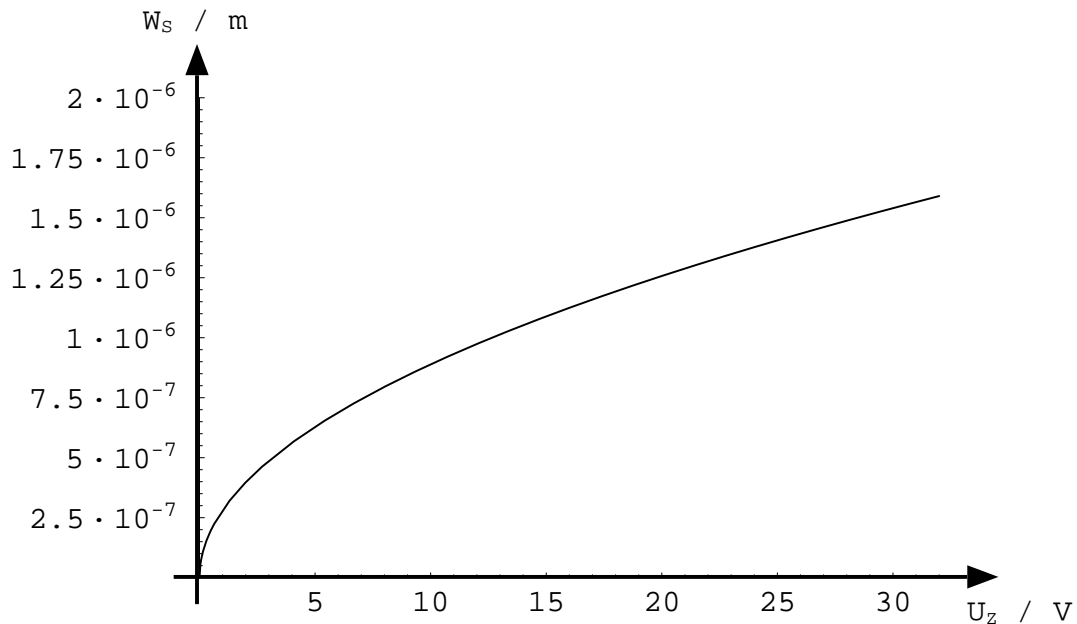


Abbildung 6.14: Graph der Raumladungsausdehnung in Abhängigkeit von der Spannung auf dem Speicherknoten der Pixelzelle für  $N_A = 1,4 \cdot 10^{16} cm^{-3}$  und  $N_D = 4,9 \cdot 10^{16} cm^{-3}$

Wie zu erkennen ist, beträgt die Breite der Raumladungszone bei maximalen Ansteuerspannungen von  $U_z = 32 V$  bis zu  $2 \mu m$ . Da die Dotierung der Wanne  $N_A$  deutlich niedriger ist, als die Dotierung des Drain-Gebietes, dehnt sich die Raumladungszone auch hauptsächlich in Richtung der Wanne aus.

Für die Diffusionslänge  $L_n$  der Elektronen in der p-dotierten Wanne ergeben sich Werte von einigen  $100 \mu m$ . Daraus folgt, dass bei den betrachteten Pixelgrößen sämtliche innerhalb der Pixelzelle erzeugten Ladungsträger zu dem Leckstrom des Speicherknotens beitragen können.

Die optische Leistung  $P_{opt,0}$ , die letztendlich zum Leckstrom in einer Pixelzelle beiträgt, ergibt sich aus der Bestrahlungsstärke  $E_{Matrix}$  und der aktiven Matrixfläche

$A_{Matrix}$ .

$$P_{opt,0} = \frac{A_{Pixel}}{A_{offen}} \cdot \frac{E_{Matrix} A_{Matrix}}{N_{Pixel}} \quad (6.16)$$

Unter der hier zutreffenden Annahme, dass die gesamte auf die Substratoberfläche auftreffende optische Strahlungsleistung  $P_{opt,0}$  Ladungsträger erzeugt, ergeben sich maximale Leckströme nach den Zusammenhängen aus Kapitel 4.3. Abbildung 6.15 zeigt die auftretenden Leckströme für die in Tabelle 6.7 beschriebenen Layouts. Es wird dabei eine Bestrahlungsstärke von  $E_{Matrix} = 500 \frac{mW}{cm^2}$  bei  $\lambda = 250 nm$  angenommen.

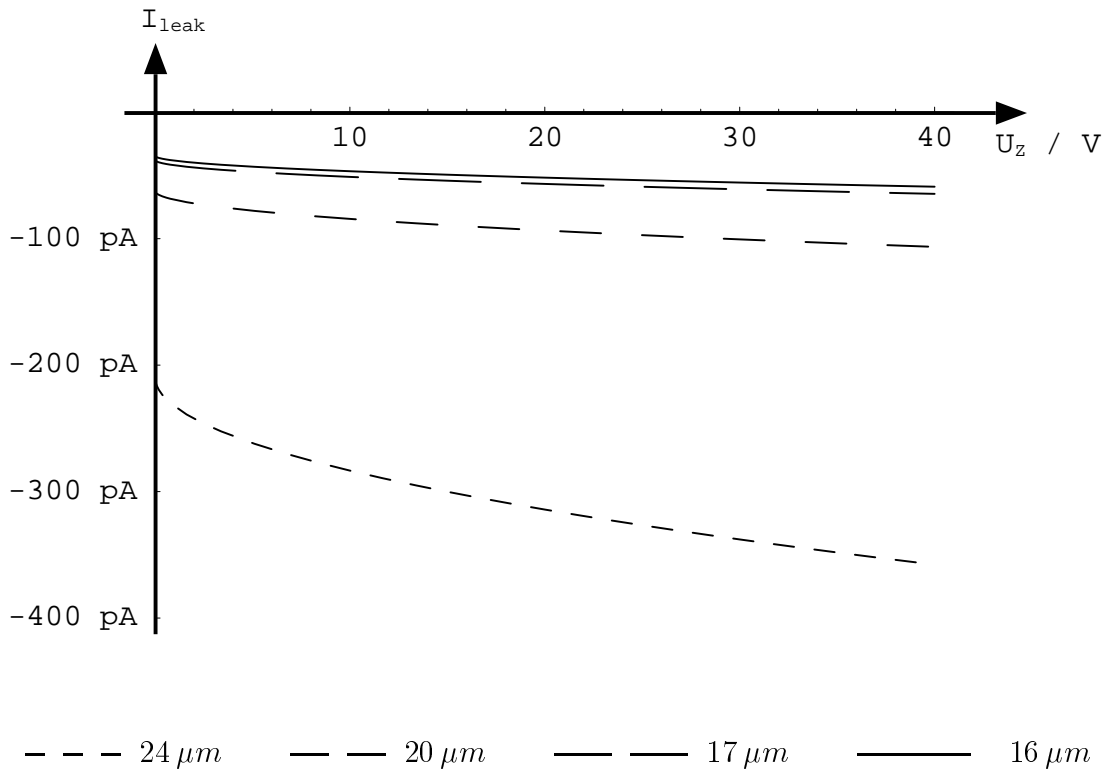


Abbildung 6.15: Graphen der Leckströme für verschieden große Pixellayouts

Anhand der resultierenden Leckströme für die Speicherzellen, kann der Spannungsabfall bestimmt werden. Da hier nur kleine Änderungen der Spannung betrachtet werden, ist ein linearer Ansatz des auftretenden Spannungsabfalls sinnvoll:

$$\Delta U_Z = \frac{I_{leak}}{C_{Store}} \quad (6.17)$$

Der entsprechende dynamische Spannungsverlauf für die betrachteten Pixelgrößen ist in Abbildung 6.16 dargestellt.

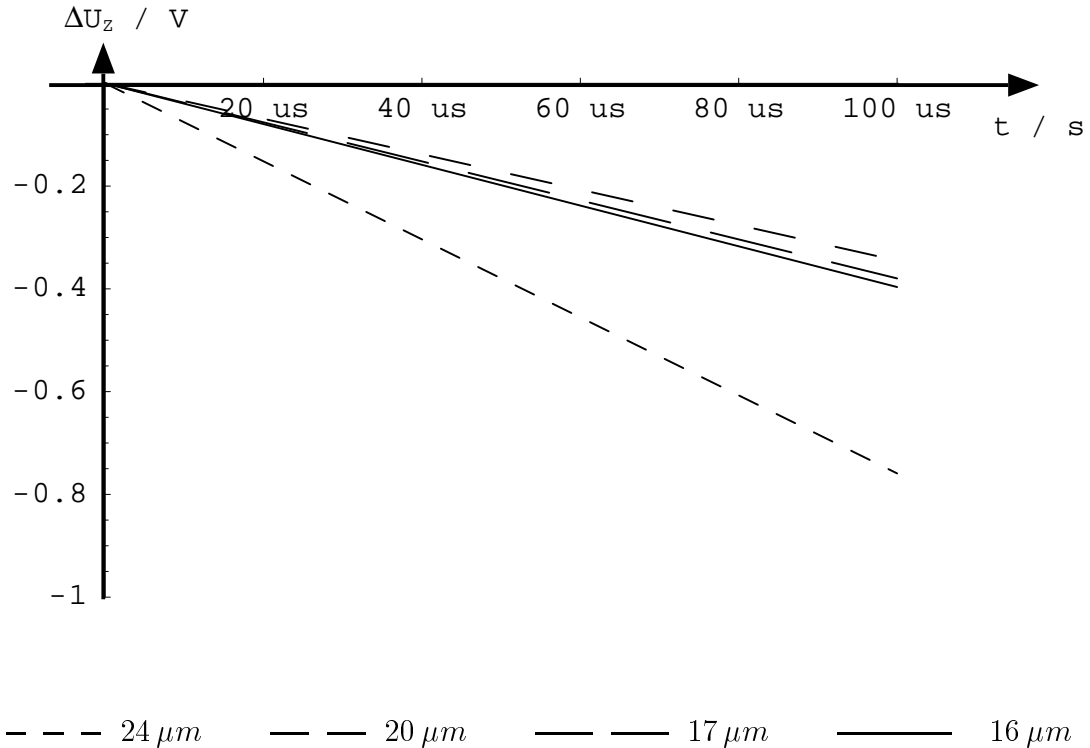


Abbildung 6.16: Graphen der Spannungsverläufe für verschieden große Pixellayouts

Pixelgröße	16 $\mu m \times 16 \mu m$	17 $\mu m \times 17 \mu m$	20 $\mu m \times 20 \mu m$
$3 \sigma_{U_{adr}}$	0,77 V	0,54 V	0,55 V

Tabelle 6.8: Resultierende Streuung der elektrischen Ansteuerspannung von Flächenlichtmodulatoren mit verschiedenen Pixelgrößen

Aus den dargestellten Graphen kann nun für eine vorgegebene Speicherzeit die erreichbare Ansteuergenauigkeit bestimmt werden. Die Streuung der Ansteuerspannungen ergibt sich aus der zeitlichen Differenz, des Einschreibens der Adressierspannung der ersten und der letzten Speicherzelle.

Das heißt die resultierende Streuung der Ansteuerspannung ergibt sich aus der statistischen Summe der Fehler aus Tabelle 6.5 und den Spannungsfehlern, die sich aus der Entladung ergeben. Der Spannungsabfall durch die Zellentladung ist abhängig von der Zeitspanne, die während eines Adressierzyklusses verstreicht und der Beleuchtungsstärke, mit der der Lichtmodulator bestrahlt wird. In Tabelle 6.8 sind die resultierenden Spannungsfehler für die realisierten Lichtmodulatoren aufgeführt. Zugrunde gelegt ist eine Adressierzeit von  $T_{Matrix} = 1,6 ms$ , eine maximale Ansteuerspannung von  $U_{adr,max} = 32 V$  und eine Bestrahlungsstärke von  $E_{Matrix} = 0,1 \frac{W}{cm^2}$ .

Ein weiteres Beleuchten des Lichtmodulators ohne erneute Adressierung der Pi-

xelemente, führt zu einer weiteren gleichmäßigen Entladung aller Pixel. Da Bildelemente mit hoher Ansteuerspannung stärker entladen werden als andere, macht sich dieser Effekt in einem verminderten Kontrast bemerkbar.

Zusammengefasst ist die Ansteuergenauigkeit und damit die maximal mögliche Zeitspanne bis zum erneuten Adressieren (Refresh) von folgenden Größen abhängig:

**Pixelgröße und -layout:** Durch das Pixellayout wird zum einen die Einkopplung von Takten in den analogen Speicherknoten bestimmt. Zum anderen legt die zur Verfügung stehende Speicherkapazität die Empfindlichkeit der Pixelzelle gegenüber der Beleuchtungsstärke fest.

**Adressierspannung:** Die maximal notwendige Adressierspannung ist durch die Spiegeltechnologie und die für die Applikation benötigte Auslenkung der Aktoren vorgegeben. Die maximale Adressierspannung bestimmt den absoluten Spannungsfehler, der durch Takteinkopplung entsteht. Der Einfluss auf die Leckströme und damit auf die Speicherzeit der Pixelzelle ist in der Regel gering.

**Bildfeldgröße:** Die Bildfeldgröße bestimmt die minimale Adressierzeit aufgrund der auftretenden Leitungskapazitäten. Hohe Adressierzeiten vergrößern den Einfluss von lichtinduzierten Leckströmen auf die Genauigkeit.

**Bestrahlungsstärke:** Die Bestrahlungsstärke begrenzt bei zeitkontinuierlicher Beleuchtung die Speicherzeit der Pixelelemente und somit bei regelmäßigem Refresh der eingeschriebenen Bildinformation die notwendige Refreshrate bzw. die erreichbare Genauigkeit.

Neben den Leckströmen spielt das elektronische Rauschen für die Ansteuergenauigkeit der dynamischen Bildelemente jedoch keine Rolle:

Beim Aufladen der Speicherkapazität  $C_{Store}$  ergibt sich aufgrund des elektronischen Rauschens des Auswahltransistors folgende Rauschspannung:

$$U_N = \frac{kT}{C_{Store}}. \quad (6.18)$$

Anhand der bekannten Speicherkapazitäten (siehe Tabelle 6.6) läßt sich die Streuung der Ansteuerspannung durch elektronisches Rauschen abschätzen. Diese Streuung liegt weit unter den Werten, die sich durch die bereits analysierten Effekte, wie technologische Streuungen und dem Lichteinfluß ergeben (Tabelle 6.8 und 6.9).

## 6.4 Messergebnisse

Die im vorigen Kapitel beschriebenen Pixelvarianten sind im Rahmen dieser Arbeit in einem Design realisiert worden. Die entwickelten Schaltungen sind mit den drei verfügbaren Spiegeltechnologien ausgerüstet worden (siehe Kapitel 5.5). Die

Pixelgröße	$16 \mu m \times 16 \mu m$	$17 \mu m \times 17 \mu m$	$20 \mu m \times 20 \mu m$
$U_N$	$540 \mu V$	$505 \mu V$	$375 \mu V$

Tabelle 6.9: Streuung der elektrischen Ansteuerspannung, die sich durch das elektronische Rauschen der integrierten Ansteuerschaltung ergibt

Flächenlichtmodulatoren besitzen ein digitales Dateninterface, das eine einfache Ansteuerung des ICs mit Hilfe eines handelsüblichen PC ermöglicht. Eine ausführliche Auflistung der technischen Daten ist in Anhang B.1 aufgeführt. Die Verbindung zum Rechner erfolgt mit Hilfe eines PCBs<sup>18</sup> und einer Einsteckkarte im Rechner (siehe Abbildungen 6.17 und 6.18).

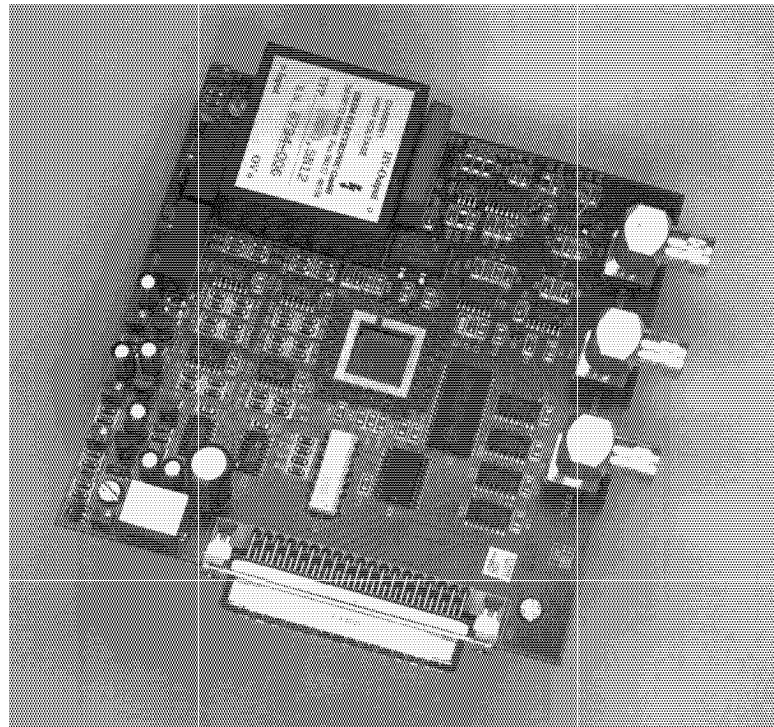


Abbildung 6.17: Board zur Ansteuerung der entwickelten Lichtmodulatoren über einen PC

Auf dem Rechner erfolgt die Steuerung mit Hilfe eines Programms, das die automatische Einstellung der Analogpegel und die Bereitstellung der Daten organisiert. In dem board-internen Speicher (RAM) können bis zu 4 verschiedene Bilder abgelegt werden, die dann nacheinander in den Lichtmodulator eingeschrieben werden. Die Auswahl der abgespeicherten Bilder erfolgt ebenfalls durch das Programm. Alternativ dazu kann ein sogenannter Film in die aktive Matrix eingeschrieben werden, der mehr als 4 Bilder umfasst. Hier fungiert das RAM als Pufferspeicher zwischen PC und Matrix. Die Daten sowohl für die Einzelbildadressierung als auch für den

<sup>18</sup>PCB: Printed Circuit Board

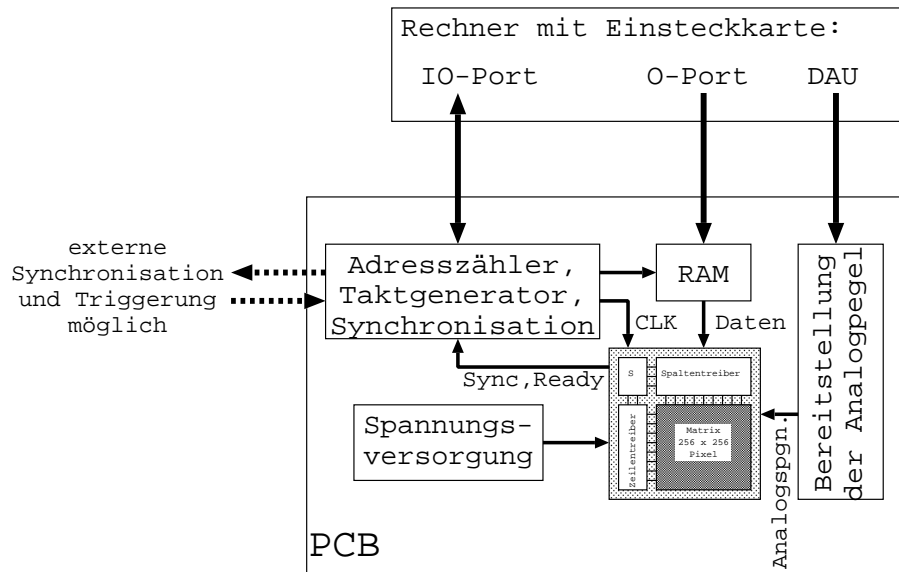


Abbildung 6.18: Blockschaltbild der Ansteuerung der Flächenlichtmodulatoren mit Hilfe eines Rechners

Versorgungsspannung, digital	5 V
Versorgungsspannung, analog	40 V
mögliche Ansteuerspannung	0 ... 32 V
Anzahl Spannungspegel	16
maximale Taktfrequenz	20 MHz

Tabelle 6.10: Elektrische Parameter des Flächenlichtmodulators

Film können in Form von Bitmap-Dateien bereitgestellt werden, die kompatibel zum Standard des Betriebssystems MS-Windows sind. Einen Screenshot des Programms zur Ansteuerung der Flächenlichtmodulatoren zeigt Abbildung 6.19.

Werden Bilder aus dem RAM in den Lichtmodulator geladen, so kann die minimal mögliche Adressierzeit des angesteuerten Modulators erreicht werden.

Durch Implementierung des in Kapitel 6.1.1 dargestellten Pipeline-Konzeptes können Wartezyklen beim Einlesen und Dekodieren der Ansteuerdaten vermieden werden. Die maximale Taktrate der digitalen Dateneingänge und Dekodierlogik wird durch einen Test mit digitalen Testpattern bestimmt und verifiziert. Aus der maximalen Datenrate der digitalen Eingänge ergibt sich die minimale Adressierzeit, wie in Kapitel 6.2 bereits hergeleitet.

Das realisierte Design ist für eine maximale Taktrate von 20 MHz und 16 verschiedenen Ansteuerspannungen für jedes Pixel ausgelegt. Diese und weitere elektrische Parameter sind in Tabelle 6.10 angegeben.

Für eine Anzahl von  $256 \times 256$  Bildelementen ergibt sich so eine Datenrate von 32 MByte/s und damit eine minimale Adressierzeit von 1,64 ms. Tabelle 6.11 fasst die wichtigsten Eigenschaften und Messwerte des Dateninterfaces zusammen.

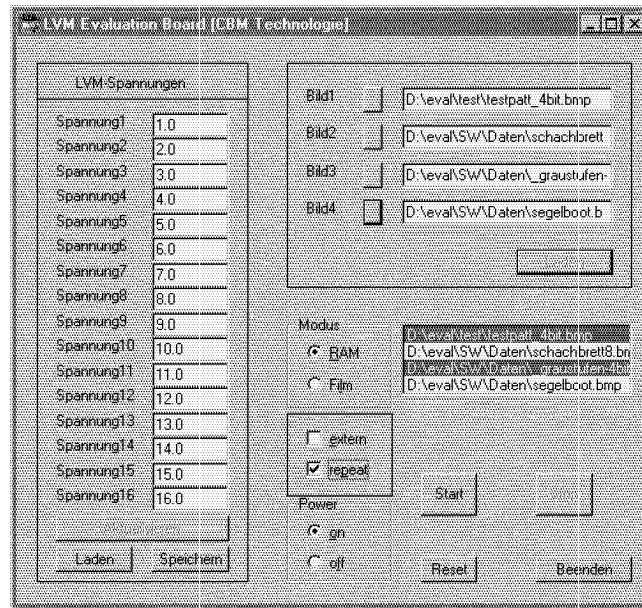


Abbildung 6.19: Screenshot des Programms zur Ansteuerung der entwickelten Lichtmodulatoren

Matrixgröße	256 × 256 Pixel
Taktfrequenz	20 MHz
Anzahl Dateneingänge	8
Adressierzeit	1,64 ms
maximale Bildwiederholrate	600 Hz

Tabelle 6.11: Bestimmung der Adressierzeit für die realisierte Matrixkonfiguration

Im Fall der realisierten Flächenlichtmodulatoren mit 256 Spalten und Zeilen bei 8 Dateneingängen ist die Adressierzeit durch das Dateninterface vorgegeben und wird noch nicht durch Signallaufzeiten auf den Zeilenleitungen begrenzt.

Mit Hilfe des entwickelten Rechnerinterfaces sind mehrere Messungen und Belichtungstests durchgeführt worden. Die nachfolgend dargestellten Belichtungstest sind mit einem System durchgeführt worden, wie es in Abbildung 2.1 bereits dargestellt wurde. Dabei ist mit Hilfe der Flächenlichtmodulatoren ein Bild auf einen mit Photolack versehenen Wafer belichtet worden. Die entwickelten Strukturen sind anschließend in einem Raster-Elektronen Mikroskop (REM) hinsichtlich der Abbildungseigenschaften untersucht worden.

In Abbildung 6.20 ist die Oberfläche eines Flächenlichtmodulators mit verbundenen Pyramidenelementen der CBM-Technologie dargestellt. Das Oberflächenprofil ist mit Hilfe eines Weißlichtinterferometers gemessen und anschließend in ein 3-dimensionales Oberflächenprofil umgesetzt worden. Dieses Mess- und Analyseprinzip ist speziell für die Charakterisierung von Flächenlichtmodulatoren am IMS entwickelt worden [68]. Wie gut zu erkennen ist, konnte durch die in Kapitel 5.4

beschriebenen Verfahren eine signifikante Verbesserung der Oberflächenplanarität erreicht werden, die zur Modulation von kleinen Wellenlängen notwendig ist.

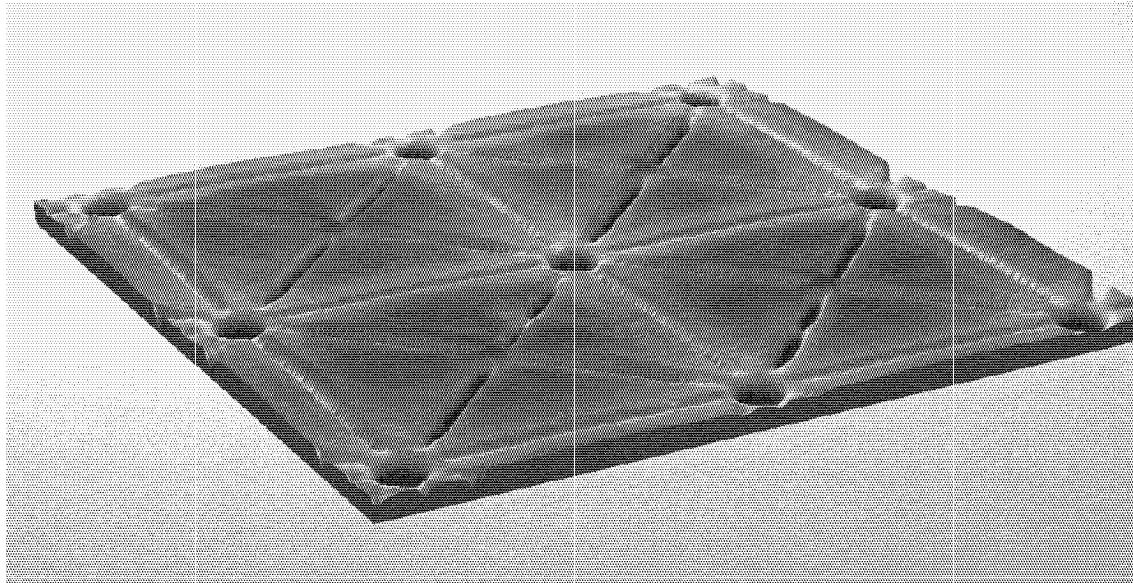


Abbildung 6.20: Oberfläche nicht ausgelehter Mikrospiegel

Das Oberflächenprofil von ausgelehten Mikrosiegeln in der gleichen Technologie zeigt Abbildung 6.21. Hier ist eine einzelne Reihe von Pixeln voll angesteuert worden. Die erreichte Deformation liegt in Bereich von  $150\text{ nm}$ , wie anhand der Legende abgelesen werden kann. Anhand dieser Messung ist auch zu erkennen, dass ein Übersprechen zwischen benachbarten ausgelehten und nicht ausgelehten Pixeln nicht nachweisbar ist.

In Abbildung 6.22 ist die belichtete Lackstruktur eines eingeschriebenen schwarz-weiß Bildes dargestellt. Die hellen Figuren stellen die unbelichteten Lackstrukturen dar.<sup>19</sup> Verwendet wurde ein Lichtmodulator mit  $20\text{ }\mu\text{m}$  großen Pixelelementen. Deutlich ist zu erkennen, dass sich aus dem Verkleinerungsmaßstab  $1 : 100$  eine minimale Auflösung von  $200\text{ nm}$  ergibt. So zeigt die mittlere Spitze des Buchstaben *M*, die aus einem nicht angesteuerten Pixel besteht, genau die minimale Strukturgröße von  $200\text{ nm}$ . Die inversen Daten, deren Belichtung in Abbildung 6.23 dargestellt ist, zeigen, dass die minimale Auflösung auch bei einzelnen angesteuerten Pixeln erreicht wird.

Die bereits erwähnte Verbesserung der lithographischen Auflösung durch Verwendung von Graustufen ist in der nächsten Abbildung dargestellt (Abbildung 6.24). Die beiden unteren waagerechten Balken haben jeweils drei Ausbuchtungen nach unten. Der rechte Teil ist dabei voll angesteuert, das heißt die Pixel besitzen die gleiche Ansteuerspannung wie die Pixel innerhalb des waagerechten Balkens. In der

<sup>19</sup>Es wurde ein Negativlack verwendet, so dass die hellen Figuren den nicht angesteuerten Pixeln entsprechen.



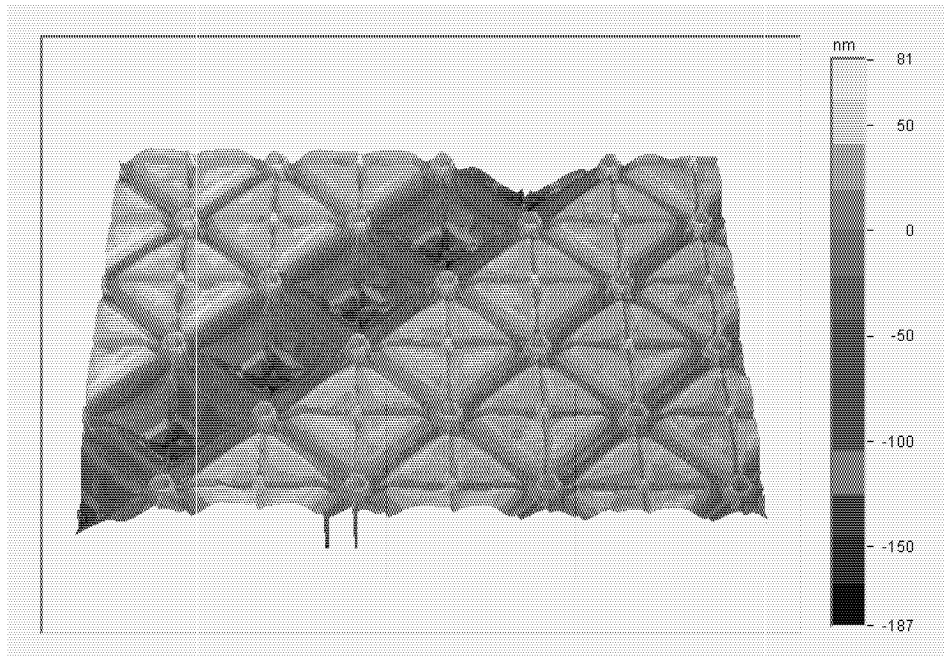


Abbildung 6.21: Oberflächenprofil bei einer angesteuerten Pixelreihe

Mitte liegt  $\frac{2}{3}$  und am linken Rand dann  $\frac{1}{3}$  der elektrischen Spannung an. Deutlich ist zu erkennen, dass die Strukturbreite der belichteten Figur mit zunehmender Ansteuerung größer wird. Dieser Effekt tritt aufgrund der Verschiebung des Verlaufes der Bestrahlungsstärke auf dem Belichtungstarget auf. Da der verwendete Photolack bei einer definierten Bestrahlung belichtet wird, verschiebt sich mit der Kante der Bestrahlungsstärke auch die Kante der belichteten Figur im Photolack. Wie bereits in Kapitel 2.2 erläutert, wird die Graustufenmodulation zur Verbesserung der lithographischen Auflösung in zukünftigen Belichtungssystemen Verwendung finden.

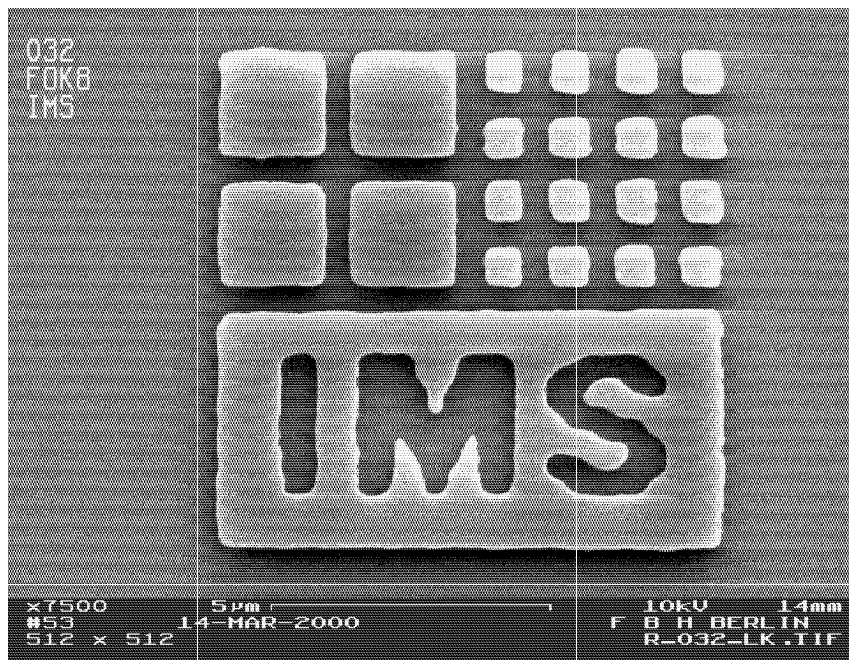


Abbildung 6.22: REM Aufnahme von belichteten Strukturen im Photolack

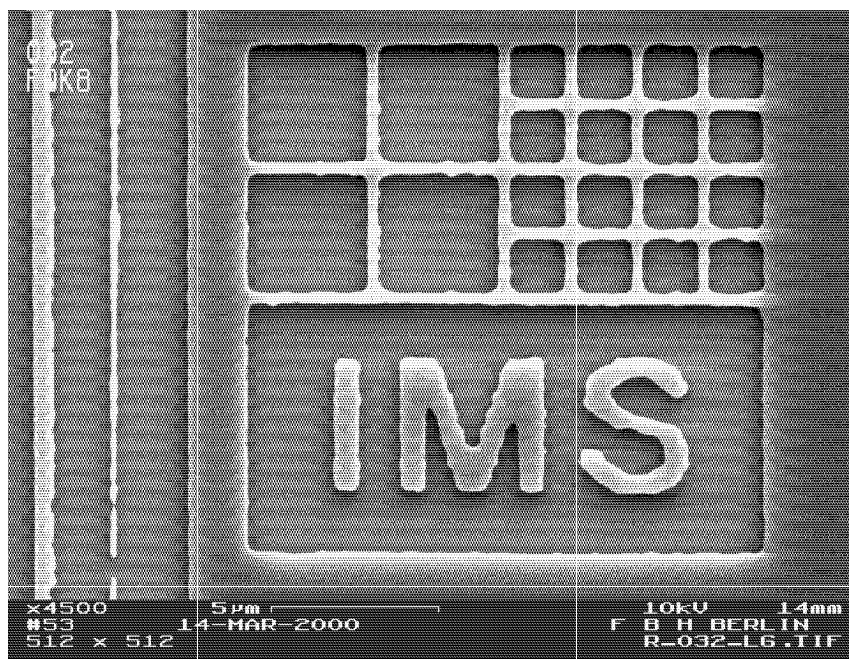


Abbildung 6.23: REM Aufnahme der invertierten Strukturen im Photolack

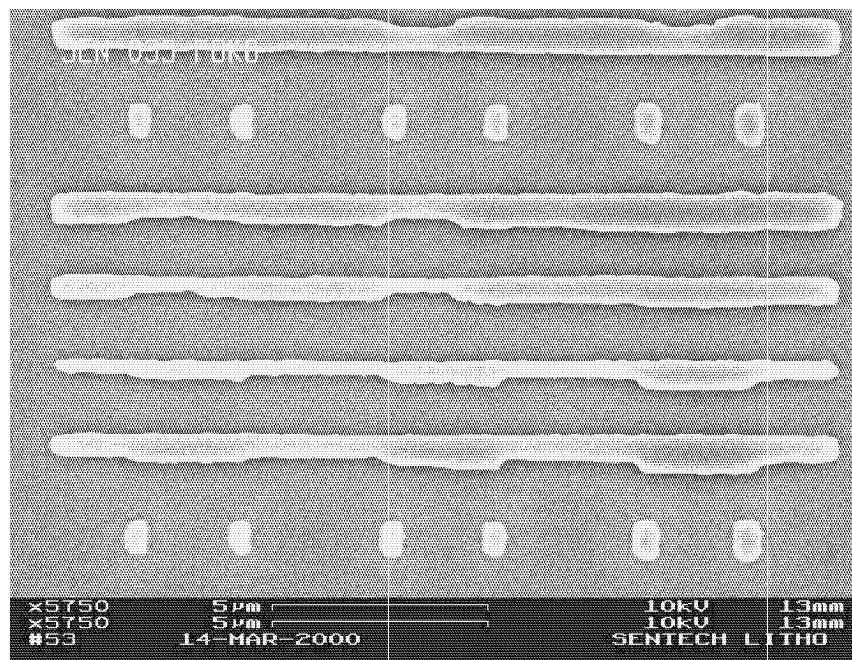


Abbildung 6.24: REM Aufnahme einer hochauflösenden Graustufenabbildung



## 7 Zusammenfassung und Ausblick

Mikromechanische Flächenlichtmodulatoren werden bereits für Projektionsdisplays eingesetzt, wo sie ihre Vorteile gegenüber herkömmlichen Flüssigkristallmodulatoren ausspielen. Der Hauptvorteil liegt in der Modulation höherer Strahlungsleistungen, die eine größere Helligkeit und einen besseren Kontrast des projizierten Bildes ermöglichen. In anderen Anwendungsbereichen, wie der maskenlosen Mikrolithographie und in adaptiven Optiken (z.B. zur Wellenfrontkorrektur) sind bisher nur vereinzelt mikromechanische Lichtmodulatoren eingesetzt worden. Dies liegt hauptsächlich in den höheren Anforderungen solcher Bauelemente gegenüber den zuvor genannten Projektionsmodulatoren begründet. Zu diesen erweiterten Anforderungen zählen zum Beispiel die Modulation von UV-Licht oder die analoge Ansteuerung einzelner Bildelemente. Die bisherigen Entwicklungen mikromechanischer Lichtmodulatoren basieren auf passiv angesteuerten Matrixanordnungen, die eine deutlich geringere Komplexität (Pixelanzahl, Bildwiederholrate) besitzen, als die aktiv angesteuerten Matrizen für die Projektionsanwendungen.

Im Rahmen dieser Arbeit wurde ein Schaltungskonzept vorgestellt, das eine aktive Matrixansteuerung für integrierte, mikromechanische Flächenlichtmodulatoren realisiert. Zu den neuen Eigenschaften dieses Schaltungskonzeptes gehören die analoge Ansteuerung von mikromechanischen Aktoren und die Möglichkeit, auch Licht im UV-Bereich zu modulieren. Diese Eigenschaften erlauben zusammen mit der Flexibilität des entwickelten Konzeptes nun auch einen Einsatz von mikromechanischen Flächenlichtmodulatoren in anderen Anwendungsgebieten als der Displaytechnologie. Zu diesen neuen Anwendungsgebieten gehören die maskenlose Mikrolithographie und adaptive Optiken, zum Beispiel zur Wellenfrontkorrektur.

Zunächst wurde der prinzipielle Aufbau eines Flächenlichtmodulators sowie die Anforderungen in den verschiedenen Anwendungsgebieten dargestellt. Anschließend sind verschiedene Ansteuerkonzepte für mikromechanische Aktoren verglichen worden. Die elektrostatische Ansteuerung mechanischer Aktoren ist dabei am besten für eine vollständige Integration von Aktoren und Ansteuerung geeignet. Der Vergleich von passiven und aktiven Ansteuerkonzepten hat gezeigt, dass nur mit einer aktiven Adressierung die hohen Anforderungen an einen Flächenlichtmodulator zur Mikrolithographie oder zur Wellenfrontkorrektur erfüllt werden können (hohe Pixelanzahl, UV-Licht Modulation, Analogbetrieb).

Die Analogfähigkeit der verwendeten aktiven Matrixadressierung mit dynamischen Pixelelementen wurde anhand von theoretischen Betrachtungen eines Adressiervorganges nachgewiesen. In den analytischen Berechnungen sind neben den parasitären Bauelementen der CMOS-Technologie auch die technologischen Streuungen berücksichtigt worden, so dass die Ergebnisse bezüglich der Ansteuergenauigkeit auch für die Produktentwicklung von mikromechanischen Flächenlichtmodulatoren relevant sind.

Eine wichtiger Parameter der dynamischen Aktoransteuerung ist die Speicherzeit, nach der ein Refresh notwendig ist. Diese Speicherzeit wird maßgeblich von den auf-

tretenden Leckströmen innerhalb der Pixelzelle bestimmt. Die Leckströme können aufgrund von lichtinduzierten Ladungsträgern um mehrere Größenordnungen über dem normalen Maß verpackter integrierter Schaltungen liegen. Zunächst wurden die grundlegenden Vorgänge bei der Lichtabsorption im Halbleiter kurz dargestellt und auf den hier relevanten Fotoeffekt näher eingegangen. Die kritischen Schaltungsknoten in einer dynamischen Pixelzelle, die die Speicherzeit beeinflussen, sind bestimmt worden. Eine detaillierte Analyse der auftretenden Fotoströme zeigte die erreichbare Speicherzeit in Abhängigkeit von der Beleuchtungsstärke, der Lichtwellenlänge und dem Pixeldesign. Anhand der Ergebnisse konnten weitere Maßnahmen zur Verminderung der Lichtempfindlichkeit und zur Verbesserung der Speicherzeit dargestellt werden.

Es wurde gezeigt, dass das Konzept einer dynamischen (Pixel-) Speicherzelle geeignet ist, die große Bandbreite an Kennwerten zu erfüllen, die sich aus dem Einsatz eines Flächenlichtmodulators in der Mikrolithographie oder in einem adaptiven, optischen System ergeben. Zu den Kennwerten gehören neben den elektrischen Parametern wie Bildwiederholrate und Adressiergenauigkeit auch weitere physikalische Größen wie die Oberflächenplanarität, an die hohe Anforderungen insbesondere in der hochauflösenden Mikrolithographie zu stellen sind.

Zusammen mit der Integration eines Polier-Prozesses in die verwendete CMOS-Technologie konnte durch Einfügen von zusätzlichen Layoutfiguren die Planarität des Flächenlichtmodulators verbessert werden. Die Erzeugung der Füllfiguren konnte im Rahmen dieser Arbeit automatisiert und in den bestehenden Designflow integriert werden.

Ferner wurde gezeigt, dass mit Hilfe der analogen Ansteuerung der Aktoren eine signifikante Verbesserung der lithografischen Auflösung möglich ist, die in entsprechenden Belichtungssystemen der nächsten Generation zum Einsatz kommen wird. Eine Besonderheit des vorgestellten Konzeptes ist die einfache Skalierbarkeit des Layouts, die anwendungsspezifische Bildfeldgrößen ermöglicht und somit die Entwicklungszeit und die Kosten bei der Erschließung neuer Anwendungsgebiete senkt.

Aufbauend auf dem entwickelten Schaltungskonzept sind Demonstratoren hergestellt worden, mit denen die theoretischen Abschätzungen zur Genauigkeit und Bildrate nachgewiesen worden sind. Diese Bauelemente verfügen über ein einfach zu handhabendes Daten- und Steuerinterface, so dass mit Hilfe eines herkömmlichen PCs die Flächenlichtmodulatoren angesteuert werden können. Auf diese Weise ist die Evaluierung neuer Anwendungsgebiete für mikromechanische Flächenlichtmodulatoren einfach durchzuführen.

Weitere Entwicklungsmöglichkeiten bestehen in der Erhöhung der maximalen Bildwiederholrate. Hier hat sich die Zeitkonstante der Zeilenleitungen aus Polysilizium als begrenzendes Element gezeigt. Die Einführung einer zusätzlichen Metalisierungsebene würde eine weitere Verbesserung bewirken. Die dadurch mögliche zusätzliche Verstärkung der Lichtabschirmung lässt eine Erhöhung der Speicherzeit und somit auch der Ansteuergenauigkeit erwarten.

Aus schaltungstechnischer Sicht wäre die Einführung analoger Stromeingänge sinnvoll, da damit die Begrenzung des Dateninterfaces auf die Schreibgeschwindigkeit der Graustufenansteuerung bei hochauflösenden Belichtungssystemen wegfallen würde. Im Gegensatz zu Spannungseingängen spielt die unvermeidbare Eingangskapazität der Bauelemente dann nur noch eine untergeordnete Rolle für die Datenrate des Interfaces.





## A Herstellungsprozesse der Lichtmodulatoren

### A.1 Die Hochvolt-CMOS Technologie

In Tabelle A.1 sind die Bezeichnungen für die Fotomasken der CMOS-Technologie und der drei Spiegeltechnologien VCL, CBM und MLM aufgeführt. Innerhalb der CBM-Technologie werden noch drei weitere Varianten aufgrund verschiedener Spiegelgeometrien unterschieden (siehe Kapitel 5.5.2).

Bedeutung	CMOS	VCL	CBM	MLM
Justiermarken	O			
n-dotierte Wanne	J			
p-dotierte Wanne	E			
Drainextension NMOS	AN			
Kanalstopper n-Wanne	S			
Drainextension PMOS	AP			
Kanalstopper p-Wanne	T			
Gateoxid	U			
Polysilizium	D			
S/D-Gebiete NMOS	N			
S/D-Gebiete PMOS	P			
Kontakt G → N,P,D	F			
Metall 1	G			
Kontakt M → G	F			
Metall 2		MV	MP,MT,MS	MM
Bondpadöffnung	H			
Inverse M		IV	IP,IT,IS	IM
Remove Testpad		RV		
Stopper			WP,WT,WS	
Alu-Spiegel		UV	UP,UT,US	
Schutz vor Montage		VV		
Hohlraumstrukturierung			XP,XT,XS	
Kontakt UM → MM				YM
Gitterelektrode				UM
Bildfeld				KM

Tabelle A.1: Tabelle mit den Maskenbezeichnungen der verwendeten Technologien

Die folgende Tabelle beschreibt den Ablauf der verwendeten CMOS-Technologie.

Nr.	Maske	Fertigungsschritt
1		Rückseitenversiegelung
2	O	Fototechnik Maske O
3		Ätzen der Justiermarken
4	J	Fototechnik Maske J
5		Implantation Phosphor für n-dotierte Wanne
6	E	Fototechnik E
7		Implantation Bor für p-dotierte Wanne
8		Diffusion und Oxidation (Wannenoxid)
9		Ätzen des Wannenoxids
10		Oxidation (Padoxid)
11	AN	Fototechnik Maske AN
12		Implantation Phosphor für Drainextension NMOS
13		Diffusion
14	S	Fototechnik Maske S
15		Implantation Phosphor für Kanalstopper n-Wanne
16		Abscheidung LP-Nitrid
17	U	Fototechnik Maske U
18		Oxidation Feldoxid
19		Ätzen des LP-Nitrids
20		Oxidation (Padoxid)
21		Temperung
22	AP	Fototechnik Maske AP
23		Implantation Bor für Drainextension PMOS
24	T	Fototechnik T
25		Implantation Bor für Kanalstopper p-Wanne
26		Temperung
27		Oxidation (Gateoxid)
28		Abscheidung Polysilizium
29		Ätzen Rückseite Polysilizium
30		Belegung Polysilizium mit $\text{POCl}_3$
31	D	Fototechnik Maske D
32		Ätzen Polysilizium
33	P	Fototechnik Maske P
34		Implantation Bor für Source/Drain PMOS
35	N	Fototechnik Maske N
36		Implantation Arsen für Source/Drain Gebiete
37		Abscheidung BPSG
38		Freiätzen der Rückseite
<i>Fortsetzung auf der nächsten Seite.</i>		

Nr.	Maske	Fertigungsschritt
39	F	Fototechnik Maske F
40		Ätzen der Kontaktlöcher
41		Abscheidung Metall 1 (Sputtern)
42	G	Fototechnik Maske G
43		Ätzen Metall 1
44		elektrische Vormessung (PATMOS)
45		Abscheidung PE-USG
46		Planarisierung mittels CMP (1. CMP-Schritt)
47		Abscheidung PE-USG
48	L	Fototechnik Maske L
49		Ätzen der Kontaktlöcher
50		Abscheidung Metall 2 (Sputtern)
51	MV,MP,MT,MS,MM	Fototechnik Maske MV,MP,MT,MS,MM
52		Ätzen Metall 2
53		Abscheidung PE-USG
<i>→ Übergang zum Fertigungsablauf der VCL-Spiegeltechnologie.</i>		
54		Planarisierung mittels CMP (2. CMP-Schritt)
55		Abscheidung PE-USG
<i>→ Übergang zum Fertigungsablauf der CBM- und MLM-Spiegeltechnologie.</i>		
56		Abscheiden Passivierung (USG und PE-Nitrid)
57	H	Fototechnik Maske H
58		Ätzen der Passivierung (Bondpadöffnungen)
59		elektrische Endmessung (PATMOS)
60		Schaltungstest (Wafertest)
<i>→ Vereinzelung und Montage</i>		

Tabelle A.2: Fertigungsschritte des Hochvolt-CMOS Prozesses

## A.2 Die Spiegeltechnologien

### A.2.1 Fertigungsablauf der VCL-Technologie

Nr.	Maske	Fertigungsschritt
53	IV	Fototechnik Maske IV
54		Rückätzen des PE-USG
55		Planarisierung mittels CMP (2. CMP-Schritt)
56	H	Fototechnik Maske H
57		Ätzen des PE-USG (Bondpadöffnungen)
58		elektrische Endmessung (PATMOS)
<i>Fortsetzung auf der nächsten Seite.</i>		

Nr.	Maske	Fertigungsschritt
59		Schaltungstest (Wafertest)
60	RV	Fototechnik Maske RV
61		Ätzen der Testpads (Metall 2)
62		Aufschleudern des Elastomers
63		Oberflächenformierung Elastomer
64		Abscheiden Aluminium-Spiegel (Elektronenstrahl-Aufdampfen)
65	UV	Fototechnik Maske UV
66		Ätzen des Aluminium-Spiegels
67	V	Fototechnik Maske V
→ <i>Vereinzelung und Montage</i>		

Tabelle A.3: Fertigungsschritte der VCL-Spiegeltechnologie

### A.2.2 Fertigungsablauf der CBM-Technologie

Nr.	Maske	Fertigungsschritt
56		Abscheidung PE-USG
57	WP,WT,WS	Fototechnik Maske WP,WT,WS
58		Rückätzen PE-USG
59	H	Fototechnik Maske H
60		Ätzen des PE-USG (Bondpadöffnungen)
61		elektrische Endmessung (PATMOS)
62		Schaltungstest (Wafertest)
63		Aufbringen des Spacerlacks
64	XP,XT,XS	Fototechnik Maske XP,XT,XS
65		Strippen des belichteten Spacerlacks
66		Abscheiden Al/Cu-Spiegel (thermisches Aufdampfen)
67	UP,UT,US	Fototechnik UP,UT,US
68		Ätzen Al/Cu-Spiegel
69		Aufbringen des Schutzlackes
70		Chipvereinzelung
71		Strippen des Schutzlackes
72		Untersuchung der Al/Cu-Spiegel
→ <i>Montage</i>		

Tabelle A.4: Fertigungsschritte der CBM-Spiegeltechnologie

### A.2.3 Fertigungsablauf der MLM-Technologie

Nr.	Maske	Fertigungsschritt
56		Abscheidung PE-USG
57	YM	Fototechnik Maske YM
58		Ätzen der Kontaktlöcher
59		Abscheiden Gitterelektrode (Sputtern)
60	UM	Fototechnik Maske UM
61		Ätzen Gitterelektrode
62	KM	Fototechnik Maske KM
63		Freiätzen der Spiegelelektroden (Metall 2)
64	YM	Fototechnik Maske KM
65		Ätzen der TiN-Barriere
64		elektrische Endmessung (PATMOS)
65		Schaltungstest (Wafertest)
66	H	Fototechnik Maske H
67		Ätzen der TiN-Barriere
→ <i>Vereinzelung und Montage</i>		

Tabelle A.5: Fertigungsschritte der MLM-Spiegeltechnologie

## A.3 Entwickelte Algorithmen zur Analyse und Erhöhung des Layoutbedeckungsgrades

Die verwendeten Algorithmen zur Erzeugung und Verknüpfung der Figuren sind in dem rechnergestützten Entwurf weit verbreitet und werden dort hauptsächlich zur Designregel-Überprüfung und Layout-Extraktion verwendet [67]. Die Implementierung erfolgt in SKILL. Hierbei handelt es sich um eine Scriptsprache des Cadence-Design-Systems, die von der Programmiersprache LISP abgeleitet ist und damit gut geeignet ist, um Layoutdaten zu verwalten und zu manipulieren [69].

### A.3.1 Der Algorithmus zur Erzeugung von Füllstrukturen

Die aufzurufende Prozedur heißt *kkLeGenFillStruct* und befindet sich am Ende des Quellcodes. Als Parameter werden die zu behandelnde Ebene (poly, met1 oder met2), die Abstände zu anderen Figuren sowie die Größe und das Raster der einzufügenden Figuren übergeben. Die anderen Prozeduren sind Hilfsprozeduren, die automatisch aufgerufen werden.

```
procedure( kkLeSelectListFig( figuras )
  let( ( fig )
```

```

    foreach( mapcar fig figueres
              geSelectFigNoFilter( fig )
            )
  )
)
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
procedure( kkLeDeleteListFig( figueres )
  let( ( fig )
    foreach( mapcar fig figueres
              dbDeleteObject( fig )
            )
  )
)
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
procedure( kkLeSelectAllFig( window1 layer )
  let( ( cellView1 m2fillShapes shape )
    ( cellView1 = geGetWindowCellView( window1 ) )
    ( allShapes = leSearchHierarchy( cellView1 cellView1~>bBox 20
      "any shape" list( list( "layer" "==" list( layer "drawing" ) ) ) )
    kkLeSelectListFig( allShapes )
  )
)
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
procedure( kkLeCopyAllFigToCellView( cellView1 layer )
  prog( ( transform newShapes hierShapeList hierShape listHier shape
    inst )
; Liste der kopierten Shapes
  newShapes = list()
; Hole hierarchische Liste der Shapes
  hierShapeList = dbProduceOverlap( cellView1 cellView1~>bBox 0:20
    list( layer "drawing" ) )
; Abarbeiten der Liste
  foreach( hierShape hierShapeList
    listHier = list()
    if( listp( hierShape ) then
      while( listp( hierShape )
        if( car( hierShape~>isShape ) then
          hierShape = reverse( hierShape ) )
        listHier = cons( car( hierShape ) listHier )
        hierShape = car( cdr( hierShape ) )
      ) ; while listp( hierShape )
      shape = hierShape
    else
      shape = hierShape
      listHier = nil
    ) ; if

```

```

; Fertig: Abarbeiten der Liste -> listHier, shape
; Originalposition und Groesse
  when( shape~>isShape
    transform = list( 0:0 "R0" 1.0 )
    foreach( inst listHier
      transform = dbConcatTransform( transform inst~>transform )
    ) ; inst
; Kopieren und Shape an Liste anhaengen
  newShapes = cons( dbCopyFig( shape cellView1 transform)
    newShapes )
    ) ; isShape
  ) ; hierShape
return( newShapes )
) ; prog
) ; procedure
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
procedure( kkLeUnderOverSizeFig( window1 ebene figueres size )
  prog( ( cellView1 figSize1 figSize2 )
; Suche aktuelles Fenster und CellView
  (cellView1 = geGetWindowCellView( window1 ))
; Undersize um "size" Einheiten
  kkLeSelectListFig( figueres )
  figSize1 = leLayerSize( cellView1 list(ebene "drawing") (- size)
    list(ebene "drawing"))
  if( (figueres != nil) then
    kkLeDeleteListFig( figueres )
  )
; Oversize um "size" Einheiten
  kkLeSelectListFig( figSize1 )
  figSize2 = leLayerSize( cellView1 list(ebene "drawing") size
    list(ebene "drawing"))
  geDeselectAllFig( cellView1 )
  if( (figSize1 != nil) then
    kkLeDeleteListFig( figSize1 )
  )
  return( figSize2 )
) ; prog
) ; procedure
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
procedure( kkLeGenFillPattern( window1 ebene groesse periode )
  prog( (cellView1 xKoord yKoord xEnde yEnde)
  (cellView1 = geGetWindowCellView( window1 ))
  fillPattern = list( )
  xKoord = fix( xCoord( lowerLeft( cellView1~>bBox )))
  yKoord = fix( yCoord( lowerLeft( cellView1~>bBox )))
  xEnde = fix( xCoord( upperRight( cellView1~>bBox )))

```

```

yEnde = fix( yCoord( upperRight( cellView1~>bBox )))
while( (xKoord <= xEnde)
  while( (yKoord <= yEnde)
    fillPattern =
  cons( dbCreateRect(cellView1 list(ebene "drawing")
    list( list(xKoord yKoord)
      list(xKoord+groesse yKoord+groesse)))
    fillPattern )
    yKoord = yKoord+periode
  )
  xKoord = xKoord+periode
  yKoord = fix( yCoord( lowerLeft( cellView1~>bBox )))
)
return( fillPattern )
)      ; prog
)      ; procedure
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
procedure( kkLeGenFillArea( window1 ebene abstand padAbstand genEbene
  boundEbene padEbene)
  prog( (cellView1 noFillShapes fillArea1 activeArea padArea
    fillAreaFertig fig)
    (cellView1 = geGetWindowCellView( window1 ))
; aeusserer Rahmen ist Layer boundEbene
  noFillShapes = kkLeCopyAllFigToCellView( cellView1 ebene)
  fillArea1 = leLayerAndNot( cellView1 list(boundEbene "drawing")
    list(ebene "drawing") list( genEbene "drawing" ))
  if( (noFillShapes != nil) then
    kkLeDeleteListFig( noFillShapes )
  )
;   geDeselectAllFig( cellView1 )
; zus. Aussparung fuer poly-Ebene
  if( ebene == "poly" then
    activeArea = kkLeCopyAllFigToCellView( cellView1 "gateox")
    fillAreaHilf = leLayerAndNot( cellView1 list(genEbene "drawing")
list("gateox" "drawing") list(genEbene "drawing"))
    if( (fillArea1 != nil) then
      kkLeDeleteListFig( fillArea1 )
    )      ; if
    if( (activeArea != nil) then
      kkLeDeleteListFig( activeArea )
    )      ; if
    fillArea1 = fillAreaHilf
  )      ; if (poly)
; Abstand zu Originalebene
  fillArea2 = leLayerSize( cellView1 list(genEbene "drawing") -abstand
    list(genEbene "drawing" )

```



```

    if( (fillArea1 != nil) then
        kkLeDeleteListFig( fillArea1 )
    )
    padArea = kkLeCopyAllFigToCellView( cellView1 padEbene)
    padArea = leLayerSize( cellView1 list(padEbene "drawing") padAbstand
        list(padEbene "drawing"))
        fillAreaFertig =
    leLayerAndNot( cellView1 list(genEbene "drawing")
        list(padEbene "drawing") list(genEbene "drawing"))
;
; nicht mehr benoetigte Shapes loeschen
    if( (fillArea2 != nil) then
        kkLeDeleteListFig( fillArea2 )
    )
    if( (padArea != nil) then
        kkLeDeleteListFig( padArea )
    )
; Endgueltige FillArea uebergeben:
    return( fillAreaFertig )
)
)
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
procedure( kkLeGenFillStruct( ebene abstand abstand2 groesse periode )
    let( ( window1 fillLayer fillArea fillPattern fillAreaPattern
        fillStruct lassWegInst boundLayer padEbene fig tech)
        (window1 = getCurrentWindow())
        (cellView1 = geGetWindowCellView( window1 ))
; Layerabfrage fuer c5090:
    case( ebene
        ( "poly"
            fillLayer = "polyfill"
            boundLayer = "all"
            padEbene = "glass"
            tech = "c5090"
        )
        ( "met1"
            fillLayer = "m1fill"
            boundLayer = "all"
            padEbene = "glass"
            tech = "c5090"
        )
        ( "met2"
            fillLayer = "m2fill"
            boundLayer = "all"
            padEbene = "glass"
            tech = "c5090"
        )
    )
)

```

```

    )
    )
; erstmal alles initialisieren
  geDeselectAllFig( cellView1 )
  lassWegInst = list()
  matrixAufruf = leSearchHierarchy( cellView1 cellView1~>bBox 20
    "array" list() )
  if( (matrixAufruf != nil) then
    printf("*** WARNUNG: Zelle enthaelt Matrixaufrufe !!! ***\n")
    foreach( mapcar aufruf matrixAufruf
      lassWegInst = cons( aufruf~>instanceList lassWegInst )
      println(aufruf~>name)
    ) ; foreach
  ) ; if
  leSetLayerValid( list(ebene "drawing") t )
  leSetLayerVisible( list(ebene "drawing") t )
  leSetLayerSelectable( list(ebene "drawing") t )
  leSetLayerValid( list(fillLayer "drawing") t )
  leSetLayerVisible( list(fillLayer "drawing") t )
  leSetLayerSelectable( list(fillLayer "drawing") t )
  leSetLayerValid( list(boundLayer "drawing") t )
  leSetLayerVisible( list(boundLayer "drawing") t )
  leSetLayerSelectable( list(boundLayer "drawing") t )
  leSetLayerVisible( list(padEbene "drawing") t )
  leSetLayerSelectable( list(padEbene "drawing") t )
; nu gehts los: Erzeugung der Bedeckungsmaske in xfill-Ebene
  printf("Aktuelles Cellview-Fenster ist %d \n" window1)
  printf("Verwende Ebene %s, generiere Ebene %s \n" ebene fillLayer)
  printf("Berechne zu fuellende Flaeche ... \n")
  fillArea = kkLeGenFillArea( window1 ebene abstand abstand2 fillLayer
    boundLayer padEbene )
  printf(" o.k.\n")
; Erzeugung der Fuellmuster in Originalebene
  printf("Erzeuge Fuellmuster ... \n")
  fillPattern = kkLeGenFillPattern( window1 ebene groesse periode )
  printf(" o.k.\n")
; Markieren und Verknuepfen
  printf("Verknuepfe Flaeche und Muster ... \n")
  fillAreaPattern = append( fillArea fillPattern )
  kkLeSelectListFig( fillAreaPattern )
  if( tech == "c5090" then
    fillStruct = leLayerAnd( cellView1 list(ebene "drawing")
      list(fillLayer "drawing") list(fillLayer "drawing"))
  )
  printf(" o.k.\n")
; Loeschen der ueberfluessigen Structuren

```

```

    printf("Aufraeumen ...\n")
    if( fillAreaPattern != nil then kkLeDeleteListFig( fillAreaPattern ))
; Under-Over-Size der generierten Strukturen
    if( tech == "c5090" then
        fillStruct =
kkLeUnderOverSizeFig( window1 fillLayer fillStruct 3 )
    )
    printf(" o.k.\n")
    printf(" *** FERTIG !!! ***\n")
    )          ; let
    )          ; procedure

```

### A.3.2 Der Algorithmus zur Bestimmung des lokalen Füllgrades

Die aufzurufende Prozedur heißt *kkQueryForLayers*. Übergeben wird das aktuelle Layout-Fenster des Designsystems, sowie eine Liste der zu analysierenden Ebenen, die Intervallgröße und die Schrittweite, wie sie in Kapitel 5.4 definiert worden sind.

```

procedure( kkFilter( figur )
    figur ~> layerName == layer
)
;
;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;;
procedure( kkQueryForLayer( window1 layers step res )
    let( ( cellView1 cellView2 layer lay fig zeile feld ausgabe ruleFile
        zaehler koordListe i k )
;
    zaehler = 1
    raster = step/res
    layer = car( layers )
    (cellView1 = geGetWindowCellView( window1 ))
; Erzeuge Topology-Rules
    printf("Erzeuge diva-Rules..\n")
    ruleFile = outfile( "/tmp/divaTOP.rul" )
    fprintf( ruleFile "printf(\"File: divaTOP.rul  automatic generated by
        skill-routine kkQueryForLayer.\n\")\n" )
    fprintf( ruleFile "drcExtractRules(\n" )
    foreach(mapcar lay layers
        fprintf( ruleFile "\t(d%s = geomOr(\"%s\"))\n" lay lay)
    )
    fprintf( ruleFile "\t(saveInterconnect\n" )
    foreach(mapcar lay layers
        fprintf( ruleFile "\t\t(d%s \"%s\")\n" lay layer)
    )
    fprintf( ruleFile "\t)\t; saveInterconnect\n" )

```

```

fprintf( ruleFile "\t; drcExtractRules\n" )
close( ruleFile )
printf("o.k.\n")
;
; Erzeuge Topology-View
printf("Erzeuge topology-View..\n")
ivExtract( ?cell cellView1
           ?echo nil
           ?hier nil
           ?rulesFromUnix t
           ?rulesFilePath "/tmp/divaTOP.rul"
           ?extractedName "topology" )
printf("o.k.\n")
;
; Oeffne topology-View im gleichen Fenster
geSave( window1 )
window2 = geChangeCellView( window1 cellView1~>libName
                           cellView1~>cellName "topology" "a" )
(cellView2 = geGetWindowCellView( window2 ))
;
;
ausgabe = outfile( "/tmp/fuellung" )
;
xKoord = fix( xCoord( lowerLeft( cellView2~>bBox )))
yKoord = fix( yCoord( lowerLeft( cellView2~>bBox )))
xEnde = fix( xCoord( upperRight( cellView2~>bBox )))
yEnde = fix( yCoord( upperRight( cellView2~>bBox )))
while( (yKoord <= yEnde)
       zeile = list()
       while( (xKoord <= xEnde)
              ;
              value = 0
              koordListe = list()
              figuren = list()
              for( i 0 res-1
                  for( k 0 res-1
                      koordListe =
cons( list(xKoord+i*raster yKoord+k*raster) koordListe)
      )
      )
      foreach(mapcar koord koordListe
              figuren = cons( gePointQuery( window2 koord "kkFilter")
figuren)
      )
      if( listp( figuren ) then
          foreach( mapcar figur figuren

```

```

        if( (figur~>layerName == layer) then value++ )
    )
    else
        if( (figuren~>layerName == layer) then value++ )
    )
    zeile = append(zeile list(value))
    ;
    xKoord = xKoord+step
)
foreach(mapcar zahl zeile
    fprintf( ausgabe "\t%d" zahl )
)
fprintf( ausgabe "\n" )
printf( "%d. Zeile, y-Koordinate: %d\n" zaehler++ yKoord )
yKoord = yKoord+step
xKoord = fix( xCoord( lowerLeft( cellView2~>bBox )))
)
close( ausgabe )
println( "FERTIG !!!" )
) ; let
) ; procedure

```

## B Die realisierten Flächenlichtmodulatoren

### B.1 Technische Daten der realisierten Lichtmodulatoren

Es sind drei Varianten Flächenlichtmodulatoren entwickelt worden, die über ein digitales Dateninterface für eine Ansteuerung mit 16 Graustufen pro Bildelement (entspricht 4 *Bit*) verfügen. Tabelle B.1 fasst die wichtigsten Parameter dieser Schaltungen zusammen.

In Abbildung B.1 ist das Datenformat für eine aktive Matrix mit 256 Spalten und 256 Zeilen dargestellt. Es werden immer 8 Bit, also 1 Byte, gleichzeitig eingelesen. Die 4 Bit, die die Ansteuerspannung auswählen, werden jeweils nacheinander über einen Eingang eingelesen. Wie bereits in Kapitel 6.1.1 erwähnt, liegen die Pixel, die parallel adressiert werden, nebeneinander in derselben Zeile. Es werden also zuerst die Spalten 0 bis 7 der ersten Zeile, dann die Spalten 8 bis 15 und am Ende die Spalten 248 bis 255 der ersten Zeile adressiert. Danach wird mit der nächsten Zeile fortgefahren. Insgesamt werden zur vollständigen Adressierung der  $256 \times 256$  Pixel großen Matrix  $4 \times 256 \times 256 \text{ Bit} = 32 \text{ kByte}$  Daten eingelesen.

Variante	4bLVM64k16u	4bLVM64k20u	4bLVM40k24u
Matrixgröße	256 × 256	256 × 256	256 × 160
Bildfeldgröße	16,78 mm <sup>2</sup>	26,21 mm <sup>2</sup>	23,59 mm <sup>2</sup>
Pixelraster, horizontal	16 μm	20 μm	24 μm
Pixelraster, vertikal	16 μm	20 μm	24 μm
Versorgungsspg., digital	5 V		
Versorgungsspg., analog	40 V		
mögl. Ansteuerspg.	0 ... 32 V		
Anzahl Spannungsstufen	16		
max. Taktfrequenz	20 MHz		
Adressierzeit	1,64 ms	1,64 ms	1,024 ms
max. Wiederholrate	600 Hz	600 Hz	970 Hz
max. Spannungsfehler	±0,8 V	±0,6 V	±0,5 V
IC-Fläche	8 × 7,5 mm <sup>2</sup>	9,9 × 8 mm <sup>2</sup>	10,06 × 7,5 mm <sup>2</sup>
Gehäuse	PGA 68		

Tabelle B.1: Tabelle mit den technischen Daten der einzelnen Modulatorvarianten

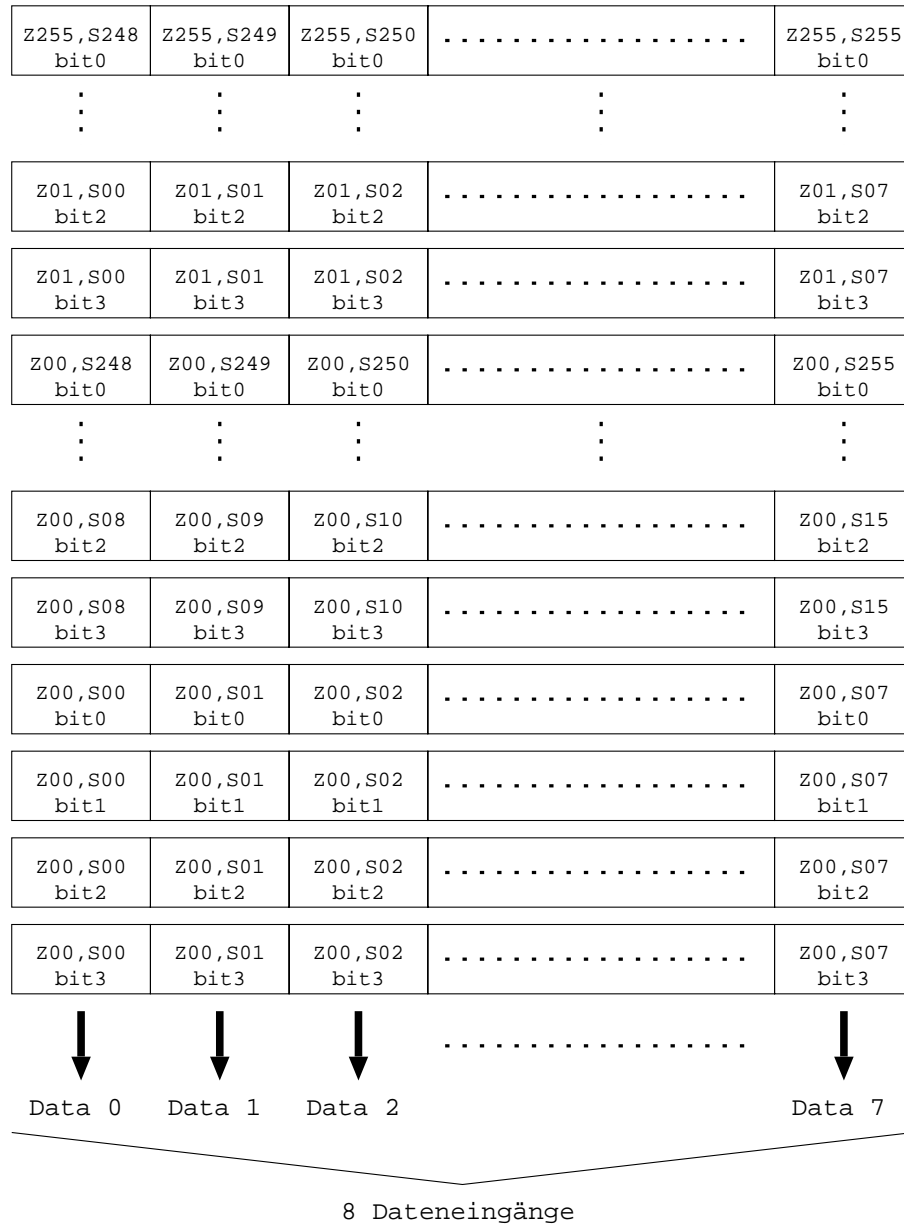


Abbildung B.1: Format der eingelesenen Adressierdaten:  $Zxx$  beschreibt die Zeilennummer (0 – 255),  $Sxx$  die Spaltennummer (0 – 255) und  $bitx$  das Datenbit (0 – 3)

## B.2 Layouts der Pixelzellen

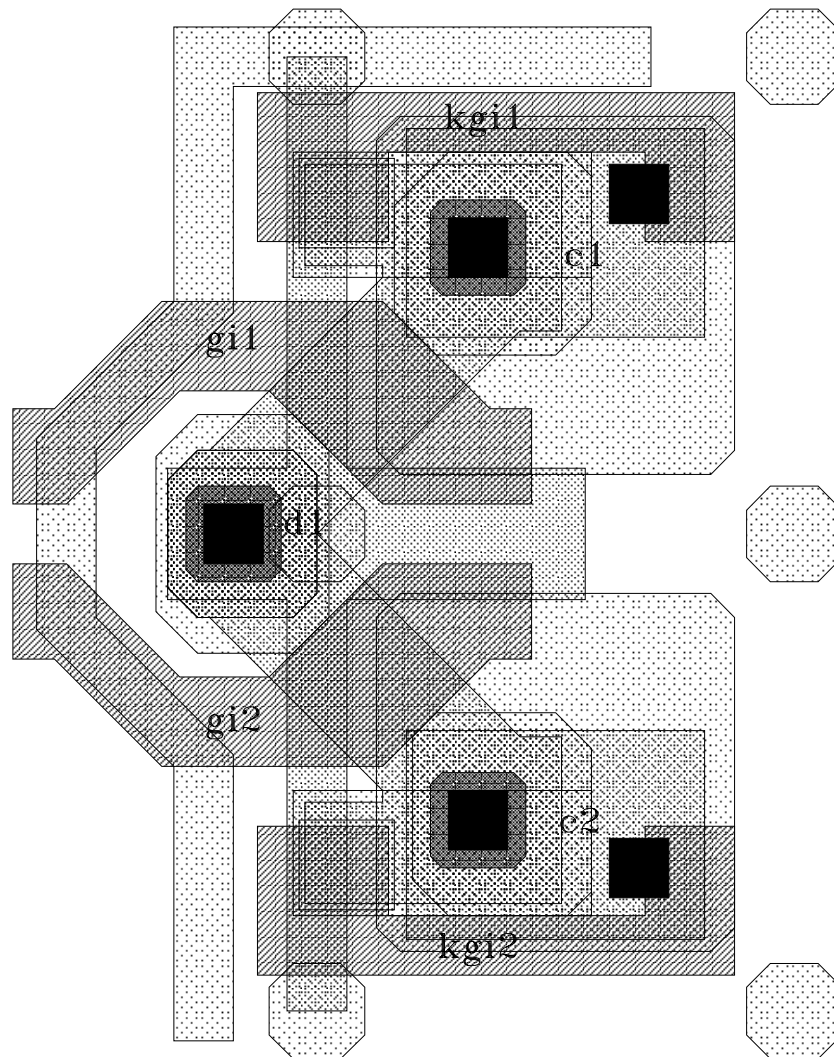


Abbildung B.2: Layout der  $16 \mu\text{m} \times 16 \mu\text{m}$  großen Pixelzelle mit zwei Auswahltransistoren und Ansteuerelektroden für zwei Bildelemente



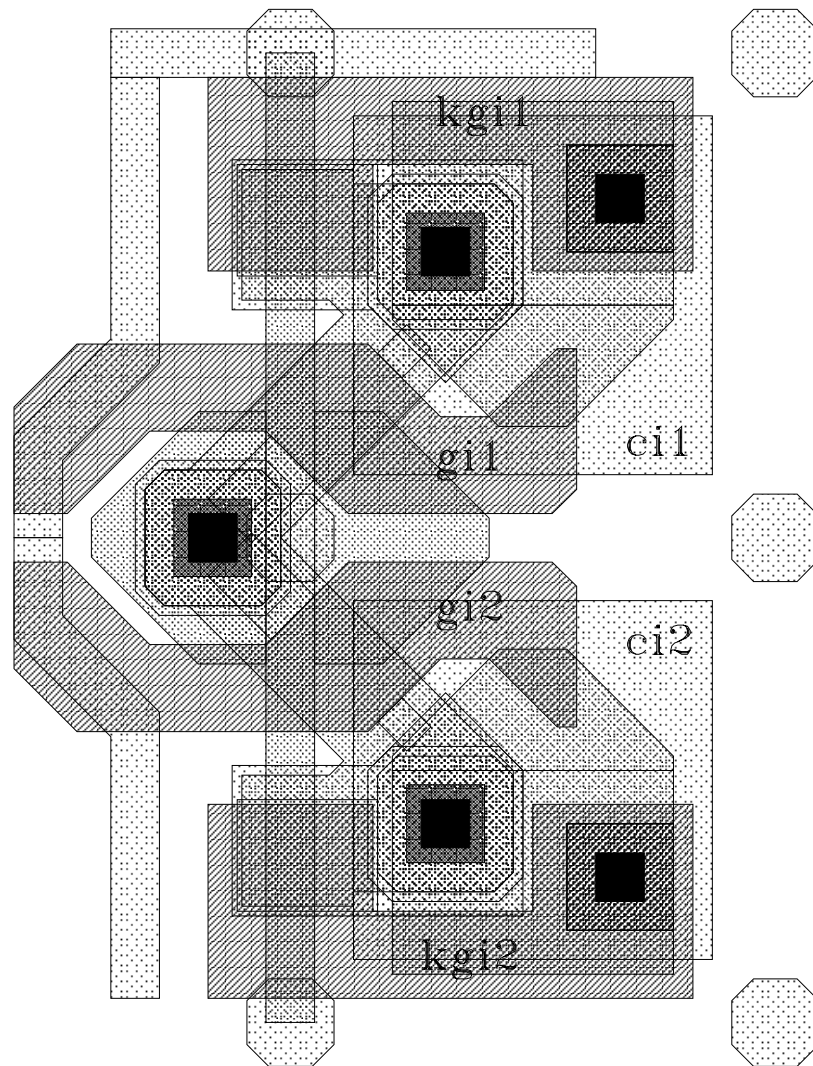


Abbildung B.3: Layout der  $20\ \mu\text{m} \times 20\ \mu\text{m}$  großen Pixelzelle mit zwei Auswahltransistoren und Ansterelektroden für zwei Bildelemente.

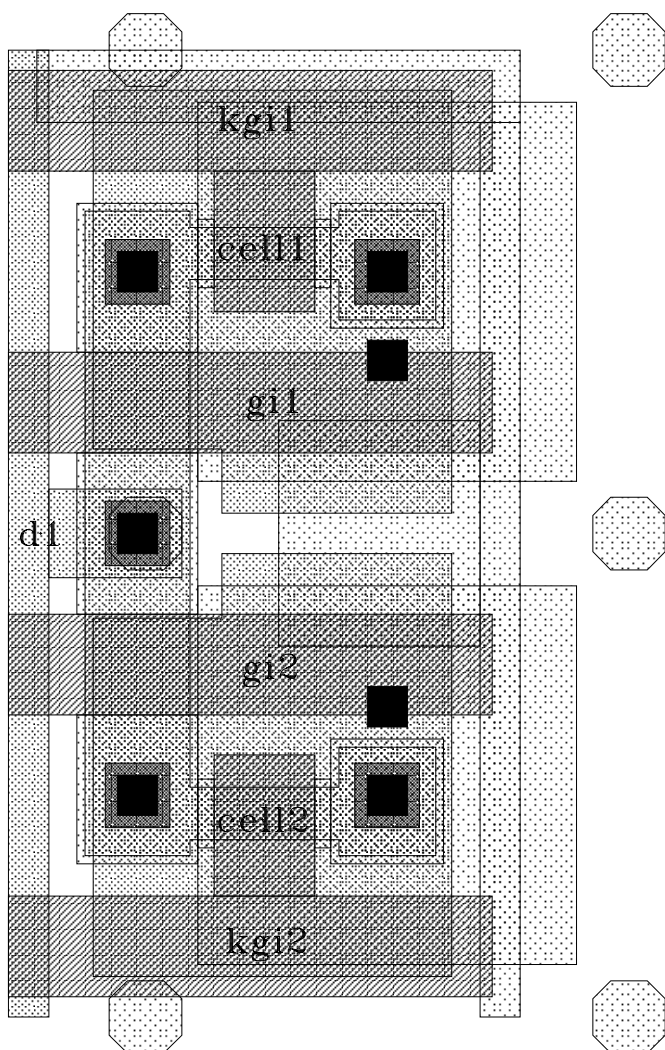


Abbildung B.4: Layout der  $24 \mu\text{m} \times 24 \mu\text{m}$  großen Pixelzelle mit zwei Auswahltransistoren und Ansteuerelektroden für zwei Bildelemente

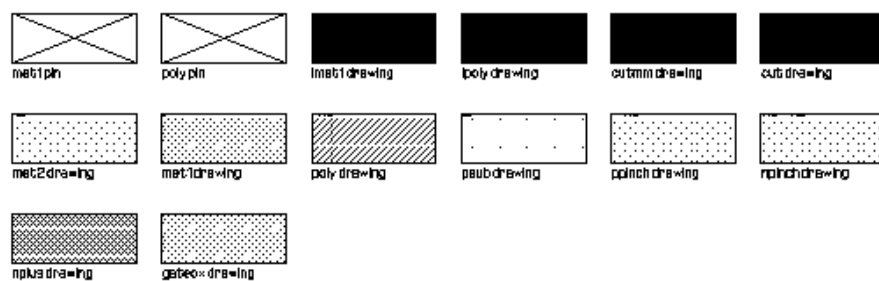


Abbildung B.5: Legende zu den Layouts der Pixelzellen

## C Definitionen optischer Kennwerte

Neben den in dieser Arbeit verwendeten strahlungsphysikalischen Größen ist besonders im Bereich der Displaytechnik auch die Verwendung von lichttechnischen Größen verbreitet. Da die lichttechnischen Größen jedoch für den sichtbaren Spektralbereich gelten, ist bei den in dieser Arbeit behandelten Anwendungen den strahlungsphysikalischen Größen der Vorzug gegeben worden. Tabelle C.1 stellt die entsprechenden Einheiten gegenüber [42].

Formelzeichen	strahlungsphysik. E.		lichttechnische E.	
$W$	Strahlungsenergie	$1 \text{ Ws}$	Lichtmenge	$1 \text{ lms}$
$\Phi$	Strahlleistung	$1 \text{ W}$	Lichtstrom	$1 \text{ lm}$
<i>Strahlungssender:</i>				
$M = \frac{d\Phi}{dA}$	Ausstrahlung	$1 \frac{\text{W}}{\text{m}^2}$	Lichtausstrahlung	$1 \frac{\text{lm}}{\text{m}^2}$
$I = \frac{d\Phi}{\Omega}$	Strahlstärke	$1 \frac{\text{W}}{\text{sr}}$	Lichtstärke	$1 \text{ cd}$
$L = \frac{dI}{dA \cdot \cos\alpha}$	Strahldichte	$1 \frac{\text{W}}{\text{m}^2 \text{sr}}$	Leuchtdichte	$1 \frac{\text{cd}}{\text{m}^2}$
<i>Strahlungsempfänger:</i>				
$E = \frac{d\Phi}{dA}$	Bestrahlungsstärke	$1 \frac{\text{W}}{\text{m}^2}$	Beleuchtungsstärke	$1 \text{ lx}$
$H = \int E dt$	Bestrahlung	$1 \frac{\text{Ws}}{\text{m}^2}$	Belichtung	$1 \frac{\text{lms}}{\text{m}^2}$

Tabelle C.1: Vergleich von strahlungsphysikalischen und lichttechnischen Einheiten

Allgemein gilt folgender Zusammenhang zwischen einer strahlungsphysikalischen Größe  $X_{\text{strahl}}$  und der entsprechenden lichttechnischen Größe  $X_{\text{licht}}$ :

$$X_{\text{licht},\lambda} = K_m \int_{\lambda=350\text{nm}}^{\lambda=770\text{nm}} \frac{dX_{\text{strahl},\lambda}}{d\lambda} V(\lambda) d\lambda. \quad (\text{C.1})$$

Dabei ist  $K_m$  das fotometrische Strahlungäquivalent,  $X_{x,\lambda}$  die jeweilige Größe bei der betrachteten Wellenlänge und  $V(\lambda)$  die Hellempfindlichkeit nach (C.2).

$$V(\lambda) = \frac{L_{\text{strahl}\lambda_{\text{max}}}}{L_{\text{strahl}}} \quad (\text{C.2})$$

## D Abkürzungsverzeichnis

ARC	anti-reflex coating
B	Transistor Bulk-Anschluss
BPSG	Bor-Phosphor-dotiertes Silikatglas
CBM	cantilever beam mirror
CMOS	complementary metal oxid semiconductor
CMP	chemical mechanical polishing
D	Transistor Drain-Anschluss
DIVA	Tool zur Layout-Verifikation
DLP	digital light processor
DRAM	dynamic random access memory
erf	Fehlerfunktion
FhG	Fraunhofer Gesellschaft
G	Transistor Gate-Anschluss
HDTV	high definition television
HHI	Heinrich Hertz Institut für Hochfrequenztechnik
IC	integrated circuit
ILD	inter layer dielectricum
IMS	(FhG-) Institut für mikroelektronische Schaltungen und Systeme
LCD	liquid crystal display
LED	light emitting diode
LISP	Programmiersprache
MIM	metal insulator metal
MLM	moving liquid mirror
MOSFET	metal oxid semiconductor field effect transistor
NMOS	n-channel MOS-Transistor
PATMOS	Parameter Testsystem MOS
PCB	printed circuit board
PE	plasma enhanced
PMOS	p-channel MOS-Transistor
RAM	Random Access Memory
REM	Rasterelektronenmikroskop
RLZ	Raumladungszone
S	Transistor Source-Anschluss
SKILL	Scriptsprache des Cadence Design Systems
STN	super twisted nematic
TMA	thin film micromirror array
USG	undotiertes Silikatglas
UV-Licht	Ultraviolettes Licht
VCL	viscoelastic control layer

## E Symbolverzeichnis

$a$	Deformationsamplitude der mikromechanischen Aktoren
$A$	Fläche
$\alpha_0$	Absorptionskoeffizient
$A_{offen}$	nicht abgeschirmte Fläche eines Pixels
$A_{Pixel}$	Fläche eines Pixels
$b$	Leitbahnbreite
$\beta_n$	Transistorkonstante n-Kanal MOSFET
$c$	Lichtgeschwindigkeit im Vakuum
$C_{DS}$	Koppelkapazität Drain-Source
$C_{GD}$	Koppelkapazität Gate-Drain
$C_{GS}$	Koppelkapazität Gate-Source
$C_{KG}$	Koppelkapazität Kompensationsltg.-Speicherknotten
$C_{\Sigma G}$	Leitungskapazität Zeilenleitung
$C_{\Sigma KG}$	Leitungskapazität Kompensationsleitung
$C_{Sp}$	Kapazität Spaltenleitung
$C_{Store}$	resultierende Speicherkapazität
$C_Z$	Kapazität des Speicherknottens
$C_{Zei}$	Kapazität Zeilenleitung
$d$	Tiefe des pn-Überganges
$D_{n,p}$	Diffusionskonstante
$d_{ox}$	Dicke Kapazitätsoxid
$E_{krit}$	Durchbruchfeldstärke
$E_{Matrix}$	Bestrahlungsstärke aktive Matrix
$\epsilon$	Dielektrizitätskonstante
$\epsilon_0$	Dielektrizitätskonstante im Vakuum
$\epsilon_r$	relative Dielektrizitätszahl
$\epsilon(t)$	Sprungfunktion
$f_n$	Impulsantwort der Zeilenleitung mit $n$ Spalten
$F_n$	Übertragungsfunktion der Zeilenleitung mit $n$ Spalten
$g_{ds}$	Ausgangsleitwert MOS-Transistor
$G_{opt}$	optische Generationsrate
$h$	Planck-Konstante
$I_0$	Sättigungsstrom
$I_{diff}$	Diffusionsstrom
$I_{drift}$	Driftstrom
$I_{leak}$	resultierender Leckstrom
$I_{ph}$	Photostrom
$k$	Boltzmannkonstante
$l$	Leitbahnlänge
$\lambda$	Wellenlänge

$L_{n,p}$	Diffusionslänge
$\mu_{n,p}$	Ladungsträgerbeweglichkeit
$N_A$	Akzeptorkonzentration
$N_D$	Donatorkonzentration
$N_{Data}$	Anzahl Dateneingänge
$N_{mux}$	Multiplexfaktor bei passiver Ansteuerung
$n,p$	Elektronen- oder Löcherdichte
$N_{Sp}$	Anzahl Matrixspalten
$N_{sp,mux}$	Demultiplexfaktor Spaltendekoder
$N_{Zei}$	Anzahl Matrixzeilen
$P_{opt}$	Lichtleistung
$P_V$	elektrische Verlustleistung
$q$	elektrische Elementarladung
$R_G$	Widerstand Zeilenleitung
$\rho_{poly}$	spezifischer Schichtwiderstand Polysilizium
$R_{KG}$	Widerstand Kompensationsleitung
$R_{on}$	Innenwiderstand eines Schalttransistors
$R_{Zei}$	Widerstand Zeilenleitung
$\sigma_b$	Standardabweichung Kantenverschiebung (1D)
$\sigma_b$	Standardabweichung Kantenverschiebung (2D)
$\sigma_d$	Standardabweichung Oxiddickenschwankung
$\sigma_\rho$	Standardabweichung Widerstandsstreuung
$T$	Temperatur
$T_{Adr}$	Adressierzeit gesamte Matrix
$T_{aktiv}$	Zeitspanne zur Ansteuerung eines Pixels
$\tau_{diff}$	Zeitkonstante Diffusionsstrom
$\tau_{drift}$	Zeitkonstante Driftstrom
$\tau_{n,p}$	Ladungsträgerlebensdauer
$\tau_{Sp}$	Zeitkonstante Spaltenleitung
$\tau_{Zei}$	Zeitkonstante Zeilenleitung
$T_{Bild}$	Zeitspanne zur Ansteuerung aller Pixel
$t_c$	kritische Anstiegszeit
$t_{KG,sw}$	Anstiegszeit des Kompensationssignals
$t_{sw}$	Abfallzeit des Zeilensignals
$T_{Zei}$	Adressierzeit für eine Zeile
$U_D$	Diodenspannung
$U_{High}$	max. Pegel Zeilenleitung
$U_{KG,High}$	max. Pegel Kompensationsleitung
$U_{rest}$	verbleibender Ansteuerfehler
$U_S$	Ansteuerspannung der Aktoren
$U_{sp}$	Spannungswert der Spaltenleitungen
$U_{sw}$	Schaltspannung der Zeilenleitungen
$U_{Tn}$	Schwellenspannung n-Kanal MOSFET

$U_Z$  Spannung auf dem Speicherknoten  
 $W_G$  Bandabstand im Halbleiter  
 $W_S$  Ausdehnung der RLZ

## F Abbildungsverzeichnis

### Abbildungsverzeichnis

2.1	Systemaufbau eines ASIC-Direktbelichters . . . . .	4
2.2	Beispiel einer adaptiven Optik zur Wellenfrontkorrektur . . . . .	5
2.3	Kantenverschiebung durch Graustufenabbildung . . . . .	6
2.4	Aufbau eines Arrays mit $5 \times 5$ passiven Pixelzellen . . . . .	11
2.5	Querschnitt der Aktor-Elektroden-Anordnung . . . . .	11
2.6	Ansteuersignale für eine zeitmultiplexe passive Ansteuerung . . . . .	12
2.7	Schaltplan einer statischen 6-Transistor-Speicherzelle . . . . .	16
2.8	Schaltplan einer dynamischen Speicherzelle mit Speicherkapazität . . . . .	17
2.9	Aktiv angesteuerte $3 \times 3$ Matrix . . . . .	18
3.1	Einfaches Ersatzschaltbild einer Pixelzelle . . . . .	19
3.2	Verwendetes Transistorersatzschaltbild . . . . .	20
3.3	Ersatzschaltbild einer Pixelzelle mit Kompensationsgate . . . . .	24
3.4	Ersatzschaltbild einer Polysiliziumleitung . . . . .	27
4.1	Anregung eines Elektrons durch Photonen . . . . .	36
4.2	Bändermodell eines pn-Überganges . . . . .	38
4.3	Diffusionsstrom durch in der Diffusionszone erzeugte Ladungsträger . . . . .	39
4.4	Kennlinie einer Diode mit und ohne Photostrom . . . . .	40
4.5	Ersatzschaltbilder der möglichen Arbeitspunkte einer Photodiode . . . . .	41
4.6	Querschnitt einer Doppelwannen-CMOS-Technologie . . . . .	42
4.7	Ersatzschaltbild einer Pixelzelle mit Auswahltransistor . . . . .	43
4.8	Ersatzschaltbild der Speicherkapazität mit Leckstromquelle . . . . .	44
4.9	Entladungsvorgang einer Pixelzelle mit und ohne Photostrom . . . . .	45
4.10	Laterales Profil des pn-Übergangs . . . . .	46
4.11	Sperrstrom der Drain-Bulk Diode unter Lichteinfluss . . . . .	48
4.12	Zonen des pn-Übergangs, in denen Photoströme entstehen . . . . .	49
4.13	Zeitkonstante des lichtinduzierten Driftstromes . . . . .	51
4.14	Zeitkonstante des lichtinduzierten Diffusionsstromes . . . . .	52
4.15	Querschnitt einer Speicherzelle mit einer Metallebene . . . . .	53
5.1	Prinzipskizze der realisierten Lichtmodulatoren . . . . .	56
5.2	Querschnitt eines NMOS-Transistors mit Hochvolt-Drain . . . . .	58
5.3	Querschnitt eines PMOS-Transistors mit Hochvolt-Drain . . . . .	59
5.4	Ersatzschaltbild eines Hochvolt-NMOS . . . . .	60
5.5	Oxid und Verdrahtungsebenen einer CMOS-Technologie . . . . .	61
5.6	Schichtaufbau nach dem ersten CMP-Prozess . . . . .	62
5.7	Schichtaufbau nach dem zweiten CMP-Prozess . . . . .	62
5.8	Höhenprofil der Polysiliziumebene ohne Füllstrukturen . . . . .	63



5.9	Höhenprofil der Polysiliziumebene mit Füllstrukturen . . . . .	64
5.10	Flussdiagramm zur automatisierten Erzeugung von Füllstrukturen . . . . .	68
5.11	Beispiellayout mit verschiedenen Füllstrukturen . . . . .	69
5.12	Querschnitt der VCL-Aktortechnologie . . . . .	71
5.13	Ansteuervarianten zur Erzeugung verschiedener Oberflächenprofile . . . . .	71
5.14	Querschnitt der CBM-Aktortechnologie . . . . .	73
5.15	Darstellung verschiedener Spiegelgeometrien . . . . .	75
5.16	Aussteuerung von Pyramidelementen im Analog- und Binärbetrieb . . . . .	76
5.17	Querschnitt eines Bildelements in MLM-Technologie . . . . .	77
5.18	Die Elektrodengeometrie einer Pixelmatrix in der MLM-Technologie . . . . .	78
6.1	Blockschaltbild des Lichtmodulators mit aktiv angesteuerten Pixeln . . . . .	82
6.2	Blockschaltbild des Datenpfades . . . . .	83
6.3	Blockschaltbild des Digital-Analog-Umsetzers . . . . .	84
6.4	Blockschaltbild des Zeilenschieberegisters . . . . .	85
6.5	Blockschaltbild des Zeilentreibers . . . . .	86
6.6	Blockschaltbild der Steuereinheit . . . . .	87
6.7	Vereinfachtes Ersatzschaltbild des Spaltentreibers . . . . .	88
6.8	Mögliche Treiberkonfigurationen der aktiven Matrixansteuerung . . . . .	89
6.9	Schaltplan der Pixelzelle mit parasitären Elementen . . . . .	93
6.10	Graph mit dem verbleibenden Spannungsfehler . . . . .	94
6.11	Graph des Spannungsfehlers in Abhängigkeit von $\sigma_{d_{ox}}$ . . . . .	96
6.12	Graph des Spannungsfehlers in Abhängigkeit von $\sigma_b$ . . . . .	97
6.13	Graph des Spannungsfehlers in Abhängigkeit von $\sigma_{b'}$ . . . . .	98
6.14	Graph der Raumladungsausdehnung . . . . .	99
6.15	Graphen der Leckströme für verschieden große Pixellayouts . . . . .	100
6.16	Graphen der Spannungsverläufe für verschieden große Pixellayouts . . . . .	101
6.17	Board zur Ansteuerung der entwickelten Lichtmodulatoren . . . . .	103
6.18	Blockschaltbild der Ansteuerung der Flächenlichtmodulatoren . . . . .	104
6.19	Screenshot des Programms zur Ansteuerung der Lichtmodulatoren . . . . .	105
6.20	Oberfläche nicht ausgelenkter Mikrospiegel . . . . .	106
6.21	Oberflächenprofil bei einer angesteuerten Pixelreihe . . . . .	107
6.22	REM Aufnahme von belichteten Strukturen im Photolack . . . . .	108
6.23	REM Aufnahme der invertierten Strukturen im Photolack . . . . .	108
6.24	REM Aufnahme einer hochauflösenden Graustufenabbildung . . . . .	109
B.1	Format der eingelesenen Adressierdaten . . . . .	129
B.2	Layout der $16 \mu m \times 16 \mu m$ großen Pixelzelle . . . . .	130
B.3	Layout der $20 \mu m \times 20 \mu m$ großen Pixelzelle . . . . .	131
B.4	Layout der $24 \mu m \times 24 \mu m$ großen Pixelzelle . . . . .	132
B.5	Legende zu den Layouts . . . . .	132

## G Tabellenverzeichnis

### Tabellenverzeichnis

3.1	Ableitungen des Restfehlers . . . . .	34
4.1	Absorptionskoeffizient in Abhängigkeit von der Wellenlänge . . . . .	47
5.1	Tabelle mit den Mittelwerten und Varianzen der Füllfaktoren . . . . .	67
5.2	Vergleich der drei verwendeten Spiegeltechnologien . . . . .	70
6.1	Adressierzeiten und Verlustleistungen für aktive Matrizen . . . . .	92
6.2	Parameter, die in Tabelle 6.1 verwendet worden sind . . . . .	92
6.3	Tabelle mit den extrahierten Kapazitäts- und Widerstandswerten . . . . .	94
6.4	Standardabweichungen der technologischen Streuungen . . . . .	96
6.5	Standardabweichung der Adressierspannung . . . . .	97
6.6	Speicherkapazitäten der einzelnen Pixelvarianten . . . . .	98
6.7	Lichtabschirmung der einzelnen Pixelvarianten . . . . .	99
6.8	Resultierende Streuung der elektrischen Ansteuerspannung . . . . .	101
6.9	Streuung durch elektrisches Rauschen . . . . .	103
6.10	Elektrische Parameter des Flächenlichtmodulators . . . . .	104
6.11	Bestimmung der Adressierzeit . . . . .	105
A.1	Tabelle mit den Maskenbezeichnungen der verwendeten Technologien . . . . .	115
A.2	Fertigungsschritte des Hochvolt-CMOS Prozesses . . . . .	117
A.3	Fertigungsschritte der VCL-Spiegeltechnologie . . . . .	118
A.4	Fertigungsschritte der CBM-Spiegeltechnologie . . . . .	118
A.5	Fertigungsschritte der MLM-Spiegeltechnologie . . . . .	119
B.1	Tabelle mit den technischen Daten der einzelnen Modulatorvarianten . . . . .	128
C.1	Vergleich von strahlungsphysik. und lichttech. Einheiten . . . . .	133

## Literatur

- [1] S. C. Gustafson, G. R. Little, V. M. Bright, J. H. Comtois, E. S. Watson, „Micromirror Arrays for Coherent Beam Steering and Phase Control“, *Microelectronic Structures and MEMS for Optical Processing II, Proceedings of SPIE*, Vol. 2881, S. 65-74, 1996.
- [2] OKO Technologies, Delft, Niederlande, <http://www.okotech.com>
- [3] Boulder Nonlinear Systems, Inc., Datasheet:  $128 \times 128$  *Analog Liquid Crystal Spatial Light Modulator*.
- [4] Boulder Nonlinear Systems, Inc., Datasheet:  $256 \times 256$  *Binary Liquid Crystal Spatial Light Modulator*.
- [5] J. Bühler, F.-P. Steiner, H. Baltes, „Linear array of CMOS double pass metal micromirrors“, *Microelectronic Structures and MEMS for Optical Processing II*, Proceedings of SPIE, Vol. 2881, S. 75-82, 1996.
- [6] D. Mentley, J. A. Castellano, H. Bhatt, S. Dash, G. Aboud, *Flat Information Displays*, Stanford Resources Inc., 8th Edition, 1997.
- [7] R. C. Johnson, „Micromirror arrays perform photolithography step“, *EE Times*, Oct 12, 1999,  
URL: <http://www.eetimes.com/story/OEG19991012S0043>
- [8] R. Melcher, *Aktiv-Matrix-Ansteuerungen für Projektions-Displays*, Dissertation, Gerhard-Mercator Universität Duisburg, 1997.
- [9] R. Gerhard-Multhaupt et. al., „Lichtventilprojektion mit Festkörpersteuerschichten“, *Abschlußbericht zum Projekt zum Forschungsvorhaben TK 0448/8*, Heinrich-Hertz-Institut für Nachrichtentechnik Berlin GmbH, Dezember 1992.
- [10] R. Gerhard-Multhaupt, W. Brinker, H. J. Ehrke, W.-D. Molzow, G. Przyrembel, H. Roeder, W. Wirges, H.-L. Fiedler, R. Melcher, „Active-matrix-addressed deformable elastomer layers with schlieren optics: new and improved technologies for an old light-valve concept“, *Conference on Lasers and Electro-Optics*, Anaheim, Calif., 1992, Summary of papers, Washington DC, 1992, S. 404-407.
- [11] R. Melcher, W. Budde, H.-L. Fiedler, D. Stuch, G. Zimmer, W.-D. Molzow, R. Gerhard-Multhaupt, „Active-matrix-addressed deformable-elastomer-layer light-valve projection“, *Society for Information Display International Symposium*, Boston, Mass., 1992, Digest of technical papers, Playa del Rey, Calif. 1992, S. 447-450.

- [12] H. Lakner, W. Doleschal, P. Dürr, A. Gehner, H. Schenk, A. Wolter, G. Zimmer, „Micromirrors for direct writing systems and scanners“, *SPIE Conference on Miniaturized Systems with Micro-Optics and MEMS, Santa Clara, September 1999*, Proceedings of SPIE, Vol. 3878, September 1999.
- [13] H. Buhre, „Micronic and Fraunhofer in expanded co-operation over micro mirror patterning development“, *Micronic Laser Systems, Press Release*, Micronic Laser Systems, Täby, Schweden, Presseerklärung 3. Dez. 1999.
- [14] A. Gehner, *Entwicklung hochauflösender Flächenlichtmodulatoren mit deformierbaren Spiegelanordnungen für die maskenlose Mikrolithographie*, Dissertation, Gerhard-Mercator-Universität Duisburg, 1996.
- [15] L. J. Hornbeck, „Deformable-Mirror Spatial Light Modulators“, *Spatial Light Modulators and Applications, SPIE Conference, San Diego, 1989*, SPIE Critical Reviews Series, Vol. 1150, März 1989.
- [16] R. M. Boysel, J. M. Florence, W.-R. Wu, „Deformable Mirror Light Modulators for Image Processing“, *Optical Information Processing Systems and Architectures*, Proceedings of SPIE, Vol. 1151, März 1989.
- [17] S.-G. Kim, K.-H. Hwang, „Thin-Film Micromirror Array“, *SID: Information Display*, SID Information Display, No. 4 & 5, 1999.
- [18] A. Wolter, *Entwicklung eines hochauflösenden Flächenlichtmodulators mit einstellbarem Profil einer Flüssigkeitsoberfläche zur optischen Musterwiedergabe*, Dissertation, Gerhard-Mercator-Universität Duisburg, 2000.
- [19] A. Rieck, *Entwicklung einer Planarisierungstechnologie einschließlich Chemisch Mechanischen Polierens zur Fertigung hochauflösender Flächenlichtmodulatoren*, Dissertation, Gerhard-Mercator-Universität Duisburg, 1999.
- [20] P. Miskowiec, *Schaltungsbezogene Modellierung der Ausbeute und des Ausfallrisikos mikroelektronischer Schaltkreise unter Berücksichtigung defektinduzierter Ausfallmechanismen*, Dissertation, Gerhard-Mercator-universität Duisburg, 1999.
- [21] B. Stine et.al., „A Closed-Form Analytic Model for ILD Thickness Variation in CMP Processes“, *International Chemical Mechanical Polish Conference for VLSI/ULSI; Multilevel Interconnection Conference, Santa Clara, 1997*, Santa Clara, Cal., Februar 1997.
- [22] B. Stine et. al., „Rapid Characterization and Modeling of Pattern-Dependent Variation in Chemical-Mechanical Polishing“, *IEEE Transactions on Semiconductor Manufacturing*, Vol. 11, No. 1, Februar 1998.

- [23] B. Stine et. al., „The Physical and Electrical Effects of Metal-Fill Patterning Practices for Oxide Chemical-Mechanical Polishing Processes“, *IEEE Transactions on Electron Devices*, Vol. 45, No. 3, März 1998.
- [24] B. Stine et. al., „The Role of Dummy Fill Patterning Practices on Intra-Die ILD Thickness Variation in CMP Processes“, *VMIC Conference, 1996*, Juni 1996.
- [25] P. A. Burke, „Semi-Empirical Modelling of SiO<sub>2</sub> Chemical-Mechanical Polishing Planarization“, *VMIC Conference, 1991*, Juni 1991.
- [26] L. E. Camilletti, „Implementation of CMP-based Design Rules and Patterning Practices“, *Advanced Semiconductor Manufacturing Conference and Workshop, Cambridge, 1995*, Cambridge, Mass., Juni 1995.
- [27] K.-U. Kirstein, „An Addressing Circuit for Electrostatically Driven Micromirror Arrays“, *Fraunhofer Institute for Microelectronic Circuits and Systems, Annual Report 1999*, Fraunhofer Institut für mikroelektronische Schaltungen und Systeme, Duisburg, Dresden, München, Annual Report 1999.
- [28] A. Wolter, K.-U. Kirstein, W. Doleschal, H. Kück, H. Lakner, G. Zimmer, „A Spatial Light Modulator using Moving Liquid Mirrors on a CMOS Active Matrix“, *to be published on: 7th International Conference on New Actuators, Actuator 2000*, Proceedings of 7th International Conference on New Actuators, Actuator 2000, Bremen, Germany, 19.-21. Juni 2000.
- [29] E. W. Scheckler, A. R. Neureuther, „Models and Algorithms for Three-Dimensional Topography Simulation with SAMPLE-3D“, *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, Vol. 13, No. 2, Februar 1994.
- [30] J. F. Seffler, A. R. Neureuther, „Extracting Solid Conductors from a Single Triangulated Surface Representation for Interconnect Analysis“, *IEEE Transactions on Semiconductor Manufacturing*, Vol. 9, No. 1, Februar 1996.
- [31] J. P. Elliot, A. J. Walton, G. A. Allan, „The Automatic Generation of Conformal 3D Data for Simulaton of IC Interconnect Parasitics and Representation of MEM Structures“, *European Solid-State Device Conference, ESSDERC, The Hague, 1995*, The Hague, 1995.
- [32] K.-J. Chang, S.-Y. Oh, K. Lee, „HIVE: An Express and Accurate Interconnect Capacitance Extractor for Submicron Multilevel Conductor Systems“, *VMIC Conference, 1991*, Juni 1991.
- [33] K. Nabors, J. White, „FastCap: A Multipole Accelerated 3-D Capacitance Extraction Program“, *IEEE Transactions on Computer-Aided Design*, Vol. 10, No. 11, November 1991.

- [34] R. K. Tyson, *Principles of adaptive optics*, Academic Press, Boston, 2nd Edition 1998
- [35] P. M. Knoll, *Displays*, Hüthig, 1986.
- [36] K. W. Böer, *Survey of Semiconductor Physics, Volume I: Electrons and Other Particles in Bulk Semiconductors*, Van Nostrand Reinhold, New York, 1990.
- [37] K. W. Böer, *Survey of Semiconductor Physics, Volume II: Barriers, Junctions, Surfaces and Devices*, Van Nostrand Reinhold, New York, 1992.
- [38] S. M. Sze, *Physics of Semiconductor Devices, Second Edition*, John Wiley & Sons, New York, 1981.
- [39] H. Melchior, *Demodulation and Photodetection Techniques*, Laser Handbook, vol. 1, North-Holland, Amsterdam, 1972.
- [40] K. Schade, *Mikroelektroniktechnologie*, Verlag Technik GmbH Berlin-München, 1991.
- [41] P. Rai-Choudhury, *Handbook of Microlithography, Micromachining and Microfabrication, Volume 1: Microlithography*, SPIE Press Monograph PM39, Bellington, Washington, 1997.
- [42] R. Paul, *Optoelektronische Halbleiterbauelemente*, B. G. Teubner, Stuttgart, 2. Auflage, 1992.
- [43] H. Schaumburg, *Werkstoffe und Bauelemente der Elektrotechnik; Band 3 Sensoren*, B. G. Teubner, Stuttgart, 1992.
- [44] U. Schneider, *Entwicklung und Herstellung aktiv adressierter Flüssigkristallbildschirme für Projektion und Direktsicht*, Dissertation, Universität Stuttgart, 1997.
- [45] K. Schleupen, U. Schneider, E. Lueder, T. Kallfass, M. Dobler, „A High-Performance Integrated Gate-Line Driver for HDTV Active-Matrix LCDs“, *SID International Symposium, Seattle, 1993*, Society of Information Display, Digest of technical papers, No. 24, 1993.
- [46] S. Audenaert, L. Weyten, „An optimized display waveform for higher refresh rates“, *SID International Display Research Conference, Toronto, 1997*, Society of Information Display, Conference rec., No. 17, 1997.
- [47] T. Luk, J. Ho, „Implementation of Double-Line Addressing (DLA) for Passive Panels“, *SID International Display Research Conference, Toronto, 1997*, Society of Information Display, Conference rec., No. 17, 1997.

- [48] J. De Vos, H. De Smet, A. Van Calster, „High Voltage EL Drivers Integrated on Glass“, *SID International Display Research Conference, Toronto, 1997*, Society of Information Display, Conference rec., No. 17, 1997.
- [49] P.-C. Yu, J.-C. Wu, „A Class-B Output Buffer for Flat-Panel-Display Column Driver“, *IEEE Journal of Solid-State Circuits*, Vol. 34, No. 1, Januar 1999.I
- [50] B. Sheu and C. Hu, „Switch-induced error voltage on a switched capacitor“, *IEEE J. Solid-State Circuits*, August 1984, vol. SC-19, no. 4, pp. 519-525.
- [51] C. Eichenberger and W. Guggenbühl, „Dummy Transistor Compensation of Analog MOS Switches“, *Journal of Solid-State Circuits*, August 1989, vol. 24, no. 4, pp. 1143-1146.
- [52] I. N. Bronstein, K. A. Semendjajew, *Taschenbuch der Mathematik*, B. G. Teubner Verlagsgesellschaft, 1991.
- [53] M. Seifert, *Analoge Schaltungen und Schaltkreise*, VEB Verlag Technik, Berlin, 1980.
- [54] M. Seifert, *Digitale Schaltungen*, VEB Verlag Technik, Berlin, 1986.
- [55] N. Fliege, *Systemtheorie*, Teubner Verlag Stuttgart, 1991.
- [56] K. W. Terrill, *CMOS Latch-up Modeling and Prevention*, Ph. D. Dissertation, University of California, Berkeley, 1985.
- [57] F.-C. Hsu, *Breakdown Mechanism and Related Effects in MOSFET's*, Ph. D. Dissertation, University of California, Berkeley, 1983.
- [58] R. Paul, *MOS-Feldeffekttransistoren*, Halbleiter-Elektronik Band 21, Springer-Verlag, Berlin, Heidelberg, 1994.
- [59] B. J. Baliga, *Modern Power Devices*, Krieger Publishing Company, Malabar, Florida, 1992
- [60] P. Antognetti (Hrsg.), *Power Intergrated Circuits*, McGraw Hill, New York, NY, 1986.
- [61] R. Paul, „Entwurf integrierter Schaltungen I“, *Script zur Vorlesung Entwurf integrierter Schaltungen I*, Technische Universität Hamburg-Harburg, Sommersemester 1995.
- [62] R. L. Geiger, P. E. Allen, N. R. Strader, *VLSI Design Techniques for Analog and Digital Circuits*, McGraw-Hill, New York, 1990.
- [63] D. S. Ang, C. H. Ling, „A Unified Model for the Self-Limiting Hot-Carrier Degradation in LDD n-MOSFET's“, *IEEE Transactions on Electron Devices*, Vol. 45, No. 1, Januar 1998.

- [64] S. Ogura, P. J. Tsang, W. W. Walker, D. L. Crichtlow, J. F. Shepard, „Design and Characteristics of the Lightly Doped Drain-Source (LDD) Insulated Gate Field-Effect Transistor“, *IEEE Transactions on Electron Devices*, Vol. ED-27, No. 8, August 1980.
- [65] M. Koyanagi, H. Kaneko, S. Shimizu, „Optimum Design of  $n^+ - n^-$  Double-Diffused Drain MOSFET to Reduce Hot-Carrier Emission“, *IEEE Transactions on Electron Devices*, Vol. ED-32, No. 3, März 1985.
- [66] J. F. Chen, J. Tao, P. Fang, C. Hu, „Performance and Reliability Comparison Between Asymmetric and Symmetric LDD Devices and Logic Gates“, *IEEE Journal of Solid-State Circuits*, Vol. 34, No. 3, März 1999.
- [67] R. Brück, *Entwurfswerkzeuge für VLSI-Layout: Methoden und Algorithmen für den rechnergestützten Entwurf von VLSI-Layout*, Carl Hansen Verlag, München, Wien, 1993.
- [68] T. Tanneberger, „A Test System for Micromirror Arrays“, *Fraunhofer Institute for Microelectronic Circuits and Systems, Annual Report 1999*, Fraunhofer Institut für mikroelektronische Schaltungen und Systeme, Duisburg, Dresden, München, Annual Report 1999.
- [69] *SKILL Language Reference*, IC 4.4.3 Product Documentantation, Cadence Design Framework Openbook Online Help.
- [70] W. Kluge, K. Kunze, *Funktionbeschreibung des Evaluation-Boards*, Dokumentation des Customer-Evaluation-Kits, Fraunhofer Institut für mikroelektronische Schaltungen und Systeme Dresden, 1999.



## Selbständigkeitserklärung:

Die vorliegende Arbeit zum Thema

*Integrierte Ansteuerschaltungen für mikromechanische Flächenlichtmodulatoren*

entstand am Fraunhofer Institut für mikroelektronische Schaltungen in Dresden unter der Betreuung von Prof. Dr.-Ing. H.-L. Fiedler.

Ich versichere hiermit, dass ich die Arbeit vollkommen selbständig verfasst und keine anderen als die angegebenen Quellen und Hilfsmittel benutzt sowie Zitate kenntlich gemacht habe.

Freiburg, den 07.11.2000

Kay-Uwe Kirstein