6 Meßergebnisse und Charakterisierung von Single-Gate HFET

Die im Rahmen dieser Arbeit erzielten Ergebnisse der hergestellten Submikron-HFET basieren auschließlich auf mittels Molekularstrahlepitaxie hergestellten Schichten. Der Prozeß des Schichtwachstums selbst, der in [11] ausführlich beschrieben ist, wurde aber nicht in erster Linie als Charakterisierungsmerkmal herangezogen. Das Anliegen dieses Kapitels ist vielmehr die Darstellung derjenigen Einflüsse auf das Transistorverhalten, welche hauptsächlich die Bauelementtechnologie im Anschluß an die Epitaxie betreffen. Dies wiederum erfolgt insbesondere im Hinblick auf die Anwendung der Elektronenstrahllithographie zur Strukturierung von Gate-Längen im Bereich 0.1 µm < $L_{\rm G}$ < 0.25 µm.

6.1 Längswiderstand von Gate-Kontakten

Zur Bestimmung des statischen Längswiderstandes wurden Mushroom-Gate-Kontakte unterschiedlichen Querschnittes mit einer Gate-Weite von Z = 300 µm auf s.i. Substrat hergestellt. Die Kontaktanschlüsse an den beiden Enden der Gates wurden mit einer quadratischen Fläche der Kantenlänge von 100 µm hinreichend groß gewählt, um einen Beitrag zum Gate-Widerstand auszuschließen. Mit Hilfe von konventionellen Strom-Spannungsmessungen wurden die Widerstandswerte für $R_{\rm GL}$ (Längswiderstand) bezogen auf die Gate-Weite Z ermittelt ($R_{\rm GLZ} = R_{\rm GL}/Z$).

Zunächst war es das Ziel, den Einfluß der Gate-Länge bei konstantem Querschnitt des Gate-Kopfes auf den Längswiderstand $R_{\rm GL}/Z$ herauszustellen. Dazu wurde die konventionelle Seitenbelichtungstechnik in Verbindung mit dem im Abschn. 5.3.3.1 vorgestellten, dreilagigen Fotolacksystem angewendet. Bei konstanter Intensität für die Seitenbelichtung wurde dabei lediglich die Dosis der *Center-line* zur Erzeugung verschiedener Gate-Längen im Bereich von 0.2 μ m < $L_{\rm G}$ < 0.5 μ m variiert. Nach Kap. 5, Abschn. 5.3.1 besteht eine lineare Abhängigkeit zwischen dem inversen, normierten Längswiderstand Z/R_{GL} und der Gate-Länge L_G gemäß Gl. 6.1:

$$\frac{Z}{R_{\rm GL}} \left[\frac{\rm mm}{\Omega} \right] = \frac{A_{\rm K}}{\rho} \left[\frac{\rm mm}{\Omega} \right] + \frac{h_{\rm F}}{\rho} L_{\rm G} \left[\frac{\rm mm}{\Omega} \right].$$
(6.1)

Bei Annahme einer mittleren Höhe des Gate-Fußes von $h_{\rm F} = 0.1 \,\mu{\rm m}$ und eines Mittelwertes für den spezifischen Widerstand der eingesetzten Ti/Au-Metallisierung von $\rho = 4.6 \cdot 10^{-5} \,\Omega{\rm mm}$ konnten so die Meßergebnisse für die verschiedenen Gate-Längen kontrolliert werden. Aufgrund der gegenseitigen Beeinflussung der Seiten- und Center-line-Belichtung wurde der Gate-Kopfquerschnitt für jede erzeugte Gate-Länge nachgeführt. Bei der Gegenüberstellung der Meßergebnisse im Vergleich zu den berechneten Werten für $Z/R_{\rm GL}$ nach Gl. 6.1 konnte eine sehr gute Übereinstimmung erzielt werden (vgl. Abb. 6.1):



Abb. 6.1: Gemessene und berechnete Werte für den auf die Gate-Weite Z normierten, inversen Längswiderstand Z/R_{GL} in Abhängigkeit von der Gate-Länge L_{G} .

Für die betrachteten Gate-Längen von 0.22 μm < L_G < 0.47 μm ordnen sich die ermittelten Widerstandswerte im Bereich 210 Ωmm⁻¹ > R_{GLZ} > 120 Ωmm⁻¹ in Literaturdaten ein.

Im weiteren wurden Mushroom-Gate-Kontakte gleicher Gate-Länge aber unterschiedlicher Gate-Kopfquerschnittsfläche hergestellt und untersucht. Dazu wurden auf der Basis des Resistsystems nach Abschn. 5.3.3.1 Gate-Strukturen $(L_{\rm G} = 0.22 \ \mu {\rm m})$ erzeugt, die mit und ohne Unterstützung der Seitenbelichtungstechnik hergestellt wurden (vgl. Kap. 5, Abschn. 5.3.3.1). Im Fall der nicht durchgeführten Seitenbelichtung entstanden dabei Gate-Strukturen mit einem trapezförmigen Querschnittsprofil. Für alle Gate-Strukturen wurde erneut der Längswiderstand $R_{\rm GLZ}$ bestimmt. In Tab. 6.1 sind die entsprechenden Ergebnisse zusammengefaßt. Zur Gegenüberstellung ist auch der Wert für $R_{\rm GL}$ im Fall der Einfachbelichtung bei niedrigen Beschleunigungsspannungen eingetragen (vgl. Kap. 5, Abschn. 5.3.3.4.3):

Gate-Länge L _G / μm	Kopf-Fläche A _K / μm²	Längswiderstand R _{GLZ} / Ω(mm) ⁻¹	Literaturwerte $R_{ m GLZ}$ / $\Omega(m mm)^{-1}$
0.22	0.1	1050	1500 [172]
0.22	0.295	210	180 [80]
0.13	0.36	100	160 [172]

 Tab. 6.1:
 Längswiderstände von Gate-Kontakten unterschiedlicher Querschnitte.

Im Fall des trapezförmigen Profils stellt sich, wie erwartet, ein unzulässig hoher Widerstandswert von $R_{GLZ} \approx 1 \text{ k}\Omega(\text{mm})^{-1}$ ein, der auch in der Literatur bestätigt wird. Erst die Realisierung des Mushroom-Gate-Profils senkt den Widerstandswert deutlich in den Bereich $R_{GLZ} \approx 200 \Omega(\text{mm})^{-1}$, wobei auch hier mit der Literatur vergleichbare Ergebnisse erzielt wurden. Besonders hervorzuheben ist der erzielte Wert von $R_{GLZ} = 100 \Omega(\text{mm})^{-1}$ im Fall der Einfachbelichtung bei einer Beschleunigungsspannung von $U_{acc} = 10 \text{ kV}$. Im Vergleich mit Literaturdaten zählt er bis zum Zeitpunkt dieser Arbeit zu den Bestwerten. Durch die erhöhte Schichtdicke insbesondere der beiden obersten Resiste des Gesamtsystems (vgl. Abschn. 5.3.3.4.3) konnte die Metallisierungshöhe deutlich gesteigert, und der Längswiderstand damit signifikant gesenkt werden.

6.2 Untersuchte Transistorschichten

Im folgenden werden die wichtigsten Eigenschaften derjenigen Transistorschichten zusammengefaßt, die im Rahmen dieser Arbeit zur Charakterisierung herangezogen wurden. Neben dem nominellen Schichtaufbau sind auch die aus Hall-Messungen ermittelten Daten für die Elektronenbeweglichkeit μ_n und die maximale Ladungsträgerkonzentration n_s im Kanal aufgeführt.

Die ausnahmslos gitterangepaßten Transistorschichten unterscheiden sich neben der Art der Dotierung der InAlAs-Spenderschicht (homogen oder δ dotiert) vor allem durch die Höhe der Dotierung. Ansonsten wurde auf einen vergleichbaren Aufbau der Einzelschichten, wie z.B. der Pufferschicht oder der Deckschicht, geachtet. Dies gewährleistete, daß sich im Bauelementverhalten weniger die epitaktischen als die prozeßtechnischen Maßnahmen während des Herstellungsprozesses (z.B. Ätzprozesse) wiederspiegelten.

Schicht (Nr.)	DU 472	DU 496	DU 550	DU 571	DU 574	DU 585
Deckschicht	InGaAs	InGaAs	InGaAs	InGaAs	InGaAs	InGaAs
<i>N</i> _D / cm ⁻³	6.3·10 ¹⁸	6.3·10 ¹⁸	6.3·10 ¹⁸	6.3·10 ¹⁸	6.3·10 ¹⁸	6.3·10 ¹⁸
d _{Sch} / nm	5	20	20	20	20	20
Barriere	InAlAs	AlAs/In-	AlAs/In-	AlAs/In-	AlAs/In-	AlAs/In-
		AlAs-SL	AlAs-SL	AlAs-SL	AlAs-SL	AlAs-SL
d _{Sch} / nm	5	12	12	12	12	12
Dotierstoff	InAlAs	InAlAs	InAlAs	InAlAs	InAlAs	InAlAs
schicht	(δ-dotiert)		(δ-dotiert)	(δ-dotiert)	(δ-dotiert)	(δ-dotiert)
N _D (300K)	3.5.1012 /	2.7.1018 /	6.0·10 ¹² /	4.0.1012 /	3.0.1012 /	3.0.1012 /
	cm ⁻²	cm ⁻³	cm ⁻²	cm ⁻²	cm ⁻²	cm ⁻²
<i>d</i> _{Sch} / nm	5	10	1.5	1.5	1.5	1.5
Spacer	InAlAs	InAlAs	InAlAs	InAlAs	InAlAs	InAlAs
d _{Sch} / nm	3.5	1.2	3.5	3.5	3.5	3.5
Kanal	InGaAs	InGaAs	InGaAs	InGaAs	InGaAs	InGaAs
d _{Sch} / nm	20	24	20	20	20	20
Puffer	InAlAs/	InAlAs/	InAlAs/	InAlAs/	InAlAs/	InAlAs/
	InGaAs-	InGaAs-	InGaAs-	InGaAs-	InGaAs-	InGaAs-
	SL	SL	SL	SL	SL	SL
d _{Sch} / nm	76.4	171.2	94.8	94.8	94.8	94.8
<i>n</i> _s / cm ⁻² (300K)		$3.5 \cdot 10^{12}$	$6.0 \cdot 10^{12}$	7.0·10 ¹²	$5.4 \cdot 10^{12}$	$6.1 \cdot 10^{12}$
<i>n</i> _s / cm ⁻² (20K)		$3.4 \cdot 10^{12}$	$5.4 \cdot 10^{12}$	6.3·10 ¹²	$5.5 \cdot 10^{12}$	6.0·10 ¹²
μ _n / cm ² (Vs) ⁻¹ (300K)		10700	7800	6700	8200	7700
μn / cm²(Vs)-1 (20K)		72000	24700	15600	18000	16700

Tab 6.2: Aufbau charakteristischer Transistorschichten (gitterangepaßt) einschließlich Hall-Daten.

6.3 Gleichspannungscharakterisierung der hergestellten SGHFET

Anhand von Messungen charakteristischer Kenngrößen, wie z.B. der Steilheit g_m , wird im folgenden der Einfluß der Gate-Länge auf das Gleichspannungs-

verhalten von InAlAs/InGaAs-HFET untersucht. Ebenso wird durch Messung der entsprechenden Kennlinienfelder das Auftreten von Kurzkanaleffekten (vgl. Kap. 2, Abschn. 2.1.4) beim Übergang zu sehr kurzen Gate-Längen aufgezeigt. Schließlich wird auch das sehr unterschiedliche Verhalten der auf Bernsteinsäure bzw. Zitronensäure basierenden Ätzlösungen (Abschn. 5.4.2.3.1 und Abschn. 5.4.2.3.2) beim Gate-Recess-Prozeß anhand von Meßdaten untersucht.

6.3.1 Extrinsische Steilheit

Die Abhängigkeit der extrinsischen Steilheit g_m (vgl. Kap. 2, Abschn. 2.3.1) von der Gate-Länge L_G beim Übergang von Lang- zu Kurzkanal-HFET wurde anhand der Schicht DU 585 (vgl. Tab. 6.2) untersucht. Dabei sind Gate-Längen im Bereich 0.2 μ m < L_G < 0.4 μ m mittels EBL auf der Basis des trockenchemischen Gate-Recess-Prozesses realisiert worden (vgl. Kap. 5, Abschn. 5.3.3.3 und Abschn. 5.4.3). Zusätzlich wurden lichtoptisch hergestellte Gate-Kontakte (0.5 μ m < L_G < 4 μ m) derselben Transistorschicht im direkten Vergleich zur Auswertung herangezogen. Der HFET befand sich im voll aufgesteuerten Zustand (AP: $U_{GS} = 0$ V, $U_{DS} = 2$ V).



Abb. 6.2: Extrinsische Steilheit $g_{m,extr}/Z$ in Abhängigkeit von der Gate-Länge L_G ; Schicht DU 585, Arbeitspunkt: $U_{GS} = 0$ V, $U_{DS} = 2$ V.

Die erzielten Ergebnisse sind in Abb. 6.2 und Abb. 6.3 zusammengefaßt. Abb. 6.2 zeigt die auf die Gate-Weite Z normierte, extrinsische Steilheit g_m in Abhängigkeit von der Gate-Länge. Mit sinkender Gate-Länge steigt die Steilheit sichtbar bei sonst unveränderten Transistordaten an. Für Gate-Längen $L_G < 0.5$ µm ist dieses Verhalten deutlich verstärkt zu beobachten. Im Fall der Reduzie-

rung der Gate-Länge von $L_{\rm G} = 0.5 \ \mu m$ auf $L_{\rm G} = 0.23 \ \mu m$ (54%) ist eine signifikante Erhöhung der Steilheit um 30% von 642 mSmm⁻¹ auf 826 mSmm⁻¹ zu beobachten. Entsprechend der Theorie zum Geschwindigkeitsüberschuß (vgl. *velocity overshoot*, Kap. 2, Abschn. 2.1.3) wird hier der Geschwindigkeitsvorteil der Ladungsträger im InGaAs-Kanal deutlich. Gerade dieses Bauelementverhalten zeichnet die InAlAs/InGaAs-basierenden HFET im Vergleich zu anderen Kanalmaterialien aus [16].

In Abb. 6.3 ist zugehörige Verlauf des auf die Gate-Weite *Z* normierten Drain-Source-Stromes $I_{DS,max}$ und der Abschnürspannung U_T für denselben Gate-Längenbereich dargestellt. Beide Größen wurden anhand des Übertragungskennlinienfeldes $I_{DS}(U_{GS}, U_{DS})$ ermittelt. Die Bestimmung von $I_{DS,max}$ erfolgte dabei im Arbeitspunkt $U_{GS} = 0$ V, $U_{DS} = 2$ V.



Abb. 6.3: Drain-Strom I_{DS}/Z im Arbeitspunkt: $U_{GS} = 0$ V, $U_{DS} = 2$ V und Abschnürspannung U_T in Abhängigkeit von der Gate-Länge L_G ; (Schicht DU 585).

Für Gate-Längen $L_G < 0.4 \,\mu\text{m}$ ist eine signifikante Verschiebung um 60% zu negativeren Werten zu beobachten. Gleichzeitig steigt der jeweils zugehörige Drain-Strom I_{DS} um 45% an. Rasterelektronenmikroskopische Untersuchungen zeigten allerdings, daß eventuelle Variationen im Trockenätzprozeß beim Gate-Recess als Ursache für die signifikante Schwellenspannungsdrift auszuschließen sind (vgl. Abschn. 6.3.2). Dennoch wurde diese Problematik in Analogie zum naßchemischen Ätzvorgang (vgl. Kap. 5, Abschn. 5.4.2.3) bei allen im Rahmen dieser Arbeit mit Hilfe der RIE hergestellten Submikron-Gate-Kontakten beobachtet. Für den Fall nichtangepaßter Ätzzeiten während des Gate-Recess-Prozesses beim Übergang zu sehr kleinen Gate-Längen stellt sich eine betragsmäßig vergrößerte Abschnürspannung $U_{\rm T}$ ein. Zur Steuerung des nahezu gleichen Drain-Stromes $I_{\rm DS}$ wird demnach betragsmäßig eine vergrößerte Spannung $U_{\rm GS}$ notwendig. Dies ist aber im allgemeinen mit einer Abnahme der extrinsischen Steilheit verbunden, was aber in Abb. 6.3 nicht zu beobachten ist. Damit bedarf es in bezug auf das in Abb. 6.3 dargestellte, gegenläufige Verhalten einer anderen Erklärung.

6.3.2 Abschnürverhalten

Wie bereits eingeführt wurde (vgl. Kap. 2, Abschn. 2.3.1), nimmt beim HFET der Einfluß des Drain-Potentials auf die Modulation der Ladungsträgerkonzentration im Kanal bei Verringerung der Gate-Länge deutlich zu. Dieser Effekt kann auch aufgezeigt werden, wenn bei konstanter Gate-Länge L_G der Drain-Gate-Abstand L_{DG} verkürzt wird.



Abb. 6.4: Gate-Drain-Leckstrom I_{GD}/Z in Abhängigkeit von der Gate-Drain-Spannung U_{GD} mit dem Drain-Gate-Abstand L_{DG} als Parameter ($L_G = 0.35$ µm; Schicht DU 585).

Die Verringerung von L_{DG} führt bei konstanter Gate-Drain-Spannung U_{GD} zu einem Anstieg der lateralen, elektrischen Feldstärke zwischen Drain- und Gate-Kontakt. Dies ist mit einer Verschlechterung des Durchbruchverhaltens des Bauelementes verbunden, was in Abb. 6.4 anhand der zugehörigen Sperrcharakteristik der Gate-Drain-Diode (Schicht DU 585) deutlich wird: In Abb. 6.4 zeigt sich eine um 20% verringerte *Off-State*-Durchbruchspannung [155] von $U_{GD} = -9.8$ V zu $U_{GD} = -7.8$ V bei $I_{GD}/Z = -1$ mAmm⁻¹, wenn der Drain-GateAbstand um 41% von $L_{DG} = 1.7 \ \mu m$ auf $L_{DG} = 1.0 \ \mu m$ verringert wird. Durch die erhöhte Feldstärke zwischen Drain- und Gate-Kontakt wird die Raumladungszone unterhalb des Schottky-Kontaktes und damit auch die Steuerung der Ladungsträger im Kanal nicht mehr allein durch die Gate-Spannung U_{GS} sondern verstärkt durch das Drain-Spannung U_{DS} mitbestimmt. Als Folge davon stellt sich ein erhöhter Ausgangsleitwert g_d und eine von der Drain-Source-Spannung abhängige Abschnürspannung U_T ein (vgl. Abb. 6.5a-d). Dieses Verhalten kann anhand zweier HFET identischer Gate-Länge ($L_G = 0.2 \ \mu m$) aber unterschiedlichen Drain-Source- bzw. Drain-Gate-Abstandes von L_{DS} = 3.2 $\mu m (L_{DG} = 1.7 \ \mu m)$ bzw. $L_{DS} = 2 \ \mu m (L_{DG} = 1 \ \mu m)$ aufgezeigt werden:



Abb. 6.5a-d: Ausgangskennlinienfeld (a, b) $I_{DS}(U_{DS}, U_{GS})$ und Übertragungskennlininefeld (c, d) $I_{DS}(U_{GS}, U_{DS})$ für die Drain-Source-Abstände von a,c) $L_{DS} =$ 3.2 µm und b,d) $L_{DS} = 2$ µm; ($L_G = 0.2$ µm, Z = 20 µm; Schicht DU 479).

Bei Reduzierung des Gate-Drain-Abstandes um 41% stellt sich eine betragsmäßig um beinahe 75% vergrößerte Abschnürspannung von $U_{T,m} = -0.47$ V im Vergleich zu $U_{T,m} = -0.27$ V ein. Hierbei wurde für $U_{T,m}$ jeweils der Mittelwert über den Parameter U_{DS} bestimmt. Anhand des Übertragungskennlinienfeldes (vgl. Abb. 6.5c,d) läßt sich dieser Effekt besonders deutlich durch die Verschiebung der Kennlinienäste in Richtung der Spannungsachse aufzeigen.

6.4 Hochfrequenz-Charakterisierung der hergestellten SGHFET

Das Hochfrequenzverhalten der im Rahmen dieser Arbeit hergestellten Submikron-HFET wurde im Bereich 45 MHz - 45 GHz untersucht. Grundlage hierzu bilden Streuparametermessungen, die in diesem Frequenzbereich durchgeführt wurden. Auf den S-Parametern basierend war es insbesondere das Verfahren der Kleinsignalersatzschaltbildbestimmung, welches zur Charakterisierung herangezogen wurde. Das Ziel der folgenden Abschnitte ist es, den Einfluß der verschiedenen Herstellungsverfahren (vgl. Kap. 5) für die Gate-Kontakte in bezug auf das Hochfrequenzverhalten dieser Bauelemente herauszuarbeiten. Dazu wurden aus den Streuparametermessungen die erzielten Grenzfrequenzen f_{T} , $f_{max,MAG}$ und $f_{max,GU}$ direkt ermittelt. Dies erfolgte durch Extrapolation auf die Frequenzachse mit -20 dB/dec (vgl. Kap. 2, Abschn. 2.4.2.1). Im Sinne einer echten Angleichung der Meßergebnisse an den theoretisch berechneten Kurvenverlauf wurde dabei eine maximale Abweichung von ± 1 dB/dec zugelassen. Im folgenden wird eine Auswahl typischer Ergebnisse vorgestellt, wobei besonders auf die Verbesserung des Hochfrequenzverhaltens unter Einsatz der Elektronenstrahllithographie im Vergleich zur lichtoptischen Gate-Lithographie hingewiesen wird. Die Bewertung der erzielten Ergebnisse erfolgt dabei in Verbindung mit dem jeweils zugrundeliegenden Schichtaufbau der Transistors (vgl. Tab. 6.2).

6.4.1 Ergebnisse des konventionellen T-Gate-Prozesses

Anhand der Transistorschicht DU 496 (vgl. Tab. 6.2) werden als erstes diejenigen Ergebnisse vorgestellt und bewertet, die bei Anwendung des konventionellen T-Gate-Herstellungsprozesses erzielt wurden (vgl. Abschn. 5.3.3.1). Im Fall der Schicht DU 496 handelt es sich um einen HFET mit homogener Volumendotierung ($N_{D,nom} = 2.7 \cdot 10^{18}$ cm⁻³). Bei Anwendung des auf Zitronensäure basierenden naßchemischen Gate-Recess-Prozesses resultierten auf die Gate-Weite *Z* normierte Steilheitswerte von $g_m = 450$ mSmm⁻¹ und maximale Drain-Source-Stromstärken von $I_{DS} = 469$ mAmm⁻¹.



Abb. 6.6a,b: $|\underline{h}_{21}|$ (a) bzw. |GU| (b) in Abhängigkeit von der Frequenz *f*, EBL: $L_G = 0.21 \mu m$; lichtoptisch: $L_G = 0.58 \mu m$ (AP: $U_{GS} = -0.2 \text{ V}$, $U_{DS} = 1.2 \text{ V}$; Schicht DU 496).

Die Funktionstüchtigkeit des konventionellen 0.2 µm-Gate-Prozesses wird anhand der Abb. 6.6a,b demonstriert. Hierbei sind die Beträge der Stromverstärkung $|\underline{h}_{21}|$ und der maximalen, unilateralen Verstärkung |GU| eines mittels EBL und lichtoptischer Lithographie hergestellten HFET in Abhängigkeit von der Frequenz einander gegenübergestellt.

Bei vergleichbaren Steilheitswerten in bezug auf die unterschiedlichen Gate-Längen bestätigt sich das in Kap. 2, Abschn. 2.4.2.1 eingeführte, antiproportionale Verhalten zwischen Gate-Länge L_G und Transitfrequenz f_T nahezu exakt (vgl. Gl. 6.2):

$$\frac{L_{\rm G,optisch}}{L_{\rm G,EBL}} = 2.76, \qquad \frac{f_{\rm T,EBL}}{f_{\rm T,optisch}} \approx 2.79 \tag{6.2}$$

Eine Reduzierung der Gate-Länge um den Faktor 2.76 resultiert in einer Zunahme der Transitfrequenz um nahzu den gleichen Faktor vom Wert 2.79.

Im Rahmen der Kleinsignalersatzschaltbildbestimmung wurden zusätzlich für beide Fälle die zugehörigen Zahlenwerte der Gate-Source-Kapazität C_{gs} in Abhängigkeit des Arbeitspunktes ermittelt C_{gs} (U_{GS} , U_{DS}). Im Fall des lichtoptisch strukturierten HFET ergibt sich eine über die Arbeitspunkte gemittelte und auf die Gate-Weite Z normierte Gate-Source-Kapazität von $C_{gs,m} = 2.87$ pF(mm)⁻¹. Im Fall des mittels EBL prozessierten HFET läßt sich ein Mittelwert von $C_{gs,m} =$ 0.96 pF(mm)⁻¹ angeben. Trotz möglicher Technologieschwankungen und einem Fehler von etwa 2% beim Verfahren der Ersatzschaltbildbestimmung ergibt sich damit auch hierbei die Möglichkeit der Skalierung der extrahierten Größen über die Gate-Länge L_G (vgl. Gl. 6.3).

$$\frac{C_{\rm gs,optisch}}{C_{\rm gs,EBL}} = 2.98 \approx \frac{L_{\rm G,optisch}}{L_{\rm G,EBL}}$$
(6.3)

Die Verbesserung der Grenzfrequenz $f_{\text{max,GU}}$ der unilateralen Verstärkung *GU* (vgl. Abb. 6.6) ist vornehmlich durch den erhöhten Wert von f_{T} im Fall des elektronenstrahlgeschriebenen Gate-Kontaktes begründet (vgl. Kap. 2, Abschn. 2.4.2.2). Die Notwendigkeit des Mushroom-Gate-Kontaktes beim Übergang zu Gate-Längen im Submikron-Bereich soll im folgenden anhand zweier HFET demonstriert werden, die die gleiche Gate-Länge ($L_{\text{G}} = 0.25 \,\mu\text{m}$) aber unterschiedliche metallene Querschnittsflächen aufweisen. Hierzu wurde erneut der konventionelle T-Gate-Prozeß nach Kap. 5, Abschn. 5.3.3.1 angewendet. In einem Fall wurde dabei auf die Seitenbelichtung zur Erzeugung des Gate-Kopfes verzichtet. Die Ergebnisse dieses Versuches sind in Tab. 6.3 zusammengefaßt:

Tab. 6.3: Gegenüberstellung der Zahlenwerte für $f_{\rm T}$, $f_{\rm max}$ und $C_{\rm gs}$ sowie $R_{\rm G}$ im Fall eines HFET mit trapezförmigem und T-Gate-Kontakt; $L_{\rm G} = 0.25$ µm; AP: $U_{\rm GS} = -0.3$ V, $U_{\rm DS} = 1.5$ V, (Transistor-Schicht DU 496).

	T-Gate-Kontakt	Trapez-Kontakt
f _T ∕ GHz	102	106
<i>f</i> _{max,GU} / GHz	214	148
$C_{\rm gs}$ / fF	95.8	91.7
$R_{ m G}$ / Ω	2.29	7.47

Für die HFET beider Gate-Typen sind die Streuparameter im Frequenzbereich 45 MHz < f < 40 GHz im Arbeitspunkt U_{GS} = -0.3 V, U_{DS} = 1.5 V aufgenommen worden. Anschließend erfolgte die Extraktion der Größen f_T und f_{max,GU} durch Extrapolation mit -20 dB/dec. anhand des frequenzabhängigen Verlaufs der entsprechenden Stromverstärkung $|h_{21}|$ bzw. der maximalen unilateralen Verstärkung |GU|. Die extrahierten Werte für die Transitfrequenzen stimmen in beiden Fällen gut überein ($f_{T,T-Gate} = 102$ GHz, $f_{T,Trapez} = 106$ GHz). Darüber hinaus werden auch die zugehörigen Gate-Source-Kapazitäten zu beinahe identischen Zahlenwerten bestimmt ($C_{gs,T-Gate} = 95.8$ fF, $C_{gs,Trapez} = 91.7$ fF). Der etwas geringere Wert von $f_{T.T-Gate} = 102$ GHz im Fall des Mushroom-Gate-Kontaktes im Vergleich zu $f_{T,Trapez} = 106$ GHz im Fall des trapezförmigen Gates kann auf die unterschiedliche Belichtungtechnik zurückgeführt werden. Der Nachteil des trapezförmigen Gate-Querschnittes wird bei der Betrachtung der maximalen unilateralen Schwingfrequenz GU deutlich. Während im Fall des Mushroom-Gate-Kontaktes eine Grenzfrequenz von $f_{max,GU,T-Gate}$ > 200 GHz extrapoliert werden kann, ist diese im Fall des trapezförmigen Gate-Kontaktes auf einen Wert von $f_{max,GU,Trapez} = 148$ GHz begrenzt. Wie bereits eingeführt (vgl. Kap. 2, Abschn. 2.4.2.2), ist dies die Folge des deutlich erhöhten, elektrischen Gate-Widerstands im Fall des trapezförmigen Gate-Profils.

In Tab. 6.3 sind zusätzlich die aus der Kleinsignalersatzschaltbildbestimmung ermittelten Zahlenwerte der Gate-Widerstände für beide Querschnittsgeometrien eingetragen. In Übereinstimmung mit den Resultaten aus den Gleichspannungsmessungen (vgl. Abschn. 6.1, Tab. 6.1) wurde auch im Rahmen der Kleinsignalparameterextraktion ein signifikanter Anstieg des extrinsischen Gate-Widerstandes $R_{\rm G}$ für das trapezförmige Gate-Profil beobachtet. Bei gleicher Gate-Weite ($Z = 160 \ \mu m$) wurde im Vergleich dazu beim Mushroom-Gate ein im arithmetischen Mittel um mehr als den Faktor 2 geringerer Widerstandswert von $R_{\rm G,T-Gate} = 2.29 \ \Omega$ erzielt ($R_{\rm G,Trapez} = 7.47 \ \Omega$). Dieses Verhalten wird auch in der Literatur bestätigt [168].

6.4.2 Ergebnisse des Doppelbelichtungsprozesses

Wie bereits erwähnt, besteht der Vorteil der Doppelbelichtungs- im Vergleich zur Seitenbelichtungstechnik in einer deutlich erhöhten Ausbeute (vgl. Abschn. 5.3.3.4.1). In Übereinstimmung mit einer von L. NGUYEN entwickelten, verwandten Technik [173] konnte die Ausbeute der hergestellten Transistoren von 70% auf über 90% gesteigert werden. Aus diesem Grund wurde dieses im Rahmen dieser Arbeit neu entwickelte Belichtungsverfahren standardmäßig im Fachgebiet für die Realisierung von 0.2 µm T-Gate-Kontakten eingesetzt. Im folgenden werden die dabei erzielten Ergebnisse diskutiert, wobei zunächst die Hochfrequenzdaten des für das Fachgebiet sogenannten *Standard-EBL-HFET* vorgestellt werden. Darüber hinaus wurden im Rahmen dieses T-Gate-Prozesses in bezug auf die Transitfrequenz Bestdaten erzielt, die abschließend gezeigt werden (vgl. Abschn. 6.4.2.2).

6.4.2.1 Standard-EBL-HFET

Im Rahmen der Untersuchungen dieser Arbeit stellte sich die Verwendung δdotierter Schichtenfolgen mit hohen Schichtkonzentrationen ns in bezug auf das Hochfrequenzverhalten als besonders vorteilhaft heraus. Dagegen ließen sich beim Einsatz hochverspannter Schichtenfolgen mit bis zu 80%-Indium-Gehalt im InGaAs-Kanalmaterial keine signifikanten Vorteile aufzeigen. Trotz sehr hoher Beweglichkeiten µn war keine signifikante Verbesserung in bezug auf die Transitfrequenz zu beobachten. Bei gleicher Gate-Länge wiesen die untersuchten HFET im Fall der δ-Dotierung gegenüber zur homogenen Dotierung eine deutlich erhöhte extrinsische Steilheit g_m auf. Diese Verbesserung konnte ohne einen negativen Einfluß der hohen Dotierung auf die Gate-Source-Kapazität, wie es im Fall der Volumendotierung als Nachteil bekannt ist, erzielt werden [16]. Damit wurden im Rahmen dieser Arbeit entgegen der von C. HEEDT [108] aufgezeigten Tendenz bei HFET im Fall der δ-Dotierung stets höhere Transitfrequenzen erzielt als bei HFET mit konventioneller Volumendotierung. Eine Erklärung hierfür liegt darin, daß die in [108] untersuchten HFET eine minimale Gate-Länge von $L_{\rm G} = 0.5 \,\mu m$ aufwiesen. Anhand von Abb. 6.3a konnte aber gezeigt weren, daß in diesem Gate-Längenbereich der Steilheitsgewinn noch zu gering ist, so daß sich in diesem Fall noch keine deutlichen Verbesserungen in bezug auf das Hochfrequenzverhalten erzielen lassen. Stellvertretend sind in Tab 6.4 die Transistoreigenschaften zweier untersuchter Schichten mit unterschiedlichem Dotierstoffprofil direkt einander gegenübergestellt. Die Schicht DU 496 besitzt dabei das homogene und die Schicht DU 571 das δ -dotierte Dotierstoffprofil (vgl. Tab. 6.2).

Schicht	U _T / V	I _{DS,max} /Z/ mAmm ⁻¹	g _{m,max} /Z/ mSmm ⁻¹	<i>R</i> _S / Ω	<i>L</i> _G / μm	Ζ / μm	f _T / GHz	f _{max,GU} / GHz
DU 496	-1.0	468	482	3.53	0.21	160	123	214
DU 571	-1.16	687	698	5.72	0.20	160	134	219

Tab. 6.4: Transistordaten: homogen dotierter HFET (Transistor-Schicht DU 496); δ-dotierter HFET (Schicht DU 571).

Im Fall der δ-dotierten Schicht (vgl. Tab. 6.2) werden deutlich erhöhte Werte sowohl für die extrinsische Steilheit ($g_m/Z = 698 \text{ mS}(\text{mm})^{-1}$) als auch für den Sättigungsstrom ($I_{\text{DS},\text{max}}/Z = 687 \text{ mA}(\text{mm})^{-1}$) bei vergleichbarer Abschnürspannung von $U_T \approx -1$ V erzielt. Trotz deutlich niedriger Beweglichkeiten kann im Fall der δ-dotierten Schicht sogar ein höherer Wert für die Transitfrequenz ermittelt werden ($f_T = 134 \text{ GHz}$). Dagegen ist bei Betrachtung der maximalen unilateralen Grenzfrequenz $f_{\text{max},\text{GU}}$ kein unterschiedliches Verhalten zu beobachten. In Abb. 6.7a,b ist der frequenzabhängige Verlauf von $|\underline{h}_{21}|$ und |GU|für den Fall der δ-dotierten Schicht noch einmal abschließend dargestellt.



Abb. 6.7a: $|\underline{h}_{21}|$ des Standard-EBL-HFET in Abhängigkeit von der Frequenz *f*, AP: $U_{GS} = -0.4$ V, $U_{DS} = 1.5$ V (Transistor-Schicht DU 571).



Abb. 6.7b: |GU| des Standard-EBL-HFET in Abhängigkeit von der Frequenz *f*, AP: $U_{GS} = -0.4$ V, $U_{DS} = 1.5$ V (Transistor-Schicht DU 571).

6.4.2.2 Bestdaten

Den Hochfrequenzdaten des Standard-EBL-HFET werden in diesem Abschnitt herausragende Einzelergebnisse in bezug auf die Transitfrequenz gegenübergestellt, die im Rahmen dieser Arbeit erzielt werden konnten. Grundlage dazu bildete eine nochmalige Reduzierung der δ -Dotierung von $n_{\rm s} = 7.0 \cdot 10^{12}$ cm⁻² (vgl. Standard-EBL-HFET, Abschn. 6.4.2.1) auf $n_{\rm s} = 6.0 \cdot 10^{12}$ cm⁻² (vgl. Schicht DU 550, Tab 6.2). Für die Herstellung der Gate-Kontakte wurde der zum Standard-EBL-HFET identische Lithographieprozeß angewendet (vgl. Abschn. 5.3.3.4.1). Infolge der reduzierten Dotierung stellte sich erwartungsgemäß ein verminderter Sättigungstrom von $I_{\rm DS,max}/Z \approx 510$ mA(mm)⁻¹ ein. Dennoch konnte dabei gleichzeitig die extrinsische Steilheit auf einen Wert von $g_{\rm m}/Z =$ 800 mS(mm)⁻¹ gesteigert werden. Auf der Basis dieser DC-Daten zeigten die zugehörigen Hochfrequenzmessungen die in Abb. 6.8 dargestellten Ergebnisse in bezug auf $f_{\rm T}$ bzw. $f_{\rm max,GU}$. Während der Wert von $f_{\rm max,GU} = 224$ GHz dem des Standard-EBL-HFET entspricht, konnte im Fall der Transitfrequenz eine signifikante Verbesserung von $f_{\rm T} = 181$ GHz erzielt werden (vgl. Abb. 6.8a,b).



Abb. 6.8a,b: $|\underline{h}_{21}|$ und |GU| in Abhängigkeit von der Frequenz f (Transistor-Schicht DU 550); $f_{\rm T} = 181$ GHz, $f_{\rm max,GU} = 224$ GHz; AP: $U_{\rm GS} = -0.1$ V, $U_{\rm DS} = 1.2$ V.

Bei nominell eingestellter Gate-Länge von $L_G = 0.2 \ \mu m$ zählt dieser Wert zu den Bestdaten, die bisher in bezug auf das InAlAs/InGaAs-Materialsystem

erzielt wurden (vgl. Tab. 6.5). Dies zeigt sich in einem direktem Vergleich der hier erzielten Transistordaten zu den Literaturdaten, die in Tab. 6.5 einander gegenübergestellt worden sind.

U _T / V	$I_{\text{DS,max}}/Z/$ mA(mm) ⁻¹	$g_{ m m,max}/Z/mS(m mm)^{-1}$	<i>R</i> _S / Ω	<i>L</i> _G / μm	Ζ/ μm	f _T / GHz	f _{max,GU} / GHz	Lit.
-0.8	512.5	800	5.99	0.2	80	181	224	diese Arbeit
-	-	-	-	0.2	150	150	200	[44]
-0.45	-	1690	-	0.2	-	180	-	[174]
-0.75	-	-	-	0.2	80	120	-	[130]

 Tab. 6.5:
 DC- und RF-Transistordaten (Transistor-Schicht DU 550) verglichen mit Literaturdaten

Zur Absicherung des Ergebnisses bezüglich $f_{\rm T}$ wurde die Gate-Länge genau überprüft. Dabei wurde zunächst die geometrische Gate-Länge mittels rasterelektronenmikroskopischer Aufnahmen exakt vermessen. Darüber hinaus wurde mit Hilfe der Ersatzschaltbildbestimmung die zugehörige Gate-Source-Kapazität bestimmt. Diese Daten wurden schließlich in einem direkten Vergleich mit denjenigen des Standard-EBL-HFET ausgewertet:



Abb. 6.9: Gate-Source-Kapazität C_{gs} in Abhängigkeit von U_{GS} und U_{DS} ($L_G = 0.2 \mu m$, (Transistor-Schicht DU 550).

Bezüglich der Vermessung der geometrischen Gate-Länge konnte wie im Fall des Standard-EBL-HFET auch hier ein Wert von $L_G = 0.2 \ \mu m$ als gesichert festgestellt werden. Die zugehörige Gate-Source-Kapazität C_{gs} wurde für verschiedene Arbeitspunkte bestimmt. Dabei ergaben sich die in Abb. 6.9 dargestellten Ergebnisse. Die für den Gate-Längenbereich von $L_G = 0.2 \ \mu m$ typischen Kapazitätswerte von $C_{gs} = 0.9 \ pF(mm)^{-1}$ (vgl. Abschn. 6.4.1) werden hier deutlich unterschritten. Die extrahierten Werte für C_{gs} nach Abb. 6.9 sind im arithmetischen Mittel um mehr als 30% verringert. Es ergibt sich ein Durchschnittswert von $C_{gs}/Z = 0.63 \ pF(mm)^{-1}$. Im folgenden wird auf der Basis dieser Kapazitätswerte nach Gl. 6.2 bzw. Gl. 6.3 die theoretisch zu erwartende Transitfrequenz für diese Schicht berechnet:

$$f_{\rm T,DU550} = \frac{C_{\rm gs,DU496}}{C_{\rm gs,DU550}} f_{\rm T,DU496} = 187 \rm GHz$$
(6.4)

Hierbei ist eine sehr gute Übereinstimmung zwischen dem gemessenen und berechneten Zahlenwert festzustellen. Berechnet man dagegen nach dem gleichen Verfahren die zugehörige Gate-Länge, so ergibt sich gemäß Gl. 6.5 ein Wert von $L_{G,DU550}$ = 133 nm:

$$L_{\rm G,DU550} = \frac{C_{\rm gs,DU550}}{C_{\rm gs,DU496}} L_{\rm G,DU496} = 133 \text{ nm}.$$
 (6.5)

Dieser Wert weicht deutlich vom Meßergebnis ab. Aber aufgrund der Genaugikeit der Meßeinrichtung von \pm 10 nm ist ein Meßfehler auszuschließen. Eine Begründung für das bei einer Gate-Länge von $L_{\rm G} = 0.2$ µm ausgezeichnete Hochfrequenzverhalten kann somit die reduzierte Dotierstoffkonzentration $n_{\rm s}$ liefern, da diese einen deutlichen Einfluß auf die Gate-Source-Kapazität $C_{\rm gs}$ besitzt [16].

Auf diese Weise kann abschließend die Bestimmung von f_T zu 181 GHz bei einer Gate-Länge von $L_G = 0.2 \mu m$ als gültiges Meßergebnis bestätigt werden.

6.4.3 Ergebnisse bei Anwendung des Resisttyps ZEP-520

Wie bereits erwähnt, zeichnet sich der chemisch verstärkte Fotolack ZEP-520 durch seine Resistenz gegenüber RIE-Ätzen aus. Daher wurde dieser Resisttyp zur Strukturierung von Mushroom-Gate-Kontakten mit anschließendem trokkenchemisch durchgeführten Gate-Recess-Prozeß bevorzugt eingesetzt (vgl. Kap. 5, Abschn. 5.3.3.3). Das gleichzeitig verbesserte Kontrast- und Auflösungsvermögen ließ darüber hinaus eine weitere Reduzierung der Gate-Länge erwarten.



Abb. 6.10: Belichtung ($U_{acc} = 30$ kV, $I_B = 100$ pA, Dosis $D = 412.5 \ \mu Ccm^{-2}$, $d_{step} = 7.629$ nm, $L_{G,design} = 50$ nm) und Entwicklung (1 MIBK : 1 IPR, 1 min) einer Gate-Struktur in ZEP-520 ($d_{ZEP} = 190$ nm): Gate-Länge $L_G = 69$ nm.

Auf der Basis des Einlagenprozesses wird dies in Abb. 6.10 nachhaltig demonstriert. Hier konnte die Realisierung einer Gate-Struktur der Länge von $L_G = 69$ nm nachgewiesen werden.

Vor diesem Hintergrund werden in diesem Abschnitt zunächst die Ergebnisse des Speziallithographieprozesses für T-Gate-Kontakte im Fall der Mehrfachbelichtung und -entwicklung vorgestellt (Kap. 5, Abschn. 5.3.3.4.2). Im Anschluß daran wird die Funktionstüchtigkeit der konventionellen Belichtungstechnik auch unter Verwendung des ZEP-520 demonstriert. Für den Gate-Recess-Prozeß wurde dabei der Hybrid-Prozeß aus der Kombination zwischen RIE- und naßchemischem Ätzprozeß eingesetzt (Kap. 5, Abschn. 5.4.4).

6.4.3.1 Ergebnisse zum Doppelbelichtungs- und -entwicklungsprozeß

Die Technik der separaten Belichtung und Entwicklung von Gate-Fuß und -Kopf (vgl. Kap. 5, Abschn. 5.3.3.4.2), die auch in [173] angewendet wird, stellte sich in bezug auf das Hochfrequenzverhalten der Bauelemente als sehr erfolgreich heraus. Höchste Transitfrequenzen bei gleichzeitig hohen maximalen Schwingfrequenzen konnten damit erzielt werden. Nachteilig wirkt sich bei dieser Strukturierungsmethode der erhöhte Zeitaufwand aus, da der Lithographieprozeß insgesamt zweimal vollständig durchgeführt werden muß. Die Funktionsfähigkeit dieses Spezialprozesses demonstrieren die folgenden Ergebnisse. Für die nominelle Gate-Länge von $L_{\rm G} = 0.1$ µm ergaben sich bei der Extrapolation Grenzfrequenzen im Bereich $f_{\rm T} > 170$ GHz und $f_{\rm max,GU} > 200$ GHz. Im Vergleich zu den Bestdaten der Transistor-Schicht DU 550 bei einer Gate-Länge von $L_{\rm G} = 0.2$ µm fallen diese Werte für $L_{\rm G} = 0.1$ µm eher zu niedrig aus. Neben möglichen Technologieschwankungen ist hier aber insbesondere der erhöhte Wert für die δ-Dotierung als Begründung anzuführen ($n_{\rm s}$ (300 K) = 7.0·10¹² cm⁻²). Dennoch lassen sich diese Daten im direkten Vergleich mit Literaturdaten einreihen (vgl. Tab. 6.6). Dargestellt sind jeweils die wichtigsten DC- und RF-Kenndaten, soweit bekannt.

$U_{\rm T}$ /	$I_{\rm DS,max}/Z/$	$g_{\rm m,max}/Z/$	R _S /	<i>L</i> _G /	Z / μm	f _T /	f _{max,GU} /	Lit.
V	mA(mm) -1	mS(mm)-1	Ω	μm		GHz	GHz	
-0.89	610	825	5.7	0.1	120	172	222	diese Arbeit
-0.25	-	1000	-	0.1	80	200	-	[175]
-	-	-	-	0.1	-	160	260	[176]
-0.1	325	1550	-	0.1	-	305	340	[128]

Tab. 6.6:DC- und RF-Transistordaten (Transistor-Schicht DU 571) im Vergleich mit
Literaturdaten

Der im Rahmen dieser Arbeit neu entwickelte Doppelentwicklungsprozeß erfordert den Ausbau der Schicht aus dem REM nach der ersten Belichtung für die Definition des Gate-Fußes. Dadurch verdoppelt sich prinzipiell die Zeit für den gesamten Herstellungsprozeß des Gate-Kontaktes. Damit eignet sich dieser Prozeß nicht für eine Standardanwendung.

6.4.3.2 Ergebnisse zum Hybrid-Gate-Recess-Prozeß

Zur sicheren Erzielung der von der Epitaxie voreingestellten Abschnürspannung $U_{\rm T}$ stellte sich der Lithographieprozeß nach Kap. 5, Abschn. 5.3.3.3 in Verbindung mit dem Hybrid-Gate-Recess-Prozeß als sehr effektiv und homogen heraus. Die Problematik der Fotolackresiduen konnte durch Einsatz des RIE-Ätzvorgangs deutlich entschärft werden. Dagegen konnte allerdings nicht in jedem Fall eine vergleichbare Ausbeute, wie im Fall der Doppelbelichtungstechnik in Kombination mit dem rein naßchemisch durchgeführten Gate-Recess-Prozeß erzielt werden (vgl. Abschn. 6.4.2.1). Die entsprechenden Ergebnisse werden im folgenden anhand der Schicht DU 574 (vgl. Tab. 6.2) näher diskutiert. Im Vergleich zur Schicht DU 571 (vgl. Tab. 6.2) liegt hier eine geringere Dotierstoffkonzentration von $n_{\rm s} = 5.4 \cdot 10^{12}$ vor, die einen leichten Anstieg der Beweglichkeit sowohl bei Raumtemperatur als auch bei T = 20 K zur Folge hat. Bei einer nominellen Gate-Länge von $L_{\rm G} = 0.1$ µm zeigen die REM-Aufnahmen in Übereinstimmung mit der Kleinsignalparameterextraktion im Fall der Gate-Source-Kapazität eine tatsächlich realisierte Gate-Länge im Bereich $L_{\rm G} = 0.15$ µm. Die Aufweitung der Gate-Strukturen ist dabei durch die Vielzahl der technologischen Prozesse begründet, die die Schicht im Hybrid-Gate-Recess-Prozeß durchläuft. Im Fall der Schicht DU 574 wurde darüber hinaus beim RIE-Prozeß die Zeit für den O₂-Plasmaschritt von nominell 15s auf 30s erhöht, um die weniger resistente, oberste Resistschicht in geringem Maß aufzuweiten. Als Resultat stellte sich im Vergleich zum in Kap. 5, Abschn. 5.3.3.3 vorgestellten Muster ein vergrößerter Querschnitt des Gate-Kontaktes ein, der zu einer weiteren Verbesserung des Hochfrequenzverhaltens in bezug auf die unilaterale Schwingfrequenz *GU* führte. Im Vergleich zu den bisher in diesem Kapitel vorgestellten Ergebnissen weist die Transistor-Schicht DU 574 das größte Verhältnis $f_{\text{max,GU}}/f_{\text{T}} \approx 2$ auf. Hierbei wurden Spitzenwerte für *GU* von $f_{\text{max,GU}} = 304$ GHz und für die Transitfrequenz von $f_{\text{T}} = 156$ GHz erzielt (Abb. 6.11a,b). Ein Vergleich mit Literaturdaten zeigt ebenfalls die hohe Qualität des entwickelten Prozesses (vgl. Tab. 6.7).

Tab. 6.7:DC- und RF-Transistordaten (Transistor-Schicht DU 574) im Vergleich mit
Literaturdaten

U _T / V	$I_{\text{DS,max}}/Z/$ mA(mm) ⁻¹	$g_{ m m,max}/Z/mS(m mm)^{-1}$	<i>R</i> _S / Ω	<i>L</i> _G / μm	Z / μm	f _T / GHz	f _{max,GU} / GHz	Lit.
-0.8	441	683	5.5	0.15	120	156	304	diese Arbeit
-	-	800	-	0.15	-	165	300	[129]
-1.0	520	720	-	0.15	50	150	200	[177]

In Abb. 6.11a,b sind zusätzlich die modellierten Werte der Verstärkungen eingetragen, die mit Hilfe der Kleinsignalersatzschaltbildbestimmung ermittelt wurden [39]. Insgesamt ist eine gute Übereinstimmung zwischen Modell und Messung zu beobachten. Höhere Schwingfrequenzen für die Verstärkung *GU* wurden im Rahmen dieser Arbeit nur noch bei Anwendung von DGHFET-Kaskoden erreicht. Ein ausführlicher Vergleich zwischen SGHFET und DGHFET findet insbesondere in Kap. 7 statt, so daß an dieser Stelle auf weitere Ausführungen verzichtet wird.



Abb. 6.11a,b: $|\underline{h}_{21}|$ und |GU| in Abhängigkeit von der Frequenz *f*; gemessene und modellierte Daten; AP $U_{GS} = -0.4$ V, $U_{DS} = 1.5$ V (Schicht DU 574).

6.4.4 Ergebnisse und Diskussion zu neuen Lithographie-Techniken

Bei der Elektronenstrahlbelichtung verringert die Herabsetzung der Beschleunigungsspannung die Wechselwirkung der Streuprozesse zwischen Substrat

und Fotolack (vgl. Kap. 5, Abschn. 5.3.3.4.3). Daher war bei Anwendung dieses Prozesses verstärkt die Existenz von Fotolackresiduen nach dem Lithographieprozeß zu beobachten. Dieser Effekt spielte bei den in Abschn. 5.3.3.4.3 vorgestellten Ergebnissen auf reinem Halbleitersubstrat nur eine untergeordnete Rolle. Eine Anwendung dieses Prozesses im realen Bauelement erforderte aber eine Modifikation des Fotolackprozesses sowie den Ersatz des naßchemischen Gate-Recess-Prozesses durch den Hybrid-Prozeß. In Anlehnung an den Fotolackprozeß nach Kap. 5, Abschn. 5.3.3.3 wurde der unterste Fotolack durch den Typ ZEP-520 ersetzt, so daß der Hybrid-Prozeß im Rahmen des Gate-Recess-Prozesses eingesetzt werden konnte. Mit Hilfe dieser Modifikationen konnten im Rahmen der Einfachbelichtung bei niedrigen Beschleunigungsspannungen ($U_{acc} = 10 \text{ kV}$) erstmals funktionsfähige HFET mit Mushroom-Gate-Kontakten hergestellt werden [144]. Die dabei erzielte Gate-Länge von $L_G = 0.2 \mu m$ stellte sich im Vergleich zu den auf reinem Substrat hergestellten Gate-Kontakten als deutlich erhöht heraus. Diese Strukturaufweitungen stellten sich nicht zuletzt durch den erweiterten Prozeßablauf (z.B. Gate-Recess) ein, der beim vollständigen Gate-Prozeß zu berücksichtigen ist. Dennoch konnte auf der Basis dieser Ergebnisse das Modell für das Resistverhalten bei niedrigen Beschleunigungsspannungen verifiziert werden (vgl. Kap. 5, Abschn. 5.3.3.4.3). Abb. 6.12 zeigt dies in Form der frequenzabhängigen Verläufe der Stromverstärkung $|h_{21}|$ sowie der Verstärkung |GU|.

Die Transitfrequenz von $f_{\rm T}$ = 126 GHz entspricht dem für eine Gate-Länge von $L_{\rm G}$ = 0.2 µm typischen Wert (vgl. Tab. 6.5). Der moderate Wert von $f_{\rm max,GU}$ = 204 GHz im Fall der Grenzfrequenz für *GU* ist nicht im Lithographieprozeß begründet, da die Transistoren derselben Schicht auch bei Anwendung der konventionellen Belichtungstechnik (hohe Beschleunigungsspannungen) lediglich maximale Schwingfrequenzen von $f_{\rm max,GU} \approx 200$ GHz aufwiesen. Im Vergleich zur Literatur [80],[99],[126],[130] ist für die im Rahmen dieser Arbeit erzielten Bauelementdaten aber entscheidend, daß sie hier erstmals unter Anwendung einer wesentlich vereinfachten Strukturierungstechnik erzielt worden sind. Damit konnte die Funktionstüchtigkeit der völlig neu entwickelten Strukturierungstechnik erfolgreich aufgezeigt werden.

Ein möglicher Nachteil der neuen Belichtungsmethode besteht in der verminderten Resist-Substratwechselwirkung. Aufgrund der reduzierten Beschleunigungsspannung wird der Anteil der Elektronen, die aus dem Substrat zurück in den Resist gestreut werden, deutlich reduziert (vgl. Kap. 4, Abschn. 4.2.4.1). Diese tragen aber zu einer rückwärtigen Belichtung insbesondere des Resistmaterials am Übergang zum Substrat bei. Dadurch wird der rückstandsfreie Abtrag dieses Resistanteils im Entwickler unterstützt. Eine Verringerung oder gar ein Ausbleiben dieser rückwärtigen Belichtung erhöht das Risiko von Resistresiduen, die nach dem Lithographieprozeß auf dem Substrat verbleiben und vor weiteren Prozeßschritten entfernt werden müssen. Für eine Anwendung dieses Prozesses als Standard-Herstellungsprozeß für Mushroom-Gate-Kontakte sind daher insbesondere dahingehend weiterführende Untersuchungen unerläßlich.



Abb. 6.12a,b: $|\underline{h}_{21}|$ und |GU| in Abhängigkeit von der Frequenz *f*; $f_{T} = 126$ GHz, $f_{max,GU} = 204$ GHz; AP: $U_{GS} = -0.1$ V, $U_{DS} = 1.5$ V (Schicht V39).

6.4.5 Ergebnisse der Rauschmessungen

Die Bedeutung des Mushroom-Gate-Kontaktes und des damit verbundenen Gate-Widerstandes $R_{\rm G}$ in bezug auf das Transistorrauschverhalten (Kap. 2, Abschn. 2.4.3) wird anhand der folgenden Ergebnisse aufgezeigt. Zur Herstellung der T-Gate-Kontakte wurde der Doppelbelichtungsprozeß nach Kap. 5, Abschn. 5.3.3.4.2 eingesetzt. Es wurden Rauschparametermessungen im Frequenzbereich von 2 GHz < f < 18 GHz durchgeführt.



Abb. 6.13: Minimale Rauschzahl F_{\min} in Abhängigkeit von der Frequenz f für den Fall eines trapezförmigen Gate-Kontaktes (O) und eines Mushroom-Gate-Kontaktes (\bullet); $L_{\rm G} = 0.25 \ \mu m$ (Transistor-Schicht DU 496).

Die entsprechend bestimmten Rauschzahlen F_{min} (vgl. Kap. 2, Abschn. 2.4.3) von HFET mit trapezförmigem Gate- und T-Gate-Kontakt wurden in einem direktem Vergleich einander gegenübergestellt (vgl. Abb. 6.13). Bezüglich des Arbeitspunktes wurde der Drain-Source-Strom I_{DS} konstant gehalten ($I_{DS} \approx 10$ mA). Bei einer Gate-Länge von $L_G = 0.25 \mu m$ wurden im Fall des trapezförmigen Gate-Kontaktes deutlich höhere Zahlenwerte für F_{min} gemessen ($F_{min} = 2$ dB @ 12 GHz). Dagegen konnten bei Anwendung der konventionellen Mushroom-Gate-Technologie deutlich verbesserte Werte erzielt werden (0.35 dB @ 12 GHz), die auch einem Vergleich mit Literaturdaten standhalten [165].