

2 InAlAs/InGaAs/InP-Heterostruktur-Feldeffekttransistoren

Heterostruktur-Feldeffekttransistoren auf der Basis der Verbindungshalbleiter Indium-Aluminium-Arsenid und Indium-Gallium-Arsenid, die epitaktisch auf Indium-Phosphid abgeschieden wurden, sind die derzeit favorisierten Bauelemente für den Einsatz in Hoch- und Höchstgeschwindigkeitsschaltungen. Der Grund hierfür liegt in den herausragenden Eigenschaften des Kanalmaterials bei gleichzeitiger Anwendung einer geeigneten Mikro- bzw. Nano-Strukturierungstechnik.

In diesem Kapitel werden grundlegend Aufbau und Funktionsweise dieser Bauelemente aufgezeigt. Im Hinblick auf die materialspezifischen Vorteile werden dabei zunächst die grundlegenden Eigenschaften des InAlAs/InGaAs-Heteroübergangs vorgestellt. Im Anschluß daran erfolgt die Diskussion des vollständigen Transportverhaltens im Zusammenhang mit der im Rahmen dieser Arbeit angewandten Strukturierungstechnik der Elektronenstrahlolithographie. Sie erlaubt die Realisierung von Gate-Kontakten mit kleinsten Abmessungen ($L_G < 100$ nm). Die damit nachhaltig zu beeinflussenden Bauelementeigenschaften werden daher stets in bezug auf die Verkürzung der Gate-Länge L_G erläutert.

Neben den Geschwindigkeitsvorteilen wirft der Einsatz von InGaAs als Kanalmaterial aber auch Nachteile auf. Hier ist bei der Bauelementoptimierung insbesondere der Effekt der Stoßionisation im Kanal anzuführen. Eine separat durchgeführte Beschreibung dieser Problematik dient daher als Basis für die im Rahmen dieser Arbeit neu entwickelten Methoden zur Entschärfung dieses Phänomens.

2.1 Aufbau und Funktionsweise

Das Grundprinzip von InAlAs/InGaAs-HFET besteht darin, die InAlAs-Dotierstoffschicht vom stromführenden InGaAs-Kanal räumlich zu trennen (Heteroübergang). Damit wird die Wechselwirkung zwischen den freien Ladungsträgern und den ionisierten Dotierstoffatomen im Kristallgitter

(Coulomb-Streuung) deutlich reduziert [7],[8]. Als Konsequenz daraus können die Ladungsträger im nominell undotierten Material eine wesentlich höhere Beweglichkeit erreichen. Dies resultiert schließlich in einer signifikanten Verbesserung des Hochfrequenzverhaltens dieser Bauelemente [9],[10].

2.1.1 InAlAs/InGaAs-Heteroübergang

Bei der Epitaxie von InAlAs auf InGaAs entsteht infolge des unterschiedlichen Bandabstandes W_G beider Materialien im Bereich der Grenzfläche eine Leitungs- (ΔW_L) bzw. Valenzbanddiskontinuität (ΔW_V). In Abb. 2.1 stellt sich der gezeigte Bandverlauf ein (thermodynamisches Gleichgewicht), wenn eine n-Dotierung der InAlAs-Schicht und eine nominell undotierte InGaAs-Schicht vorausgesetzt wird. Nominell undotiert bedeutet dabei seitens der Epitaxie eine Hintergrunddotierung von circa $n_{u,nom} = 1 \cdot 10^{15} \text{ cm}^{-3}$ [11].

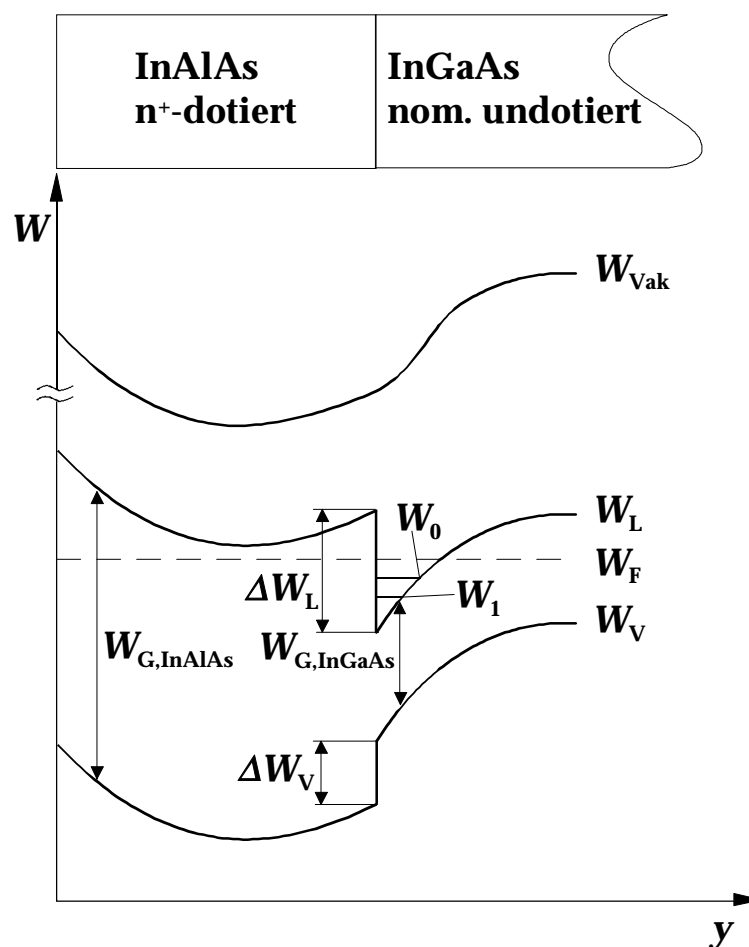


Abb. 2.1: Leitungs- bzw. Valenzbandverlauf W_L , W_V und Energie-Niveau im Vakuum W_{Vak} für einen InAlAs/InGaAs-Heteroübergang.

Im Fall des Leitungsbandes bildet sich im Bereich der Grenzfläche ein Potentialtopf aus, der für den Ladungstransport senkrecht zur Grenzschicht, also zwischen Source und Drain, entscheidend ist. Das Leitungsband im InGaAs liegt energetisch niedriger als die Energieniveaus der Donatoren im InAlAs. Daher gelangen freie Elektronen aus dem dotierten InAlAs in das undotierte InGaAs. Im Potentialtopf bilden sich deutlich unterhalb des Fermi-Niveaus Subbänder aus (vgl. Abb. 2.1, Energie-Niveaus W_0, W_1) [13]. Dadurch besteht dort eine sehr hohe Besetzungswahrscheinlichkeit mit Elektronen [13]. Aufgrund der geringen Ausdehnung des Potentialtopfes in das InGaAs-Material hinein entsteht ein quasi-zweidimensionales Elektronengas (2DEG) [12],[13]. Der Ladungstransport innerhalb dieses 2DEG ist das herausragende Merkmal von HFET. Im Fall des Valenzbandes bildet sich eine energetische Barriere für die Löcher aus. Dadurch wird der Löchertransport vom InGaAs zum InAlAs, also über den Schottky-Kontakt, hin zum Gate-Metall behindert. Die Eigenschaften der InAlAs-Barrierschicht bestimmen daher das Leckstromverhalten des HFET maßgeblich, wenn Löchertransport beteiligt ist (vgl. Abschn. 2.2.1).

2.1.2 Schichtaufbau

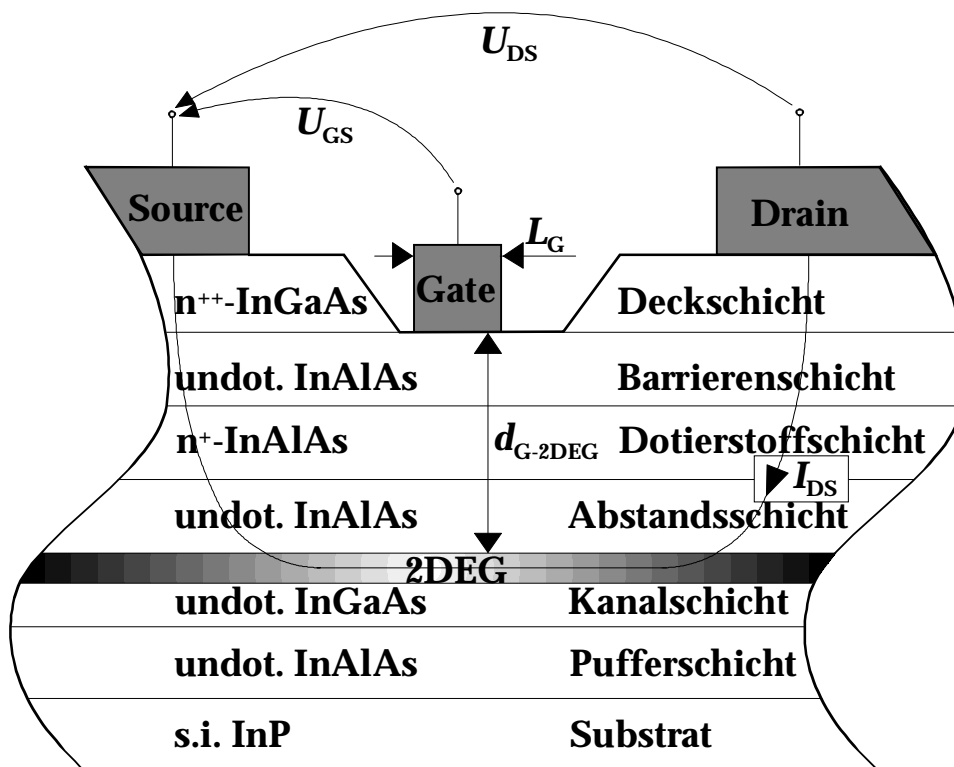


Abb. 2.2: Prinzip-Querschnitt durch den Schichtaufbau eines InAlAs/InGaAs/InP-HFET einschließlich der metallenen Kontakte Source, Drain und Gate.

In Abb. 2.2 ist der Querschnitt durch das Halbleiter-Schichtpaket eines typischen InAlAs/InGaAs/InP-HFET einschließlich der metallenen Kontakte Source, Gate und Drain, dargestellt. Die nachfolgende Aufstellung erläutert dabei die prinzipielle Funktion der jeweiligen Schicht:

Substrat:	Das Substrat ist das einkristalline Basismaterial. Für ein unverspanntes Wachstum bestimmt die Gitterkonstante von InP die darüber epitaktisch abzuschneidenden Materialien.
Pufferschicht:	Die Pufferschicht dient zur Bereitstellung einer sehr homogenen Grenzschicht (hohe Kristallqualität, geringe Rauigkeit) zwischen Substrat und Kanalmaterial.
Kanalschicht:	In der Kanalschicht findet der Elektronentransport vom Source- zum Drain-Kontakt statt. Aufgrund des Heteroübergangs zwischen Dotierstoff- und Kanalschicht kommt es zur Ausbildung des bereits erläuterten, zweidimensionalen Elektronengases (2DEG).
Abstandsschicht:	Nominell undotierte Schicht zur Trennung von Dotierstoff- und Kanalschicht zur Reduzierung der Coulomb-Streuung.
Dotierstoffschicht:	n-dotierte Schicht zur Bereitstellung der freien Ladungsträger.
Barrierschicht:	Halbleiterschicht mit möglichst großem Bandabstand zur Erzeugung einer energetischen Barriere zum Kanal für die Steuerung des Drain-Source-Stromes. Die metallene Kontaktierung dieser Schicht führt zur Bildung des Schottky-Kontaktes.
Deckschicht:	Hoch n-dotierte Halbleiterschicht mit möglichst geringem Bandabstand zur Realisierung Ohm'scher Kontakte für Drain und Source.

Die im Rahmen dieser Dissertation geleisteten Arbeiten zur Optimierung dieser Bauelemente sind hauptsächlich dem Bereich der Strukturierungstechnik zuzuordnen. Daher wird an dieser Stelle für weitergehende Betrachtungen wie z.B. der Epitaxieprozesse auf die zahlreich vorhandene Literatur verwiesen.

2.1.3 Transporteigenschaften des InGaAs-Kanalmaterials

Bei Kenntnis der Schichtkonzentration n_s und der geometrischen Abmessungen des HFET (Gate-Weite Z) kann der Drain-Source-Strom I_{DS} im Kanal in

Abhängigkeit von der Ladungsträgergeschwindigkeit v , wie folgt, angegeben werden:

$$I_{DS} = qZn_s v \quad (2.1)$$

Dabei bezeichnet q die Elementarladung und Z die geometrische Gate-Weite des Transistors. Neben der Schichtkonzentration n_s bestimmt vor allem die Geschwindigkeit v die Größe des Stromes I_{DS} . Die Geschwindigkeit der Ladungsträger ist aufgrund ihrer Abhängigkeit von der Beweglichkeit μ zunächst eine materialspezifische Größe. Zusätzlich ist die Verweildauer der Ladungsträger unterhalb des Gate-Kontaktes zu berücksichtigen. Sie kann insbesondere durch die Reduzierung der geometrischen Gate-Länge L_G im Rahmen der Strukturierungstechnik maßgeblich beeinflusst werden.

Um die Vorteile des InGaAs-Kanalmaterials in bezug auf den Ladungsträgertransport zu verdeutlichen, ist in Abb. 2.3 die Ladungsträgergeschwindigkeit v in Abhängigkeit von der Feldstärke E für verschiedene Kanalmaterialien dargestellt. Hierbei wurden gering ortsveränderliche Felder (kleine Feldstärkegradienten $\partial E/\partial x$) vorausgesetzt (stationärer Ladungstransport).

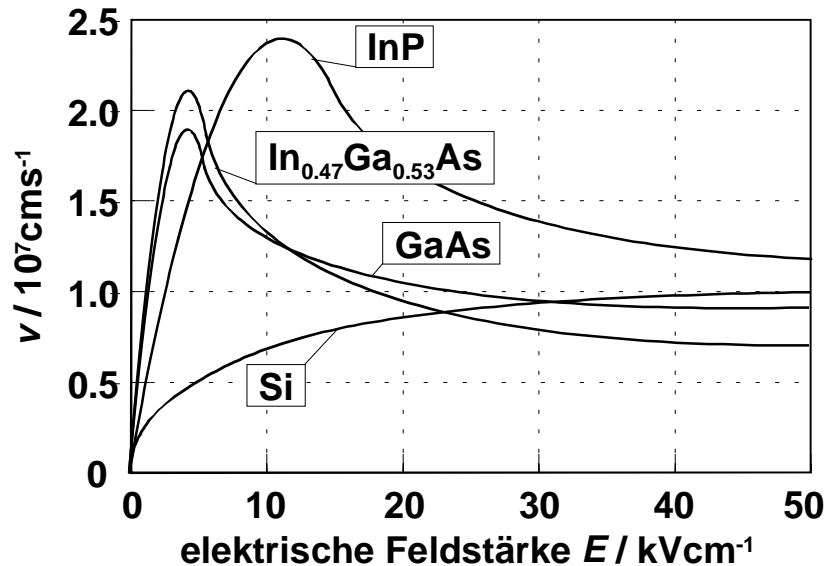


Abb. 2.3: Mittlere Geschwindigkeit v in Abhängigkeit von der elektrischen Feldstärke E für verschiedene Halbleitermaterialien; $T = 300\text{K}$, $N_D = 2 \cdot 10^{17} \text{cm}^{-3}$ (stationär) [14].

Der Geschwindigkeitsverlauf kann in drei verschiedene Bereiche eingeteilt werden. Für kleine Feldstärken und $\mu = \text{konst}$ verhält sich die Ladungsträgergeschwindigkeit zunächst proportional zum elektrischen Feld:

$$v = \mu E \quad (\mu = \text{konst.}) \quad (2.2)$$

InP besitzt von allen hier ausgewählten Materialien die größte Beweglichkeit und weist daher die größte Maximalgeschwindigkeit auf (vgl. Abb. 2.3). Von Nachteil ist aber, daß der entsprechende Spitzenwert erst bei großen elektrischen Feldern erreicht wird ($E > 10 \text{ kV}(\text{cm})^{-1}$). Im Fall des InGaAs dagegen stellt sich die Maximalgeschwindigkeit bereits bei sehr kleinen Feldstärken ein. Die entsprechende Geschwindigkeitszunahme über der Feldstärke $\partial v/\partial E$ ist im Vergleich zu allen anderen hier aufgeführten Materialien am größten. Für ein Bauelement mit InGaAs-Kanalmaterial ist es daher ausreichend, entsprechend niedrige Versorgungsspannungen bereitzustellen. Trotzdem lassen hohe Beweglichkeitswerte im Fall des gitterangepaßten InGaAs ($\mu > 10000 \text{ cm}^2/\text{Vs}$) im Vergleich zu GaAs oder Si Geschwindigkeitswerte von $v > 2 \cdot 10^7 \text{ cm s}^{-1}$ zu.

Bei weiterer Erhöhung der Feldstärke werden die Ladungsträger so stark beschleunigt, daß sie vom Γ -Minimum des Leitungsbandes in das energetisch höher gelegene L-Minimum gelangen können. Im gitterangepaßten InGaAs-Kanalmaterial liegt eine vergleichsweise hohe Γ -L-Separation vor (Γ -L = 0,55 eV, $T = 300 \text{ K}$). Dies bedeutet, daß die Ladungsträger hier sehr hohe Energien aufnehmen können. Aufgrund der höheren effektiven Massen der Ladungsträger im L-Minimum steigt die Geschwindigkeit aber nicht mehr weiter an. Eine weitere Zunahme der Feldstärke verursacht die Anregung von optischen und akustischen Phononen. Dadurch erhöht sich die Wahrscheinlichkeit für Stoßprozesse der Ladungsträger mit diesen Phononen und die Geschwindigkeit sinkt im weiteren sogar ab, bis sich ein stationärer Sättigungswert einstellt ($v = v_{\text{Sat}}$).

2.1.4 Kurzkanaleffekte

Neben den Materialparametern besitzt die für die Elektronen unterhalb des Gate-Kontaktes zurückzulegende Wegstrecke $s \approx L_G$ eine maßgebliche Bedeutung für den Ladungstransport. Im Rahmen dieser Arbeit werden mit Hilfe der Elektronenstrahlolithographie sehr kleine Gate-Längen realisiert ($L_G \leq 100 \text{ nm}$). Bei Gate-Längen in dieser Größenordnung treten sehr große Feldstärkeänderungen $\partial E/\partial x$ im Kanal auf (nicht-stationärer Ladungstransport). Wie im stationären Fall werden die Ladungsträger dabei unterhalb des Gate-Kontaktes zunächst stark beschleunigt und erreichen in Abhängigkeit von der Ortskoordinate x sehr hohe Geschwindigkeiten. Im nicht-stationären Fall wird aber der einsetzende Relaxationsprozeß verstärkt durch unterschiedliche Relaxationszeiten für Energie und Impuls bestimmt. Die Elektronen geben ihre Energie erst verzögert ab und können so kurzzeitig Geschwindigkeiten auf-

nehmen, die ein Vielfaches derjenigen im stationären Fall betragen. Der Effekt dieser kurzzeitigen Geschwindigkeitsüberhöhung ist in der Literatur als *velocity overshoot* bekannt [15],[16].

Im weiteren wird dieses Kurzkanalverhalten anhand von Simulationen genauer untersucht (vgl. Abb. 2.4):

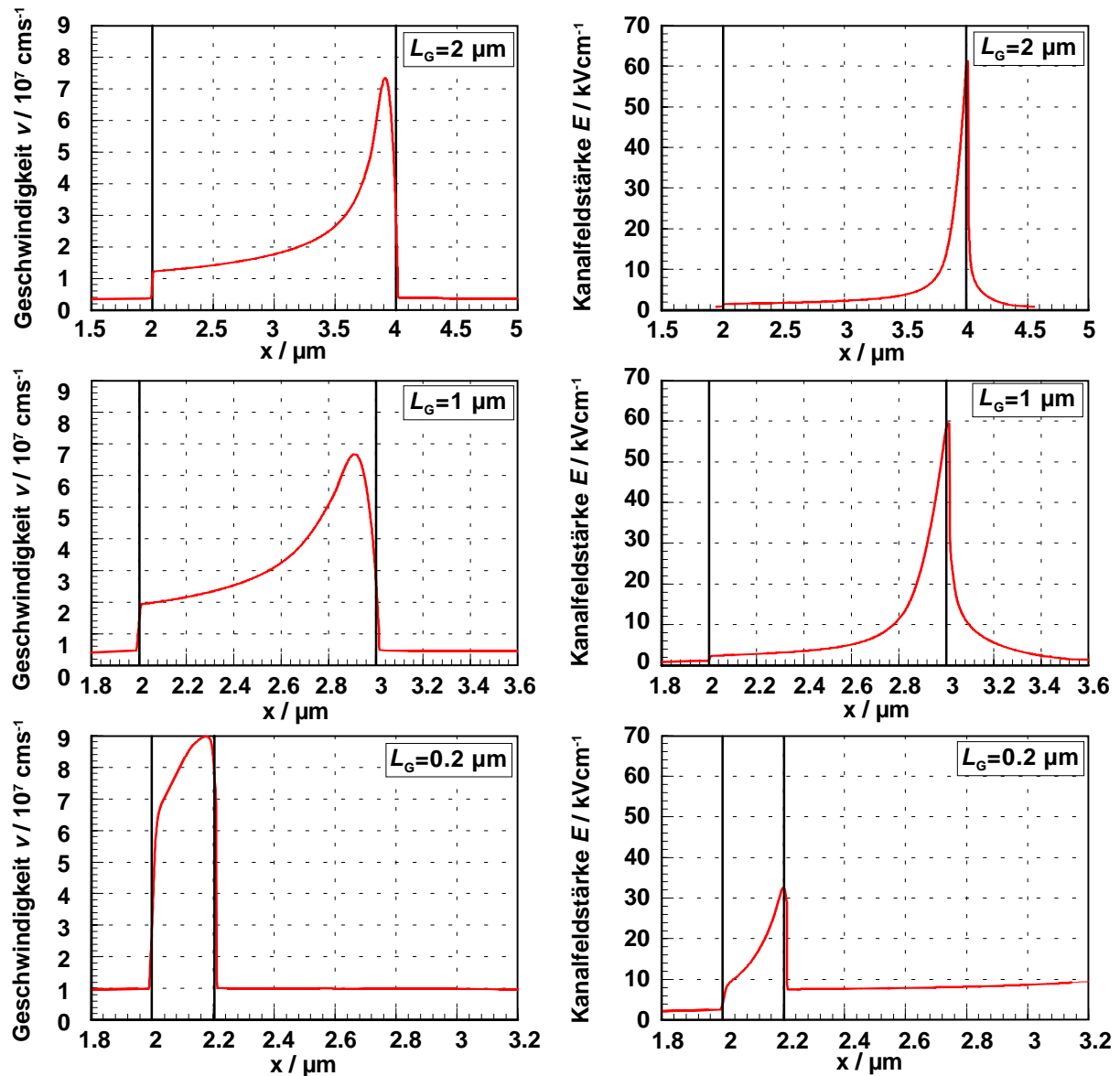


Abb. 2.4: Simulierte Ladungsträgergeschwindigkeit und elektrische Feldstärke im Kanal unterhalb des Gate-Kontaktes für verschiedene Gate-Längen [17] (Arbeitspunkt $U_{DS} = 1.5 \text{ V}$, $U_{GS} = 0 \text{ V}$).

Mittels eines im Fachgebiet entwickelten, quasi-zweidimensionalen Simulators wurde der Verlauf der lokalen Ladungsträgergeschwindigkeit $v(x)$ und der

zugehörigen, elektrischen Feldstärke $E(x)$ simuliert. Abb. 2.4 zeigt die Simulationsergebnisse eines HFET nach Abb. 2.2 im Bereich des Gate-Kontaktes für den Arbeitspunkt $U_{DS} = 1.5 \text{ V}$, $U_{GS} = 0 \text{ V}$ [17]. Mit $U_T = -0.6 \text{ V}$ als Abschnürspannung des HFET wird dabei deutlich, daß sich das Bauelement im aufgesteuerten Zustand befindet. Es wurden drei unterschiedliche Gate-Längen berücksichtigt ($L_G = 2 \mu\text{m}$, $1 \mu\text{m}$ sowie $0.2 \mu\text{m}$). Die örtliche Zunahme der Geschwindigkeit im Fall der Reduzierung der Gate-Länge ist in Abb. 2.4 deutlich zu erkennen. Weiterhin ist ersichtlich, daß die Eintrittsgeschwindigkeit der Elektronen in den Gate-Bereich für kleine Gate-Längen signifikant ansteigt. Dies bedeutet, daß die Elektronen dort bereits eine deutlich erhöhte Energie besitzen. In diesem Fall spricht man auch von *heißen* Elektronen (hot electron effect [18],[19]). Dieser Effekt kann zu einem verschlechterten Durchbruchverhalten des Bauelementes führen [11],[20],[21]. Betrachtet man die elektrische Feldstärke $E(x)$ im Kanal, so fällt auf, daß der Maximalwert bei Verkürzung der Gate-Länge sinkt. Gleichzeitig nimmt die mittlere Feldstärke über dem gesamten Gate-Bereich deutlich zu.

Bei Aufintegration der Geschwindigkeit $v(x)$ über die gesamte Wegstrecke L_G unterhalb des Gate-Kontaktes kann schließlich eine mittlere Ladungsträgergeschwindigkeit v_m angegeben werden:

$$v_m = \frac{1}{L_G} \int_0^{L_G} v(x) dx \quad (2.3)$$

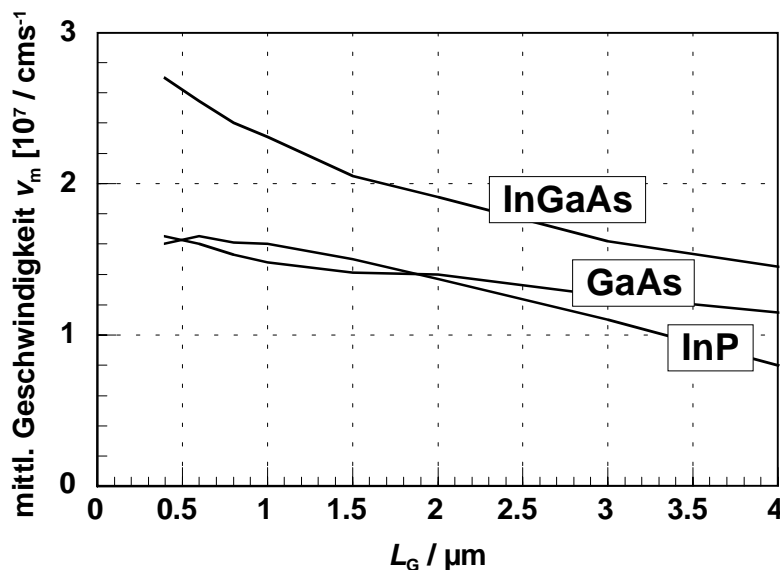


Abb. 2.5: Mittlere Geschwindigkeit v_m in Abhängigkeit von der Gate-Länge für verschiedene Halbleitermaterialien (nicht stationär) [22].

Abb. 2.5 zeigt einen Vergleich der in Abb. 2.3 bereits gegenübergestellten Kanalmaterialien in bezug auf die mittlere Geschwindigkeit v_m in Abhängigkeit von der Gate-Länge L_G . Der Vorteil des ternären Kanalmaterials wird besonders bei Gate-Längen im unteren Submikronbereich durch einen nochmaligen Anstieg von v_m deutlich. Damit wird an dieser Stelle noch einmal die Motivation dieser Arbeit, nämlich die Herstellung von InAlAs/InGaAs-HFET mit Submikron-Gate-Kontakten, aufgezeigt.

2.2 Stoßionisation

Stoßionisation bedeutet die Erzeugung von zusätzlichen, beweglichen Ladungsträgern durch Streuprozesse freier Ladungsträger mit Gitteratomen. Ist die freie Weglänge der Ladungsträger groß genug, so treten diese Stoßprozesse in Abhängigkeit von der kinetischen Energie der Ladungsträger und damit in Abhängigkeit von der elektrischen Feldstärke im Material auf. Aufgrund der hohen Γ -L-Separation im Kanalmaterial InGaAs (lange Relaxationszeiten, vgl. Abschn. 2.1.3) ist demnach insbesondere in diesem Materialsystem das Auftreten von Stoßionisation sehr wahrscheinlich. Überdies führt der geringe Bandabstand des InGaAs dazu, daß dieser Effekt bereits bei geringen Feldstärken auftreten kann.

Die Simulationsergebnisse nach Abb. 2.4 geben Aufschluß über die Lage der Hochfeldregion im HFET. Dabei ergibt die lokale Bestimmung der Feldstärke im Bauelementkanal zwischen Drain und Source, daß die Feldstärkespitzen stets am drainseitigen Ende des Gate-Kontaktes auftreten. Bei Eintritt in den Gate-Bereich erfahren die Elektronen eine Beschleunigung und nehmen kinetische Energie auf. Erreicht die kinetische Energie die materialspezifische Ionisierungsenergie W_i können Stoßprozesse zur Generierung von zusätzlichen Elektron-Loch-Paaren auftreten. In Abhängigkeit von W_i ist damit das Auftreten von Stoßionisation verstärkt im Kanalbereich am drainseitigen Ende des Gate-Kontaktes zu erwarten.

2.2.1 Beitrag der Stoßionisation zum Leckstromverhalten

Während die durch Stoßionisation zusätzlich erzeugten Elektronen zum Drain-Kontakt gelangen, bestehen für die gleichzeitig generierten Löcher zwei verschiedene Transportpfade (vgl. Abb. 2.6):

- a) Eine Beschleunigung der Löcher zum Source-Kontakt bedeutet einen zusätzlichen Beitrag zum Drain-Source-Strom I_{DS} .
- b) Ein Tunnelprozeß der Löcher senkrecht zum Elektronentransport über die InAlAs/InGaAs-Heterobarriere hinweg zum Gate-Kontakt ergibt einen zusätzlichen Beitrag zum Gate-Leckstrom I_G .

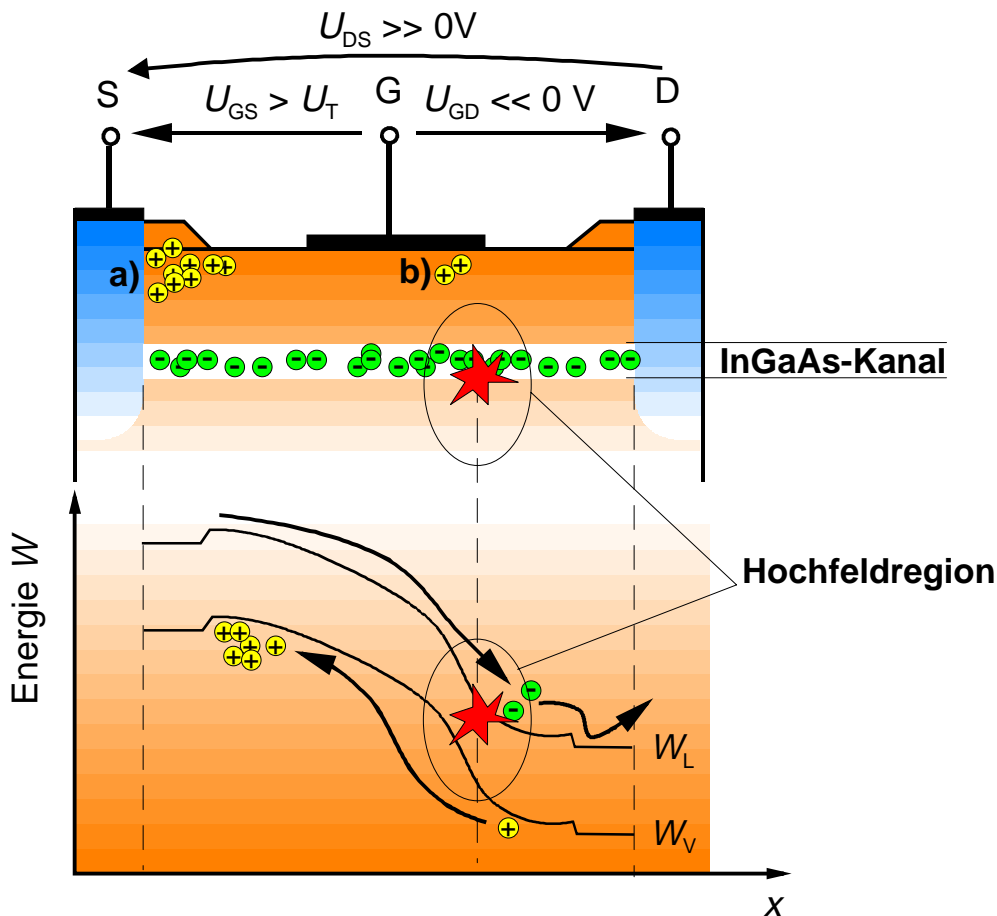


Abb. 2.6: Prinzip der Ladungsträgergeneration durch Stoßionisation im InAlAs/-InGaAs/InP-HFET.

Nach Hui et al. [23] kann die zusätzliche Ladungsträgergeneration infolge von Stoßionisation durch die Einführung eines feldstärkeabhängigen Stoßionisationskoeffizienten α_n für Elektronen zunächst allgemein formuliert werden. (Hierbei wurde der Beitrag von Löchern zur Stoßionisation vernachlässigt):

$$\alpha_n(E) = a \cdot \exp(-b/E) \quad (2.4)$$

Dabei gibt α_n die Anzahl der generierten Elektronen pro Längeneinheit an. Neben der Feldstärke E in Gl. 2.4 bezeichnen dabei a und b material- und geometriespezifische Konstanten, die experimentell gewonnen werden können [23],[24],[25]. Abb. 2.7a,b zeigt den exemplarischen Verlauf für $\alpha_n(E^{-1})$ sowohl für InGaAs ($W_G = 0.75$ eV) als auch für GaAs ($W_G = 1.44$ eV) auf der Grundlage experimentell ermittelter Daten nach E. ZANONI [24] und C. CANALI [25]. In Abb. 2.7a ist zusätzlich die Extrapolation nach Gl. 2.4 eingetragen. Im Fall des Materials InGaAs (Abb. 2.7a) ist erst ab Feldstärken von circa $E = 150$ kVcm $^{-1}$ eine deutliche Zunahme des Stoßionisationskoeffizienten α_n zu beobachten. Für diesen Bereich gibt der Kurvenverlauf von α_n Gl. 2.4 korrekt wieder.

Durch Extrapolation läßt sich ein Vergleich der Stoßionisationskoeffizienten für InGaAs und GaAs (vgl. Abb. 2.7b) durchführen.

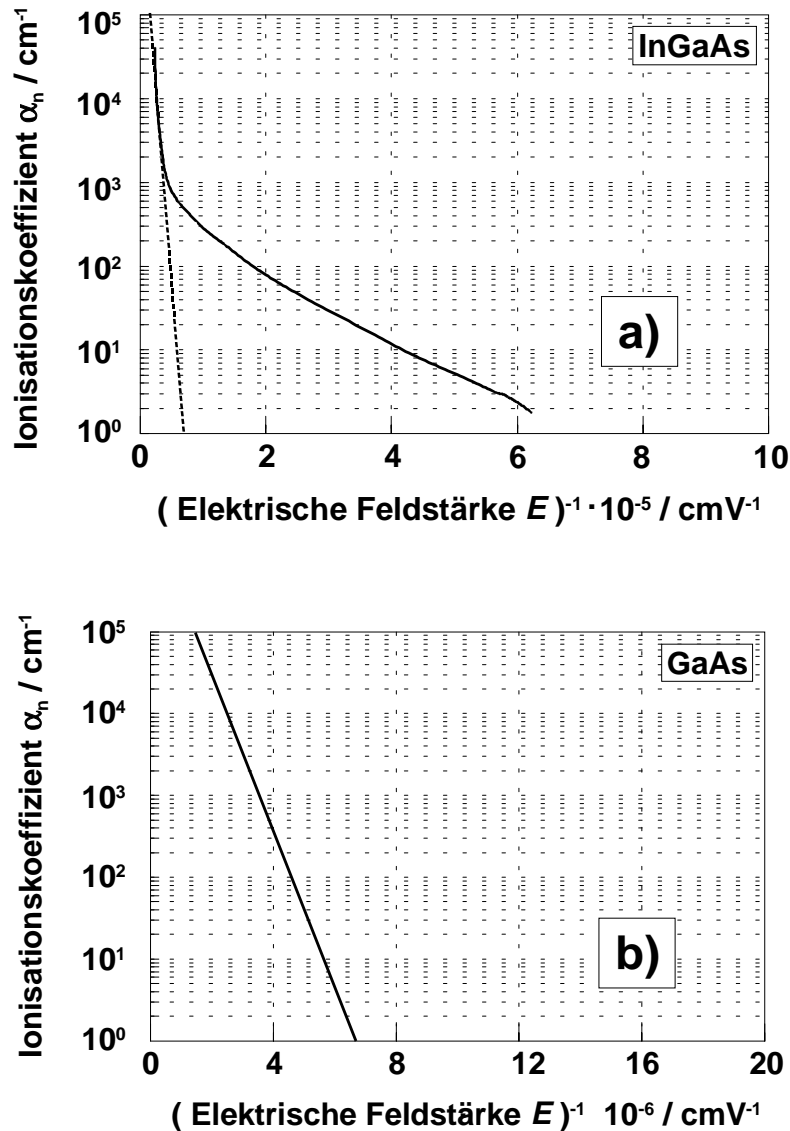


Abb. 2.7a,b: Ionisierungskoeffizient α_n in Abhängigkeit von der reziproken elektrischen Feldstärke E^{-1} für die Materialien a) InGaAs [25] und b) GaAs [24].

Um z.B. dieselbe Größenordnung von $\alpha_n \approx 1000$ zu erreichen, ist im Fall des Materials mit dem höheren Bandabstand, GaAs, mindestens eine Feldstärke von $E = 285 \text{ kVcm}^{-1}$ notwendig, während im Fall von InGaAs (niedriger Bandabstand) bereits ein Wert von $E = 150 \text{ kVcm}^{-1}$ ausreichend ist.

In Übereinstimmung mit dem experimentellen Ergebnis soll im folgenden der entsprechende Zusammenhang zwischen dem Stoßionisationskoeffizienten α_n

und dem Bandabstand des Kanalmaterials hergeleitet werden. Nach K.K. THORNER [26] kann die folgende Bestimmungsgleichung für α_n in Abhängigkeit von der Feldstärke E aufgestellt werden:

$$\alpha_n = q \frac{E}{W_i} p_r(E) \quad (2.5)$$

Neben der Elementarladung q bezeichnet hierbei W_i die Ionisierungsenergie, die mindestens notwendig ist, um zusätzliche Ladungsträger durch Stoßionisation zu erzeugen. Die Größe $p_r(E)$ ist ein Maß für die Wahrscheinlichkeit, daß ein Ladungsträger die Ionisierungsenergie überhaupt erreicht. W_i bestimmt sich aus dem Bandabstand des Kanalmaterials W_G und den effektiven Massen der Löcher (m_L^*) und Elektronen (m_E^*), wie folgt:

$$W_i = W_G \left(1 + \frac{m_E^*}{m_L^* + m_E^*}\right) \quad (2.6)$$

Aufgrund der wesentlich größeren effektiven Masse der Löcher m_L^* im Vergleich zu derjenigen der Elektronen m_E^* , kann in Gl. 2.6 die Ionisierungsenergie W_i vereinfacht durch die Bandlückenenergie W_G ersetzt werden. Damit besteht aber eine direkte Antiproportionalität zwischen dem Stoßionisationskoeffizienten α_n und dem Bandabstand des Kanalmaterials W_G :

$$\alpha_n \propto \frac{1}{W_G}. \quad (2.7)$$

In Übereinstimmung mit den experimentellen Daten (vgl. Abb. 2.7a,b) kann damit festgestellt werden, daß insbesondere bei Kanalmaterialien mit kleinen Bandabständen, wie InGaAs, das Auftreten von Stoßionisation beim Bauelementverhalten zu berücksichtigen ist.

2.3 Gleichspannungsverhalten

Die Untersuchung des Gleichspannungsverhaltens der im Rahmen dieser Arbeit hergestellten HFET konzentrierte sich entsprechend den Ausführungen der Abschn. 2.1 und Abschn. 2.2 primär auf den Einfluß der Gate-Länge und die Stoßionisation.

2.3.1 Einfluß der Gate-Länge

Das Kurzkanalverhalten als Einfluß der Gate-Länge auf das Gleichspannungsverhalten der untersuchten HFET kann anhand des Ausgangs- und Übertragungskennlinienfeldes aufgezeigt werden.

Die Reduzierung der Gate-Länge hat aufgrund der Zunahme der Ladungsträgergeschwindigkeit und unter der Voraussetzung, daß alle anderen Transistorparameter konstant bleiben, eine Steigerung der Steilheit $g_m \approx \Delta I_{DS1}/\Delta U_{GS}$ zur Folge. Mit Abnahme der Gate-Länge wird das Gate-Kanal-Potential am drainseitigen Ende des Gate-Kontaktes zunehmend durch das Drain-Potential mitbestimmt. Aufgrund des verminderten Gate-Kanal-Durchgriffs stellt sich damit ein verschlechtertes Sättigungsverhalten ein (vgl. Abb. 2.8). Im Ausgangskennlinienfeld $I_{DS}(U_{DS}, U_{GS})$ nach Abb. 2.8 kann dieses Kurzkanalverhalten anhand eines deutlich erhöhten Wertes für den Ausgangsleitwert $g_{ds} \approx \Delta I_{DS2}/\Delta U_{DS}$ beobachtet werden.

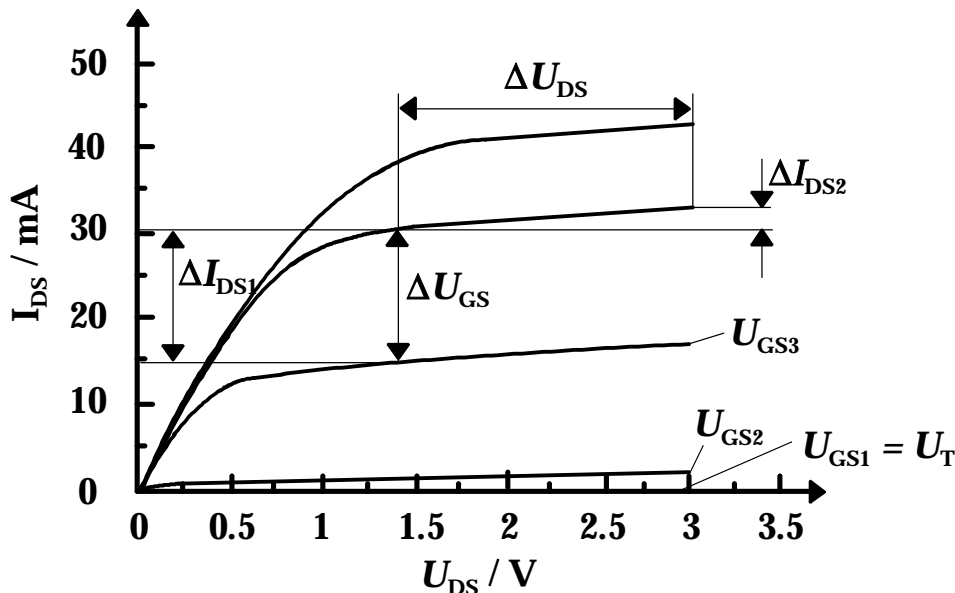


Abb. 2.8: Bestimmung der Gleichspannungskenngrößen: Steilheit $g_m = \Delta I_{DS1}/\Delta U_{GS}$ und Ausgangsleitwert $g_{ds} = \Delta I_{DS2}/\Delta U_{DS}$ aus dem Ausgangskennlinienfeld $I_{DS} = f(U_{DS}, U_{GS})$ eines Kurzkanal-HFET.

Als direkte Konsequenz daraus weist auch die Abschnürspannung U_T des HFET eine Abhängigkeit von U_{DS} auf [27]. Dieses Verhalten wird im Übertragungskennlinienfeld $I_{DS}(U_{GS}, U_{DS})$ eines Kurzkanal-HFET sichtbar, welches in Abb. 2.9 prinzipiell dargestellt ist:

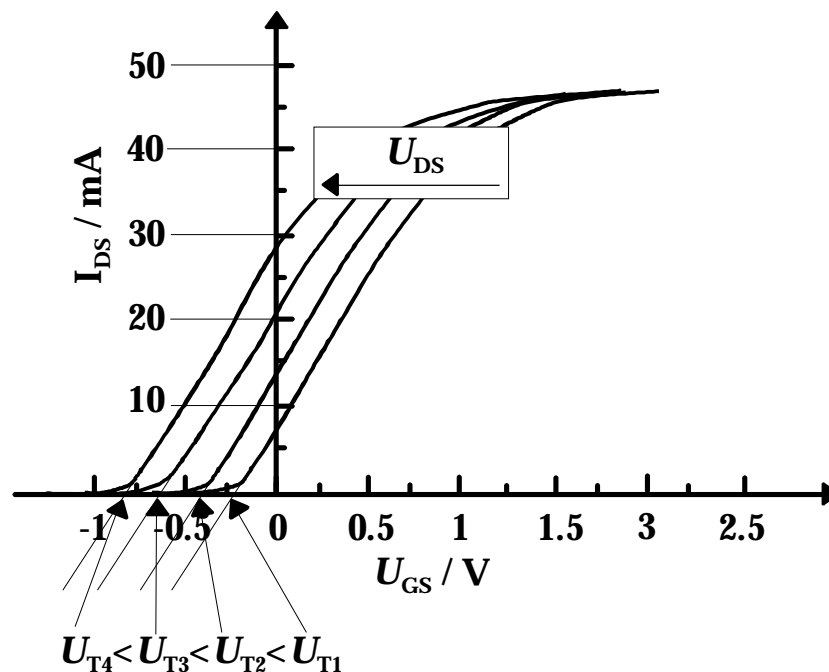


Abb. 2.9: Übertragungskennlinienfeld $I_{DS}(U_{GS}, U_{DS})$ von Kurzkanal-HFET: Prinzipielle Verschiebung der Abschnürspannung U_T in Abhängigkeit von der Drain-Source-Spannung U_{DS} .

2.3.1.1 Maßnahmen zur Reduktion von Kurzkanaleffekten

Die Steuerungsfähigkeit der Ladungsträger durch das Gate wird maßgeblich durch die Gate-Länge L_G und den Abstand des Gate-Kontakts zum Kanal bestimmt. Besonders bei kleinen Gate-Längen ist ein Maximalabstand einzuhalten, um die Steuerungsfähigkeit nicht zu verlieren. Im Fall der einfachen Kanaldickenmodulation bei MESFET kann die folgende Beziehung angegeben werden [28]:

$$\frac{L_G}{a_{\text{Kanal}}} > 3 \quad (2.8)$$

Hierbei bezeichnet a_{Kanal} die Dicke des leitenden Kanals unterhalb der Raumladungszone des Gate-Kontaktes. Überträgt man diesen Zusammenhang auf den HFET, so kann die Größe a_{Kanal} durch den Abstand des Schottky-Gate-Kontaktes $d_{G-2\text{DEG}}$ zum 2DEG ersetzt werden (vgl. Abb. 2.2). Damit ergibt sich näherungsweise:

$$\frac{L_G}{d_{G-2\text{DEG}}} > 3. \quad (2.9)$$

Experimentelle Ergebnisse haben gezeigt, daß diese Annahme für HFET gültig ist [14],[29]. Dementsprechend wurde bei allen dieser Arbeit zugrundeliegenden Transistorschichten auf die Einhaltung dieser Bedingung geachtet. Im Fall des HFET ist allerdings zu beachten, daß die Steuerung der Ladungsträger prinzipiell durch die Überlagerung zweier Raumladungszonen, die des Schottky-Kontaktes und die des Heteroübergangs, erfolgt.

Eine Reduzierung des Abstands d_{G-2DEG} (vgl. Gl. 2.9) kann einerseits durch Modifikation der Epitaxieprozesse erfolgen [28]. Hierbei ist es möglich, bei konstanter Barrierenschichtdicke die Dicke der Dotierstoffschicht zu reduzieren, wenn gleichzeitig die Dotierung erhöht wird.

Andererseits kann die Reduzierung des Abstands d_{G-2DEG} auch während der Strukturierungsprozesse erzielt werden. Bei der Herstellung der Gate-Kontakte kann hierbei der Abstand d_{G-2DEG} durch Variation des Ätzprozesses (Gate-Recess-Prozeß) sehr genau eingestellt werden (vgl. Abschn. 5.4).

Eine weitere Maßnahme, den Drain-Durchgriff auf das Gate-Kanal-Potential zu verringern, besteht in der Vergrößerung des geometrischen Abstandes zwischen Gate- und Drain-Kontakt. Auch ein gezieltes, laterales Abätzen der hochleitenden InGaAs-Deckschicht direkt neben dem metallenen Gate-Kontakt vermindert den Drain-Durchgriff. Dadurch wird jedoch die Verarmungszone unterhalb des Gate-Kontaktes erweitert, und somit die effektive Gate-Länge erhöht [14].

2.3.2 Einfluß der Stoßionisation

Der Einfluß der Stoßionisation auf das Gleichspannungsverhalten von InAlAs/InGaAs-HFET kann insbesondere anhand des Ein- und Ausgangskennlinienfeldes verdeutlicht werden.

Der durch Stoßionisation erzeugte zusätzliche Löcherstrom kann als Teil des Leckstromes I_G über die Schottky-Diode im Eingangskennlinienfeld $I_G = f(U_{GS}, U_{DS})$ experimentell nachgewiesen werden. Ein Beispiel für das Eingangskennlinienfeld eines im Fachgebiet hergestellten HFET ($L_G = 0.21 \mu\text{m}$, $W_G = 160 \mu\text{m}$) zeigt Abb. 2.10. Hierbei ist der Gate-Leckstrom I_G in Abhängigkeit von der Gate-Source-Spannung U_{GS} mit der Drain-Source-Spannung U_{DS} als Parameter dargestellt. Das Eingangskennlinienfeld des Transistors kann hauptsächlich in drei Bereiche aufgeteilt werden, denen jeweils unterschiedliche Leckstrommechanismen zugrunde liegen.

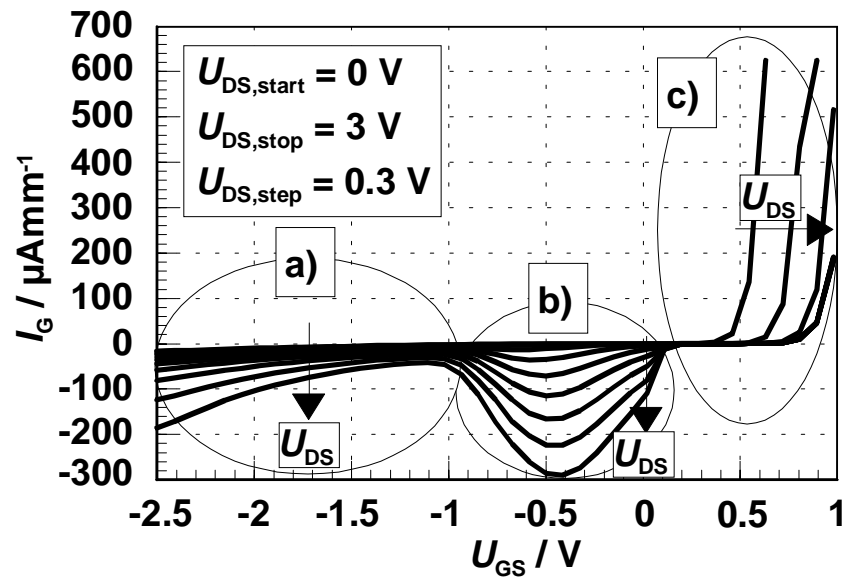


Abb. 2.10: EKF $I_G = f(U_{GS}, U_{DS})$ einschließlich Hervorhebung der drei charakteristischen Bereiche a, b und c (Schicht DU 496).

Für den Bereich, in dem die Gate-Source-Spannung U_{GS} negativer als die Abschnürspannung U_T des HFET ist (hier: $-2.5 \text{ V} < U_{GS} < -1.1 \text{ V}$), zeigt sich die typische Charakteristik der in Sperrichtung betriebenen Gate-Source-Diode. Der Gate-Leckstrom stellt einen reinen Tunnelstrom dar. Mit sinkenden Betragswerten für U_{GS} nimmt auch I_G betragsmäßig ab. Aufgrund der ebenfalls in Sperrichtung betriebenen Gate-Drain-Diode zeigt der Gate-Leckstrom auch eine Abhängigkeit von der Drain-Source-Spannung U_{DS} .

Bei Gate-Source-Spannungen positiver als die Abschnürspannung des HFET (hier: $-1.1 \text{ V} < U_{GS} < +0.1 \text{ V}$) ist eine erneute betragsmäßige Zunahme des Betrages des Gate-Leckstromes I_G zu beobachten. Dies ist bedingt durch das Auftreten von Stoßionisation im Bauelement-Kanal. Der Anstieg des Gate-Leckstromes ist dabei umso größer, je größer die Drain-Source-Spannung U_{DS} ist. Der glockenförmige Verlauf des Gate-Leckstromes stellt sich in Abhängigkeit der Gate-Source-Spannung U_{GS} ein. Dabei gilt: Nach Erreichen eines Extremum verringert sich der Einfluß der Stoßionisation auf den Gate-Leckstrom I_G , je positiver die Gate-Source-Spannung U_{GS} im Vergleich zur Abschnürspannung U_T eingestellt wird. I_G nimmt daher wieder allmählich den Verlauf der bekannten Sperrcharakteristik an.

Bei positiven Werten für U_{GS} (hier: $+0.1 \text{ V} < U_{GS} < +0.9 \text{ V}$) zeigt das Eingangskennlinienfeld den erwarteten Verlauf für die in Flußrichtung betriebene Gate-Source-Diode.

Der durch einen *Knick* vom ursprünglich erwarteten Verhalten abweichende Verlauf einer Kennlinie wird in der Literatur allgemein als *Kink-Effekt* bezeichnet [5]. Im Fall des InAlAs/InGaAs/-InP-HFET ist der Kink-Effekt als plötzlicher Anstieg des Drain-Source-Stromes I_{DS} im Ausgangskennlinienfeld in Abhängigkeit von der Spannung U_{DS} bekannt [30],[31],[32],[33]. Dieses Verhalten demonstriert Abb. 2.11. Hierbei ist das zum Eingangskennlinienfeld aus Abb. 2.10 zugehörige Ausgangskennlinienfeld dargestellt.

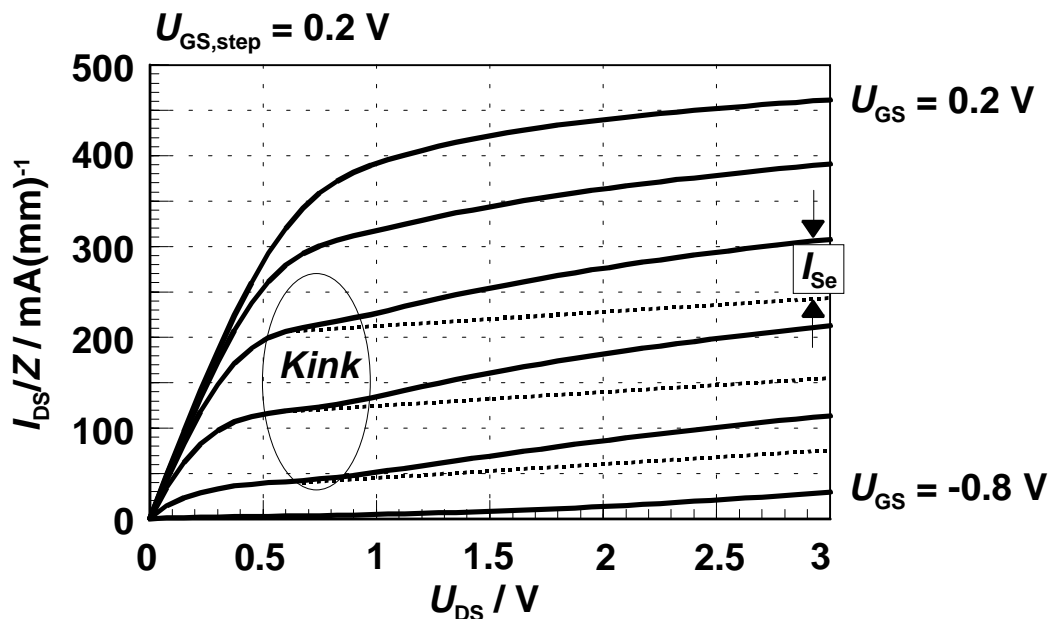


Abb. 2.11: Auf die Gate-Weite Z normiertes AKF $I_{DS}/Z = f(U_{DS}, U_{GS})$ (Schicht DU 496).

Im Bereich $-0.6 \text{ V} < U_{GS} < -0.2 \text{ V}$ ($U_T = -0.8 \text{ V}$) ist eine deutliche Erhöhung des Drain-Source-Stromes für Spannungen von $U_{DS} > 0.7 \text{ V}$ zu beobachten. Dieser Stromanstieg nimmt erst mit zunehmender Aufsteuerung der Gate-Source-Diode wieder ab ($U_{GS} > 0 \text{ V}$). Zur theoretischen Beschreibung des Kink-Effektes existieren mehrere Ansätze in der Literatur [11],[36],[34],[35]. Einerseits ist ausgeführt, daß in der unmittelbar unterhalb des Kanals liegenden Pufferschicht tiefe Störstellen existieren können, die in Abhängigkeit von der Energie der Ladungsträger im Kanal durch diese aktiviert werden [36]. Sind alle Störstellen ionisiert, stellt sich auch bei weiterer Erhöhung der Spannungen U_{GS} bzw. U_{DS} wieder das ungestörte Sättigungsverhalten des Transistors ein.

Ein zweiter Ansatz nennt die Stoßionisation als Ursache des Kink-Effektes [11],[34]. Durch Stoßionisation zusätzlich erzeugte Löcher, die aufgrund der Potentialverhältnisse im HFET zum Source-Kontakt gelangen (vgl. Abschn.

Abschn. 2.2), können als zusätzlicher Drain-Source-Strom I_{se} im AKF (vgl. Abb. 2.11) sichtbar gemacht werden. Die Ansammlung von Löchern am Source-Kontakt erzeugt einen zusätzlichen Potentialunterschied zwischen dem Source- und dem Gate-Kontakt in Form der Spannung U_{Kink} . Dies veranschaulicht Abb. 2.12:

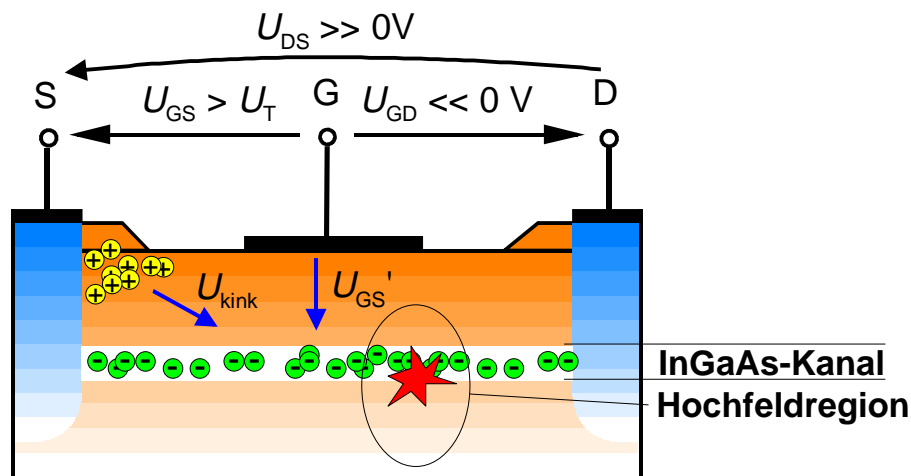


Abb. 2.12: Modell der Stoßionisation im InGaAs-Kanal: Erzeugung der intrinsischen Spannung U_{Kink} [37].

Die Spannung U_{Kink} überlagert sich der von außen eingestellten Gate-Source-Spannung U_{GS} gleichsinnig. Dies wiederum bedeutet, daß die tatsächlich wirkende Steuerspannung U_{GS}' um den Betrag der Spannung U_{Kink} erhöht ist. Daher stellt sich entsprechend der Abb. 2.11 für diesen Fall ein erhöhter Drain-Source-Strom ein. Wie in Abschn. 2.2 gezeigt, ist die Stoßionisation eine Funktion der elektrischen Feldstärke in der Hochfeldregion des HFET. Damit wird die Größe der Spannung U_{Kink} direkt durch die Drain-Source-Spannung U_{DS} und indirekt über die sich einstellende Sperrspannung zwischen Gate und Drain U_{GD} gesteuert. Im Fall $U_{DS} = \text{konst.}$ sinkt U_{GD} , sobald U_{GS} betragsmäßig abnimmt. Aus diesem Grund verringert sich der Einfluß des Kink-Effektes im Ausgangskennlinienfeld (vgl. Abb. 2.11) mit zunehmender Aufsteuerung des Transistors ($U_{GS} \gg U_T$). Eine exakte, mathematische Beschreibung dieses Modells für die Stoßionisation findet sich in [37].

2.4 Hochfrequenzverhalten

2.4.1 Kleinsignalersatzschaltbild von HFET

Die im Rahmen dieser Arbeit hergestellten HFET sind mit Hilfe der Kleinsignalparameter-Analyse im Frequenzbereich von 45 MHz - 40 GHz charakterisiert worden [38].

Für den Fall der Kleinsignalaussteuerung kann der HFET durch konzentrierte, frequenzunabhängige, elektrische Ersatzschaltbildelemente vollständig beschrieben werden [39]. Abb. 2.13 zeigt hierzu die prinzipielle Anordnung aller Ersatzschaltbildelemente im Bauelement.

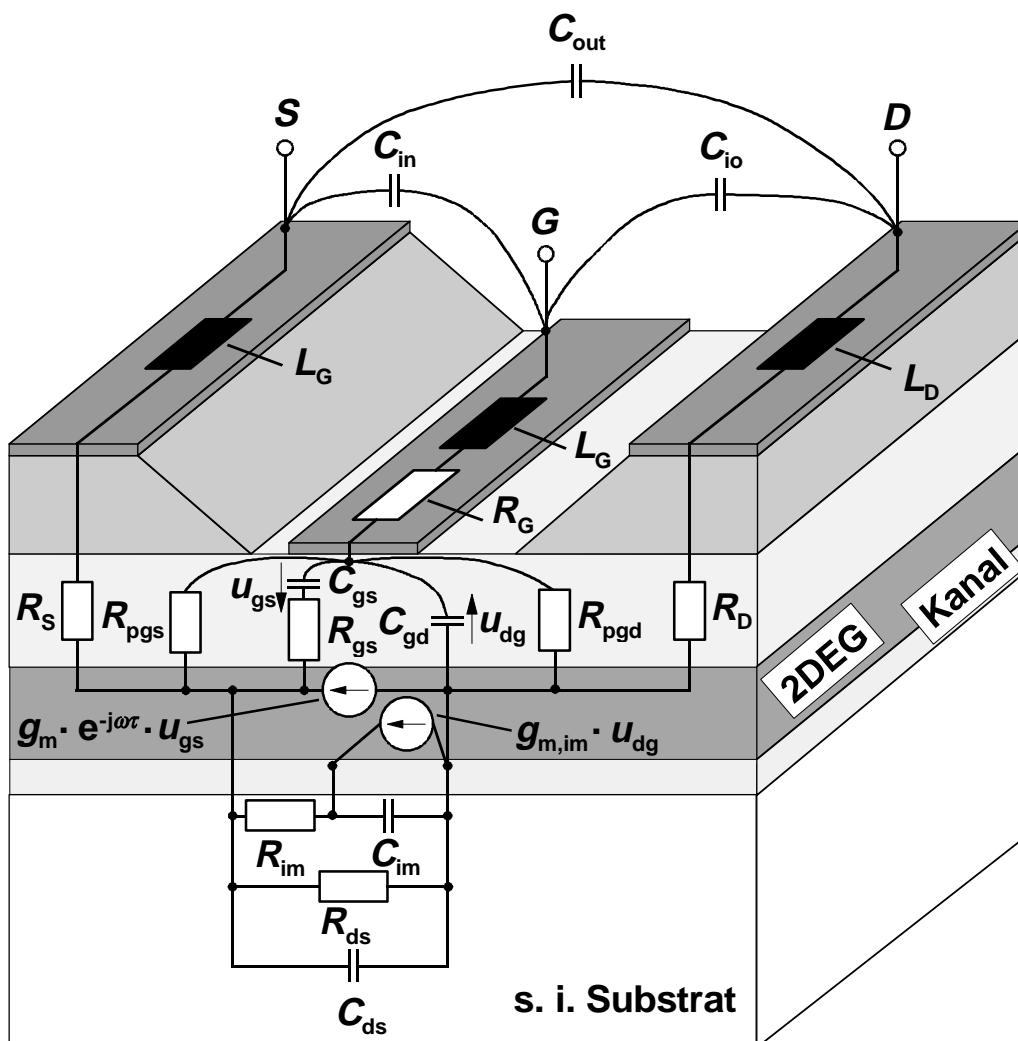


Abb. 2.13: Prinzipielle Lage der Kleinsignal-Ersatzschaltbildelemente von InAlAs/-InGaAs/InP-HFET im Bauelement.

Die Elemente können jeweils einem inneren (intrinsisch) oder einem äußeren (extrinsisch) Bereich zugeordnet werden. Zum extrinsischen Bereich, auch parasitäre Umgebung genannt, zählen hauptsächlich die Zuleitungen. Sie können zunächst durch ihre Metall- und Übergangswiderstände zum inneren Transistorbereich mit Hilfe der Größen R_S , R_D und R_G beschrieben werden. Darüber hinaus wirken die Zuleitungen sowohl kapazitiv als auch induktiv. Dementsprechend werden die zugehörigen Induktivitäten L_S , L_D und L_G bzw. die Kapazitäten C_{in} , C_{out} und C_{io} berücksichtigt.

Im Gegensatz dazu beschreiben die intrinsischen Elemente die tatsächliche Transistorfunktion. Dabei lassen sich zunächst Elementgruppen zusammenfassen, die dem Standard-Kleinsignalbetrieb des Transistors zuzuordnen sind.

2.4.1.1 Intrinsische Standard-Elemente für den Kleinsignalbetrieb

R_{gs} bezeichnet den Kanalwiderstand und C_{gs} die Gate-Source-Kapazität. Bei der Charakterisierung des Hochfrequenzverhaltens wirkt sich eine Variation der Gate-Länge L_G , wie im Rahmen dieser Arbeit noch detailliert gezeigt wird, signifikant auf die Größe von C_{gs} aus. Mit Hilfe von R_{pgs} wird ein möglicher Leckstrom der Gate-Source-Diode im Ersatzschaltbild durch einen zur Diode parallel angeordneten Strompfad berücksichtigt. Die Vorwärts-Steilheit g_m wird in Verbindung mit der Laufzeit τ angegeben, wobei τ die Phasenverschiebung zwischen i_{ds} und u_{gs} darstellt (vgl. Abb. 2.13). Ausgangswiderstand und Ausgangskapazität des HFET werden durch die Größen R_{ds} und C_{ds} berücksichtigt. Die als Miller-Effekt bekannte Rückwirkung des Ausgangs auf den Eingang des Transistors wird hauptsächlich durch die Rückwirkungskapazität C_{gd} in Verbindung mit den Widerständen R_{gd} und R_{pgd} beschrieben. Darüber hinaus sind in Abb. 2.13 auch diejenigen Ersatzschaltbildelemente berücksichtigt worden, die die Stoßionisation im Kleinsignalbetrieb berücksichtigen.

2.4.1.2 Stoßionisationsrelevante Kleinsignal-Elemente

Entsprechend den Ausführungen zum Gleichspannungsverhalten (vgl. Abschn. 2.3.2) wird der durch Stoßionisation zusätzlich generierte Strom mit Hilfe einer spannungsgesteuerten Stromquelle beschrieben. Hierzu wird die in der Hochfeldregion des HFET wirkende Spannung u_{gd} herangezogen, und die über u_{gd} gesteuerte Steilheit $g_{m,im}$ eingeführt. Um den Einfluß der Stoßionisation auf das Bauelementverhalten für den gesamten Frequenzbereich zu beschreiben, werden die Größen R_{im} und C_{im} eingeführt [39]. Ausgehend von Abb. 2.13 kann damit der HFET als elektrisches Zweitor aufgefaßt werden, dessen vollständiges Kleinsignalersatzschaltbild in Abb. 2.14 dargestellt ist:

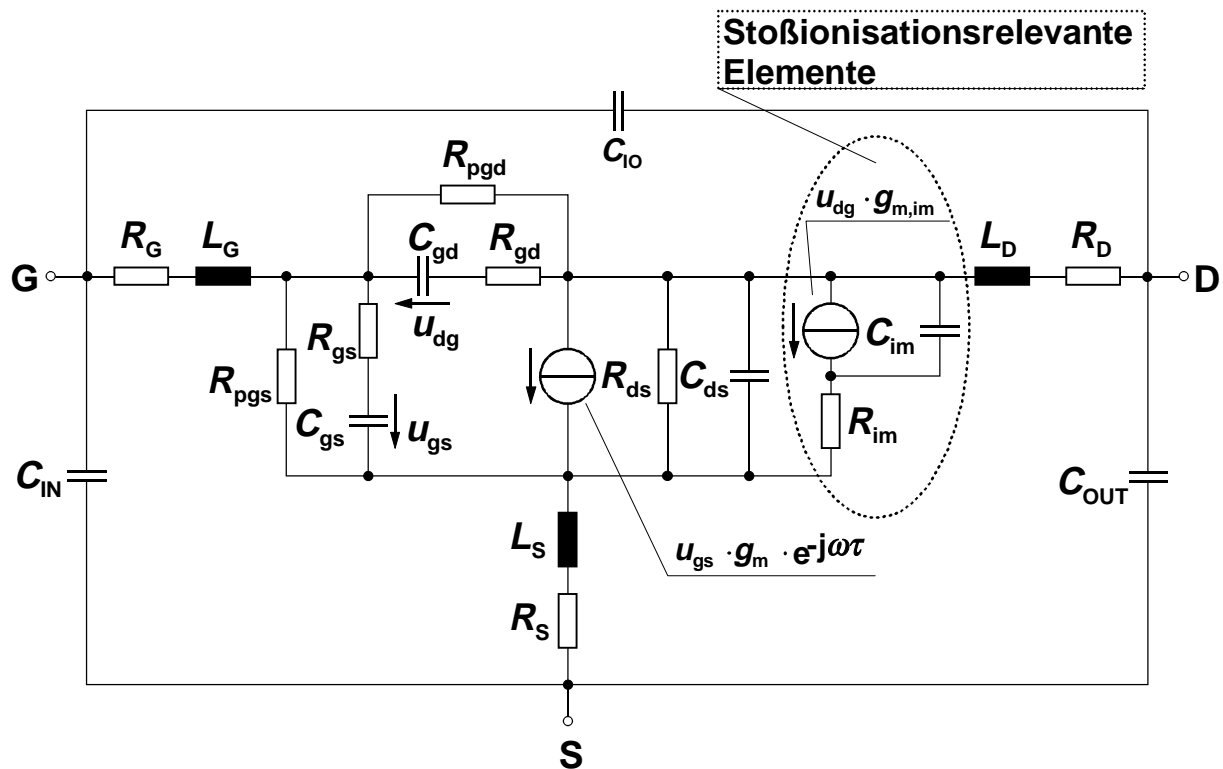


Abb. 2.14: Vollständiges Kleinsignalersatzschaltbild von HFET nach Abb. 2.13 mit Berücksichtigung der für die Stoßionisation relevanten Elemente [39].

2.4.2 Verstärkungen von HFET

Auf der Basis des Kleinsignalersatzschaltbildes nach Abb. 2.14 ist es bei Anwendung der Vierpoltheorie möglich, die verschiedenen für einen HFET charakteristischen Verstärkungen zu bestimmen. Diese sind die Kurzschluß-Stromverstärkung h_{21} , die maximale unilaterale Verstärkung **GU** (unilateral gain), die maximale verfügbare Verstärkung **MAG** (maximum available gain) und die maximale stabile Verstärkung **MSG** (maximum stable gain). Die aus diesen Verstärkungen ermittelbaren Hochfrequenzkenngrößen, wie die Transitfrequenz f_T und die maximalen Schwingfrequenzen $f_{\max, \text{MAG}}$ bzw. $f_{\max, \text{GU}}$, aber auch die minimale Rauschzahl F_{\min} , sowie der äquivalente Rauschwiderstand R_n , stellen signifikante Indikatoren für die Geometrie der metallenen Gate-Kontakte dar. Da die Optimierung der Gate-Kontakte ein zentrales Ziel dieser Arbeit war, werden diese Hochfrequenzkenngrößen in den folgenden Abschnitten separat aufgeführt und die entsprechenden Zusammenhänge erläutert.

2.4.2.1 Kurzschluß-Stromverstärkung \underline{h}_{21} und Transitfrequenz f_T

Die komplexe Kurzschluß-Stromverstärkung \underline{h}_{21} bestimmt sich mit Hilfe der Vierpoltheorie aus dem Quotienten des komplexen Übertragungsleitwertes \underline{Y}_{21} zum Eingangsleitwert \underline{Y}_{11} :

$$\underline{h}_{21} = \frac{\underline{Y}_{21}}{\underline{Y}_{11}} \quad (2.10)$$

Im folgenden soll der frequenzabhängige Verlauf von $|\underline{h}_{21}|$ näher untersucht werden. Um die prinzipiellen Zusammenhänge zu verdeutlichen, kann dazu ohne Informationsverlust zunächst ein vereinfachtes Kleinsignalersatzschaltbild herangezogen werden. Berücksichtigt man in Abb. 2.14 nur den intrinsischen Transistorbereich und vernachlässigt die stoßionisationsrelevanten Elemente sowie R_{gs} , R_{pgs} und R_{gd} , R_{pgd} , so ergibt sich der frequenzabhängige Verlauf der Stromverstärkung, wie folgt:

$$\underline{h}_{21} = \frac{g_m - j\omega C_{gd}}{j\omega(C_{gs} + C_{gd})} \quad (2.11)$$

Bei Betrachtung des Betrages $|\underline{h}_{21}|$ gilt:

$$|\underline{h}_{21}| = \sqrt{\frac{(g_m^2 + (\omega C_{gd})^2)}{\omega^2 (C_{gs} + C_{gd})^2}} \approx \frac{g_m}{\omega C_{gs}}, \quad (2.12)$$

sowie in der für eine Verstärkung üblichen Schreibweise:

$$|\underline{h}_{21}|_{dB} = 10 \log \left(\frac{a_0 + a_1 \omega^2}{b_1 \omega^2} \right) \quad \text{mit} \quad \begin{array}{l} a_0 = g_m^2 \\ a_1 = C_{gd}^2 \\ b_1 = (C_{gs} + C_{gd})^2 \end{array}, \quad \text{bzw.} \quad (2.13)$$

$$|\underline{h}_{21}|_{dB} = 20 \log \left(\frac{1}{\omega} \frac{g_m}{C_{gs}} \right). \quad (2.14)$$

Anhand von Gl. 2.14 wird deutlich, daß die Stromverstärkung $|\underline{h}_{21}|$ eines SGHFET im logarithmischen Maßstab mit 20 dB pro Frequenzdekade abfällt. Die Frequenz, bei der der Betrag der Stromverstärkung $|\underline{h}_{21}|$ auf den Wert 1 abgesunken ist, wird als Transitfrequenz des Transistors bezeichnet [38] und ergibt sich vereinfacht zu:

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (2.15)$$

Bereits an dieser Stelle wird deutlich, daß zur Erzielung hoher Transitfrequenzen große Steilheitswerte g_m sowie kleine Kapazitätswerte C_{gs} und C_{gd} realisiert werden müssen. Betrachtet man den Gate-Kontakt des HFET vereinfacht als Elektrode eines Plattenkondensators (vgl. Abb. 2.13), so ergibt sich zwangsläufig die Forderung nach kurzen Gate-Längen L_G , um die Transitfrequenz effektiv zu steigern.

$$C_{gs} \approx \epsilon_0 \epsilon_r \frac{L_G W_G}{d_{Sch}} \quad (2.16)$$

Für eine gezielte Optimierung realer Bauelemente im Hinblick auf die Transitfrequenz f_T ist aber eine genauere Analyse notwendig. Im Gegensatz zu Gl. 2.15 ist dabei auch die parasitäre Umgebung des HFET in Form der entsprechenden Ersatzschaltbildelemente des erweiterten Kleinsignalersatzschaltbildes nach Abb. 2.13 zu berücksichtigen. Es gilt [38]:

$$f_T = \frac{1}{2\pi} \frac{g_m}{[(C_{gs} + C_{gd})(1 + (R_S + R_D)/R_{ds}) + C_{gd}g_m(R_S + R_D)]} \quad (2.17)$$

Anhand von Gl. 2.17 wird deutlich, daß neben den bereits diskutierten, intrinsischen Elementen insbesondere auch die Bahnwiderstände R_S und R_D mit in die Optimierungsstrategie einbezogen werden müssen.

Neben der Kleinsignalanalyse kann die Transitfrequenz auch aus dem Kehrwert der Laufzeit τ_G angegeben werden, die die Ladungsträger zum Durchlaufen des vom Gate gesteuerten Kanalbereichs benötigen:

$$f_T \approx \frac{1}{2\pi\tau_G} \quad (2.18)$$

Wird Geschwindigkeitssättigung vorausgesetzt (vgl. Abschn. 2.1.3), kann damit auch hierbei das reziproke Verhalten zwischen effektiver Gate-Länge L_{eff} und Transitfrequenz f_T aufgezeigt werden [16]:

$$f_T \approx \frac{v_{sat}}{2\pi L_{G,eff}} \quad (2.19)$$

$L_{G,eff}$ ist hierbei die effektive Gate-Länge, die die laterale Ausdehnung der Raumladungszone über die geometrische Gate-Elektrode hinaus in die Bahngebiete des HFET berücksichtigt [14]. Weiterhin ermöglicht Gl. 2.19 eine einfache Abschätzung der Geschwindigkeit der Ladungsträger im Kanalbereich unterhalb des Gate-Kontaktes. Mit $v_{sat} = 2 \cdot 10^7$ cm/s (vgl. Abb. 2.3, Abb. 2.5) und der Annahme einer effektiven Gate-Länge von $L_{G,eff} = 250$ nm ergibt sich demnach eine Transitfrequenz von $f_T = 127$ GHz.

2.4.2.2 Maximale unilaterale Verstärkung GU und Grenzfrequenz $f_{\max, GU}$

Für die Bestimmung der Verstärkung GU wird der HFET durch externe Netzwerke am Ein- und Ausgang so beschaltet, daß die Rückkopplung im Bauelement vollständig kompensiert wird. Bei optimaler Anpassung des HFET entsprechen diese zusätzlichen Netzwerke gerade dem konjugiert komplexen Anteil der Transistorrückwirkung [16],[38],[40]. Da man bei Integration des HFET in einer vollständigen Schaltung theoretisch von einer solchen optimalen Anpassung ausgeht, kommt der Verstärkung GU schaltungstechnisch eine wichtige Bedeutung zu [37],[38],[41].

Wie im Fall der Stromverstärkung $|\underline{h}_{21}|$ weist auch der zugehörige Graph $|GU|_{\text{dB}}(f)$ eine Steigung von -20 dB/Dekade auf [40]. In Analogie zum Verfahren der Bestimmung der Transitfrequenz f_T (vgl. Abschn. 2.4.2.1) läßt sich aus dem frequenzabhängigen Verlauf der unilateralen Verstärkung GU die maximale Schwingfrequenz $f_{\max, GU}$ bestimmen. In der Literatur wird $f_{\max, GU}$ auch häufig vereinfacht mit f_{\max} bezeichnet und bestimmt sich mit Hilfe der Kleinsignalersatzschaltbildelemente zu [38]:

$$f_{\max, GU} = f_{\max} = \frac{f_T}{2 \cdot \sqrt{\frac{R_G + R_{gs} + R_S}{R_D} + 2 \cdot \pi \cdot f_T \cdot R_G \cdot C_{gd}}} \quad (2.20)$$

Hierbei wird ersichtlich, daß die Erzielung hoher Schwingfrequenzen $f_{\max, GU}$ zunächst unmittelbar auf der Erzielung hoher Transitfrequenzen f_T beruht. Darüber hinaus ist dem extrinsischen Gate-Widerstand R_G und der Rückwirkungskapazität C_{gd} eine entscheidende Bedeutung zuzumessen. Beide Größen müssen so gering wie möglich gehalten werden, um möglichst hohe Werte für $f_{\max, GU}$ zu erzielen.

2.4.2.3 Maximale verfügbare Verstärkung MAG und Grenzfrequenz

$f_{\max, MAG}$

Befindet sich der HFET im absolut stabilen Betrieb, d.h. daß für den Stabilitätsfaktor k für alle Frequenzen $k \geq 1$ gilt, läßt sich die Verstärkung MAG des Bauelements in Abhängigkeit von den Kleinsignalelementen, wie folgt, angeben (vgl. Gl. 2.21) [38]:

$$MAG = \left(\frac{f_T}{f} \right) \frac{1}{4R_{ds}^{-1}(R_{gs} + R_G + R_S) + 4\pi f_T C_{gd}(2R_G + R_{gs} + R_S)}, k \geq 1 \quad (2.21)$$

Die Grenzfrequenz $f_{\max, \text{MAG}}$ der Verstärkung *MAG* läßt sich, entsprechend zu f_T und $f_{\max, \text{GU}}$, in der logarithmischer Darstellung durch Extrapolation auf die Frequenzachse mit -20 dB pro Dekade bestimmen. Es gilt:

$$f_{\max, \text{MAG}} = \frac{f_T}{4R_{\text{ds}}^{-1}(R_{\text{gs}} + R_G + R_S) + 4\pi f_T C_{\text{gd}}(2R_G + R_{\text{gs}} + R_S)}, k \geq 1 \quad (2.22)$$

Auch hier ist zunächst wieder festzustellen: Je höher die Transitfrequenz f_T desto höher die Grenzfrequenz $f_{\max, \text{MAG}}$ bei sonst unveränderten Transistorgrößen. Darüber hinaus ist bei der Transistorherstellung erneut auf einen geringen Gate-Widerstand R_G und eine geringe Rückwirkung in Form der Kapazität C_{gd} zu achten.

2.4.2.4 Maximale stabile Verstärkung *MSG*

Bei niedrigen Frequenzen neigt der HFET aufgrund des hochohmigen Eingangs insbesondere bei gleichzeitig hoher Verstärkung zu unerwünschten Schwingungen. Dies kann z.B. mit Hilfe externer Netzwerke kompensiert werden. Wird er dabei gerade an seiner Stabilitätsgrenze betrieben ($k = 1$), so läßt sich die maximale stabile Verstärkung *MSG* angeben. Im Gegensatz zu *MAG* fällt die Verstärkung *MSG* in der logarithmischen Darstellung mit -10 dB pro Dekade ab. Sobald aber die Bedingung für den Stabilitätsfaktor $k > 1$ wieder erfüllt wird, geht der Verlauf der Verstärkung *MSG* in den mit -20 dB pro Dekade abfallenden, frequenzabhängigen Verlauf von *MAG* über.

2.4.3 Rauschverhalten

Für die quantitative Beschreibung des Rauschverhaltens von HFET im Rahmen der Zweitorthetheorie kann die Rauschzahl F herangezogen werden. Sie ist definiert als das Signal-Rauschleistungsverhältnis P_1/N_1 am Eingang des Zweitors bezogen auf das Verhältnis P_2/N_2 am Ausgang. Für ein rauschendes Zweitor kann gezeigt werden, daß die Rauschzahl F durch vier charakteristische Kenngrößen bestimmt ist [42]. Dies sind im einzelnen die optimale, komplexe Generatoradmittanz \underline{Y}_0 nach Betrag (G_0) und Phase (B_0), der äquivalente Rauschwiderstand R_n sowie die minimale Rauschzahl F_{\min} , die sich für $\underline{Y}_G = \underline{Y}_0$ ergibt (vgl. Gl. 2.23).

$$F = \frac{P_1}{N_1} \frac{N_2}{P_2} = F_{\min} + \frac{R_n}{G_0} |\underline{Y}_g - \underline{Y}_0|^2 \quad (2.23)$$

Für die Charakterisierung der HFET im Rahmen dieser Arbeit ist es ausreichend, die beiden Größen F_{\min} und R_n heranzuziehen. Beide Größen hängen maßgeblich von den im Abschn. 2.4.2 vorgestellten Hochfrequenzkenngrößen

und damit direkt von den entsprechenden Ersatzschaltbildelementen ab. Im Fall von F_{\min} (Gl. 2.24) ergibt sich dabei unmittelbar der Zusammenhang mit dem Gate-Widerstand R_G .

$$F_{\min} \approx 1 + K_f \cdot \frac{f}{f_T} \cdot \sqrt{g_m \cdot (R_G + R_S)} \quad \text{mit } K_f = 1,5 \text{ f\u00fcr HFET} \quad (2.24)$$

F\u00fcr weitergehende Betrachtungen sei auf [38],[39] verwiesen.

Die Realisierung kleiner Gate-L\u00e4ngen L_G und damit verbunden h\u00f6herer Transitfrequenzen f_T erzeugt prinzipiell ein geringeres Eigenrauschen des Bauelements. Mit der Reduzierung der Gate-L\u00e4nge verringert sich aber gleichzeitig der Querschnitt des metallenen Gate-Kontaktes erheblich. Dies bedeutet, da\u00df der L\u00e4ngswiderstand R_G des Gate-Kontaktes insbesondere beim \u00dcbergang zu Gate-L\u00e4ngen im unteren Submikron-Bereich nicht mehr tolerierbare Werte annimmt (einige k Ω !). Die Folge ist, da\u00df sich trotz einer hohen Transitfrequenz deutlich schlechtere minimale Rauschzahlen F_{\min} einstellen. Damit ist bei der Herstellung von Submikron-Gate-Kontakten eine spezielle Geometrie erforderlich, um sowohl ein gutes Hochfrequenz- als auch ein gutes Rauschverhalten des HFET zu erzielen.

2.4.4 Einflu\u00df der Sto\u00dfionisation auf das Kleinsignalverhalten

Im Rahmen dieser Arbeit wurde zum ersten Mal eine erfolgreiche Methode entwickelt, die infolge strukturtechnischer Ma\u00dfnahmen die abschnittsweise Unterdr\u00fcckung der Sto\u00dfionisation im Kanalbereich von InAlAs/InGaAs/InP-HFET erlaubt. Daher werden die im Rahmen des Kleinsignalverhaltens grundlegenden Zusammenh\u00e4nge im folgenden genauer vorgestellt. Die negativen Auswirkungen der Sto\u00dfionisation auf das Kleinsignalverhalten eines HFET sind in [39] detailliert untersucht worden. Durch die Lage der sto\u00dfionsrelevanten Elemente im Ausgangskreis des Kleinsignalersatzschaltbildes nach Abb. 2.14 wirkt die Sto\u00dfionisation haupts\u00e4chlich auf den Transmissions- \underline{S}_{21} und den Ausgangsreflektionsfaktor \underline{S}_{22} . F\u00fcr die folgenden Erl\u00e4uterungen in Abb. 2.15 wurde das prinzipielle Me\u00dfergebnis der Streuparameter eines HFET mit signifikantem Sto\u00dfionsverhalten im Bereich 45 MHz - 40 GHz zugrundegelegt. Mit Hilfe eines speziellen Optimierungsverfahrens wurden die gemessenen S-Parameter durch ihre zugeh\u00f6rigen Kleinsignalersatzschaltbildelemente mit einem Gesamt-Fehler von circa 2% nachgebildet. Dabei blieben die sto\u00dfionsrelevanten Elemente unber\u00fccksichtigt. Auf diese Weise ist es prinzipiell m\u00f6glich, den Einflu\u00df der Sto\u00dfionisation auf die S-Parameter als Differenz zum so erhaltenen Me\u00dfergebnis zu erfassen. Abb. 2.15 zeigt den gemessenen und modellierten frequenzabh\u00e4ngigen Verlauf der vier Streuparameter \underline{S}_{11} , \underline{S}_{12} , \underline{S}_{21} und \underline{S}_{22} .

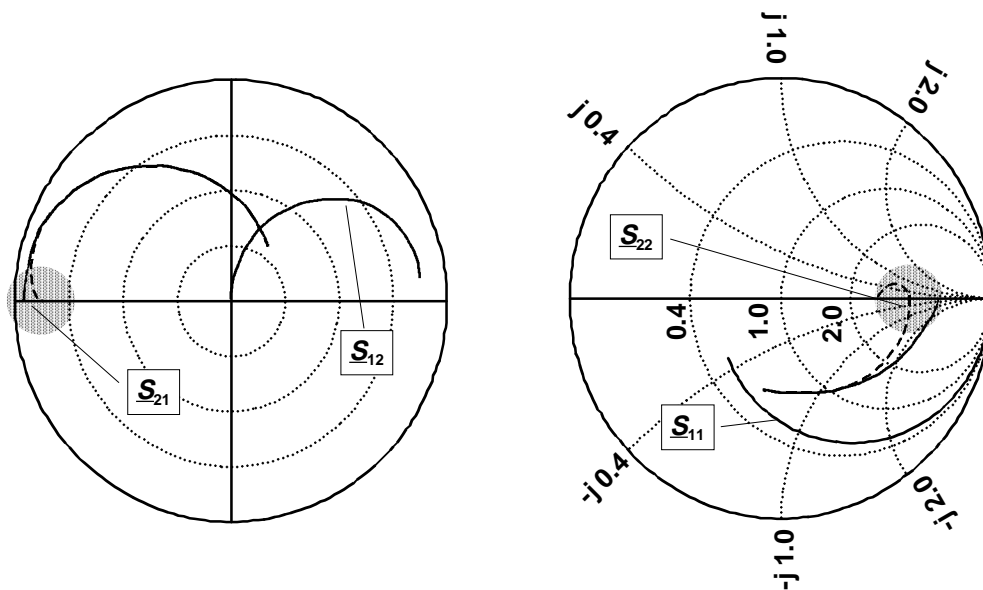


Abb. 2.15: Gemessene (---) und modellierte (—) Streuparameter S_{12} und S_{21} von HFET im Polar- bzw. S_{11} und S_{22} im Smith-Chart-Diagramm ($45 \text{ MHz} < f < 40 \text{ GHz}$; AP: $U_{DS} = 1.5 \text{ V}$, $U_{GS} = -0.6 \text{ V}$).

Im Fall der Streuparameter S_{12} und S_{11} verhalten sich die entsprechenden Kurven nahezu gleich. Es zeigt sich demnach, wie erwartet, kein Einfluß der Stoßionisation auf diese Streuparameter. Dagegen fällt bei Betrachtung von S_{21} und S_{22} ein signifikanter Unterschied im unteren Frequenzbereich auf ($f < 10 \text{ GHz}$), der der Stoßionisation zuzuordnen ist [39]. Dieses frequenzabhängige Verhalten kann durch die Einführung der RC-Kombination, bestehend aus R_{im} und C_{im} , nachgebildet werden. Die Kapazität C_{im} bildet für hohe Frequenzen einen Kurzschluß und deaktiviert die Wirkung der der Stoßionisation zuzuordnenden Stromquelle in Verbindung mit dem in Reihe geschalteten Widerstand R_{im} . (vgl. Abb. 2.14).

Betrachtet man den Transmissionsfaktor S_{21} in dem für die Stoßionisation relevanten Frequenzbereich, so ist eine deutliche Abnahme der Vorwärtsverstärkung zu beobachten. Im Ersatzschaltbild wird dieser Effekt durch die Lage der zusätzlichen Stromquelle im Ausgangszweig nachgebildet. Durch die Steuerung über die Spannung u_{gd} wirkt sie genau entgegengesetzt zur Stromquelle, die die eigentliche Verstärkung des HFET beschreibt.

Im Fall des Ausgangsreflektionsfaktors S_{22} ist gleichzeitig eine drastische Reduzierung des Ausgangswiderstandes R_{ds} zu verzeichnen. Schließlich ist auch das für die Stoßionisation charakteristische, induktive Verhalten von S_{22} zu beobachten, dessen Frequenzabhängigkeit erneut mit Hilfe der Größen R_{im} und C_{im} erfaßt wird.

2.4.5 Einfluß der Stoßionisation auf das Rauschverhalten

Die Bewegung von Ladungsträgern in Festkörpern ist stets mit einem Rauschmechanismus verbunden. Daher ist das Auftreten von Stoßionisation als eine zusätzliche Rauschquelle im Bauelement zu berücksichtigen. In [39] ist ein vollständiges Temperatur-Rausch-Modell entwickelt worden, das den Effekt der Stoßionisation berücksichtigt und vollständig beschreibt. Der Einfluß der Stoßionisation kann insbesondere anhand des frequenzabhängigen Verlaufs der minimalen Rauschzahl F_{\min} und des äquivalenten Rauschwiderstandes R_n aufgezeigt werden. Im folgenden werden zwei Meßergebnisse exemplarisch angeführt, um die entsprechenden Zusammenhänge kurz zu erläutern. Weitergehende Betrachtungen sind in [39] zu finden.

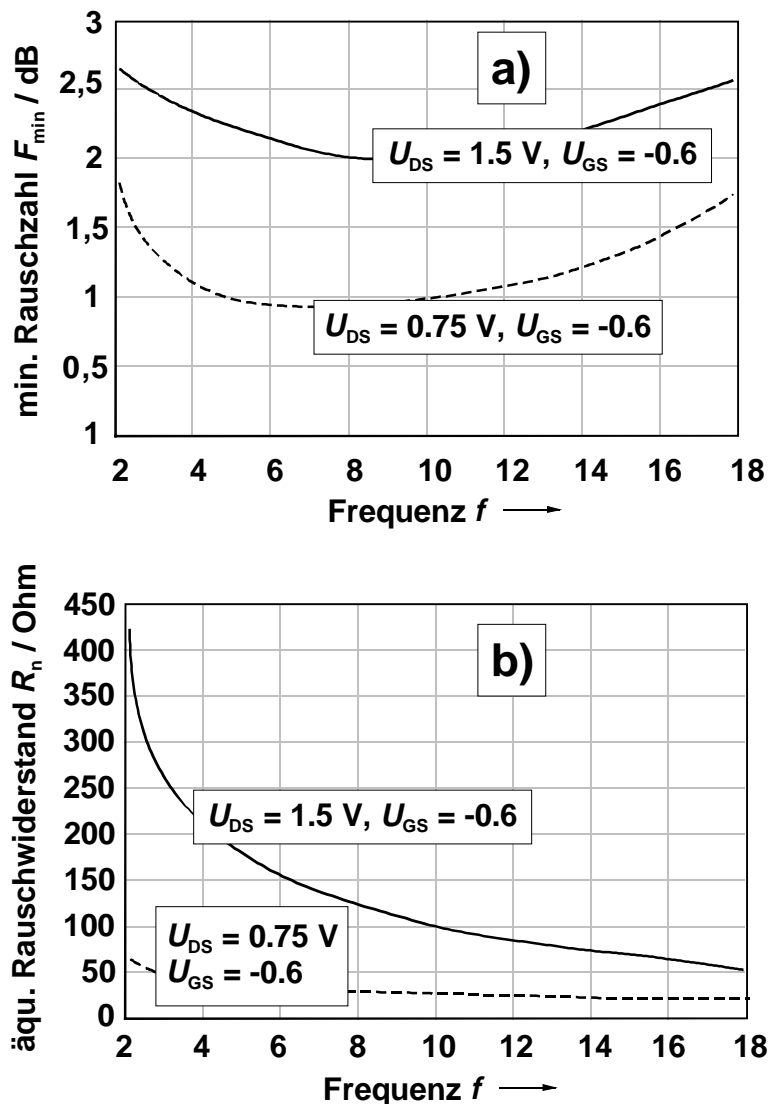


Abb. 2.16: Vergleich des frequenzabhängigen Verlaufs von F_{\min} (a) und R_n (b) von HFET mit und ohne Einfluß der Stoßionisation (AP1: $U_{DS} = 1.5$ V, $U_{GS} = -0.6$ V; AP2: $U_{DS} = 0.75$ V, $U_{GS} = -0.6$ V).

Abb. 2.16a,b zeigen exemplarisch F_{\min} und R_n in Abhängigkeit von der Frequenz, wobei jeweils zwei verschiedene Arbeitspunkte ausgewählt wurden. Der AP1 ($U_{DS} = 1.5$ V, $U_{GS} = -0.6$ V) ist dabei charakteristisch für das Auftreten von Stoßionisation, während dieser Effekt im AP2 ($U_{DS} = 0.75$ V, $U_{GS} = -0.6$ V) aufgrund der niedrigen Drain-Source-Spannung unbedeutend ist.

Die minimale Rauschzahl ist arbeitpunktabhängig und steigt zu höheren Frequenzen an. Vergleicht man den prinzipiellen Verlauf von F_{\min} in Abhängigkeit von der Frequenz f im Fall mit und ohne Einfluß des Stoßionisationseffektes (vgl. Abb. 2.16a), so ist ein deutlicher Unterschied zu erkennen. Die Zahlenwerte für F_{\min} sind im AP1 teilweise um den Faktor 2 im Vergleich zum AP2 erhöht. Der Vergleich der zugehörigen äquivalenten Rauschwiderstände (vgl. 2.16b) zeigt den für die Stoßionisation charakteristischen, signifikanten Anstieg zu niedrigen Frequenzen [39]. Dagegen ist der Wert für R_n im Fall eines vernachlässigbaren Stoßionisationseffektes deutlich niedriger und nahezu frequenzunabhängig.

2.5 InAlAs/InGaAs/InP-Dual-Gate-HFET: Transistor mit zwei Steuerelektroden

Der **Dual-Gate-HFET (DGHFET)** ist ein HFET mit zwei Steuerelektroden. Ein wesentlicher Teil dieser Arbeit bestand darin, die Eigenschaften dieses Bauelementes im Vergleich zum SGHFET auf der Basis desselben Schichtsystems zu analysieren. Dabei wurden erstmals erhebliche Vorteile des InP-basierenden DGHFET in bezug auf die Kontrollierbarkeit des Stoßionisationseffektes herausgearbeitet. Nach der Beschreibung der prinzipiellen Zusammenhänge in bezug auf Funktion und Anwendung dieses Bauelements wird daher in den folgenden Abschnitten auf diesen Aspekt detailliert eingegangen.

2.5.1 Prinzip des Dual-Gate-HFET

Der DGHFET besitzt zwei Gate-Kontakte, die hintereinander zwischen Source- und Drain-Anschluß des Transistors angeordnet sind (vgl. Abb. 2.17). Damit werden die Ladungsträger im 2DEG bzw. der Drainstrom I_{DS} durch zwei voneinander unabhängige Steuerspannungen U_{G1S} (Gate1-Source-Spannung) und U_{G2S} (Gate2-Source-Spannung) moduliert bzw. eingestellt.

Der DGHFET kann als Reihenschaltung zweier einzelner HFET aufgefaßt werden, wobei der innere Drain-Kontakt des ersten HFET gleichzeitig die elektrische Funktion des inneren Source-Kontakts des zweiten HFET übernimmt.

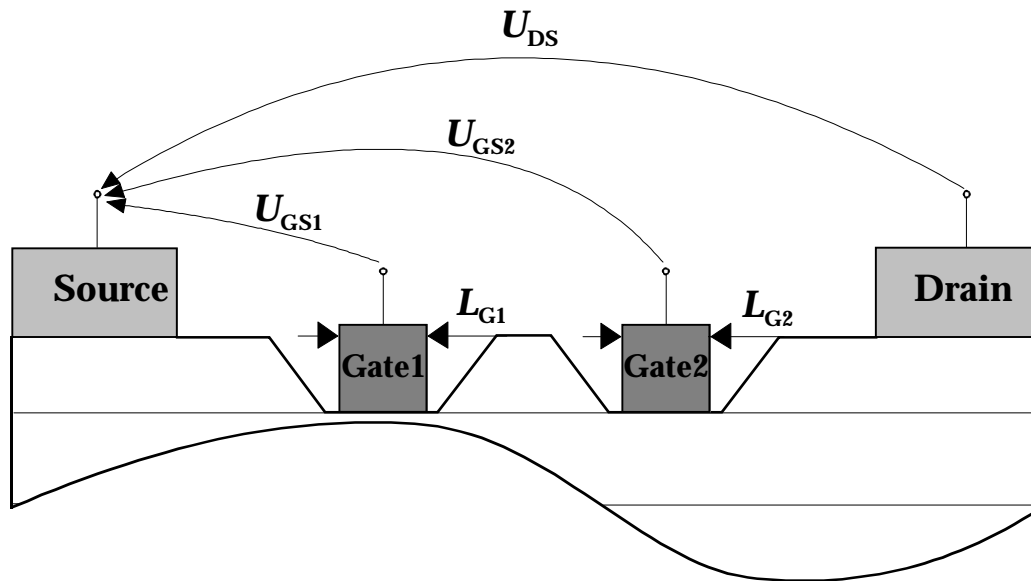


Abb. 2.17: Prinzipielle Lage der Gate-Kontakte Gate 1 und Gate 2 im DGHFET zwischen Source und Drain einschließlich der externen Spannungen U_{GS1} , U_{GS2} , und U_{DS} .

Damit ergibt sich das äquivalente Ersatzschaltbild nach Abb. 2.18 mit dem virtuellen Drain- des ersten (D_1) bzw. Source-Kontakt des zweiten HFET (S_2).

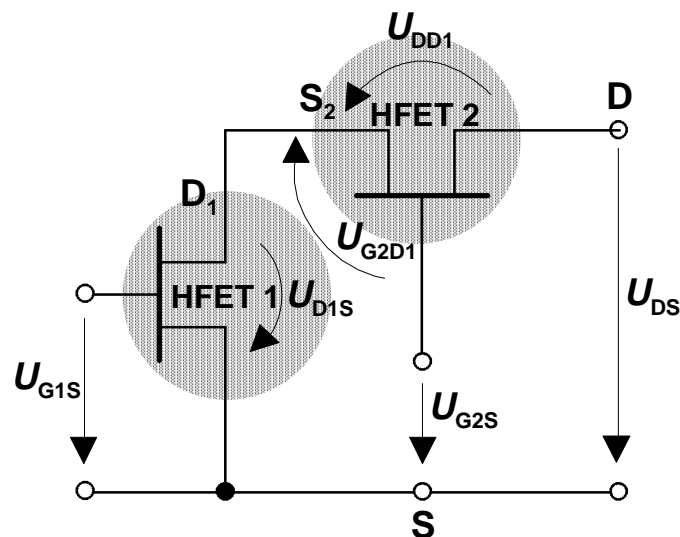


Abb. 2.18: Äquivalente Ersatzschaltung des DGHFET bestehend aus HFET 1 und HFET 2 sowie Festlegung der inneren Spannungen U_{D1S} , U_{G2D1} und U_{DD1} .

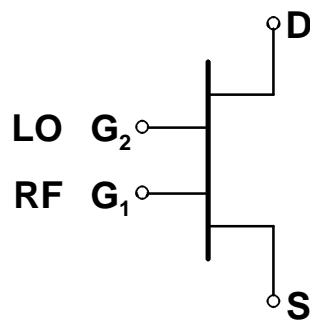
Neben den externen Spannungen (vgl. Abb. 2.17) sind auch die inneren Spannungen U_{D1S} , U_{G2D1} und U_{DD1} eingetragen, die den einzelnen HFET zugeordnet sind. Anhand von Abb. 2.18 wird deutlich, daß nicht die von außen einstellba-

re Spannung U_{G2S} sondern die innere Spannung U_{G2D1} die tatsächlich wirksame Steuerspannung des zweiten HFET darstellt. Die inneren Drain-Source-Spannungen U_{D1S} und U_{D1D} des ersten HFET sowie die Steuerspannung U_{G2D1} des zweiten HFET sind nicht direkt meßtechnisch zu erfassen.

2.5.2 Anwendungen von DGHFET

Zwei wesentliche Einsatzbereiche von DGHFET stellen a) die Frequenzmischung und b) der Kaskodenbetrieb dar (vgl. Abb. 2.19).

a) Mischer, Oszillator



b) Kaskode

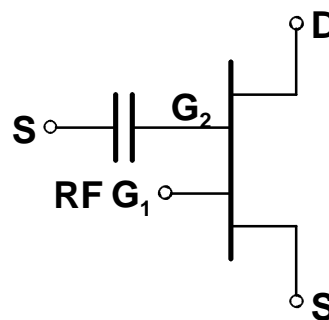


Abb. 2.19: DGHFET als Mischer (a) und als Kaskode (b).

- a) Im Fall der Frequenzmischung nutzt man den zweiten Gate-Kontakt zur Auf- oder Abwärtsmischung einer Grundfrequenz f_{RF} (radio frequency, kurz: **RF**) eines am ersten Gate (G_1) anliegenden Wechselsignals [43],[44]. Hierbei liegt am zweiten Gate (G_2) ein Wechselsignal der vorgegebenen Oszillatorfrequenz (**l**ocal **o**scillator, kurz: **LO**) an, die durch Multiplikation mit **RF** das Frequenz-Mischungsprodukt bildet. Entscheidend für diese Betriebsart des DGHFET ist die Wahl des Arbeitspunktes [45],[46]. Für den Mischerbetrieb wird der nichtlineare Bereich des Ausgangskennlinienfeldes (Anlaufgebiet von HFET 1 oder 2) ausgenutzt. Wird beispielsweise das **RF**-Signal am Gate 1 angelegt, so fungiert HFET 1 als Drain-Mischer, und HFET 2, an dessen Gate das **LO**-Signal anliegt, als Verstärker. Der entscheidende Vorteil des DGHFET-Mischers gegenüber SGHFET oder Schottky-Dioden liegt in der hohen Separationsmöglichkeit zwischen **LO**- und **RF**-Signal, da beide Wechselsignale an physikalisch getrennten Eingängen eingespeist werden.
- b) Der Kaskodenbetrieb des DGHFET, der im Rahmen dieser Arbeit ausschließlich untersucht wird, unterscheidet sich nach außen hin wenig von der Betriebsart eines SGHFET [47],[48],[49]. Während am Gate 1 ein

Wechselsignal eingespeist wird, ist das Gate 2 über eine hinreichend große Kapazität mit dem Source-Kontakt verbunden (vgl. Abb. 2.19). Damit läßt sich im Hochfrequenzbetrieb ein hinreichender Masseschluß über das zweite Gate erzeugen, so daß ein Übersprechen des RF-Signals vom Gate 1 zum Gate 2 verhindert wird. Gleichzeitig kann der Arbeitspunkt unabhängig über U_{G2S} eingestellt werden. Im Gegensatz zum Mischerbetrieb sollen lineare Verzerrungen bei der Kaskode möglichst unterdrückt werden, so daß die Kleinsignalaussteuerung als Anwendung dominiert. Zur Erzielung einer hohen Steilheit bei gleichzeitig niedrigem Ausgangsleitwert werden sowohl HFET 1 als auch HFET 2 in Sättigung betrieben. In der Literatur wird dabei extrinsisch als optimaler Arbeitspunkt derjenige herausgestellt, bei dem sich beide inneren HFET nahezu im gleichen Arbeitspunkt befinden, d.h. $U_{D1S} = U_{DD1}$ bzw. $U_{G1S} = U_{G2D1}$. Ein erstmalig erzielttes Ergebnis dieser Arbeit zeigt dagegen, daß ein deutlich davon abweichender Arbeitspunkt besonders im Hinblick auf das Rauschverhalten als wesentlich günstiger einzuordnen ist (vgl. Kap. 7).

2.5.3 Klassische Vorteile der DGHFET-Kaskode

Schaltungstechnisch zeichnet sich die DGHFET-Kaskode im Vergleich zum SGHFET besonders durch die Möglichkeit der Verstärkungsregelung über die zweite Gate-Spannung U_{G2S} aus, was u.a. bei optoelektronischen Empfängern infolge der variablen Lichtleistung wünschenswert ist.

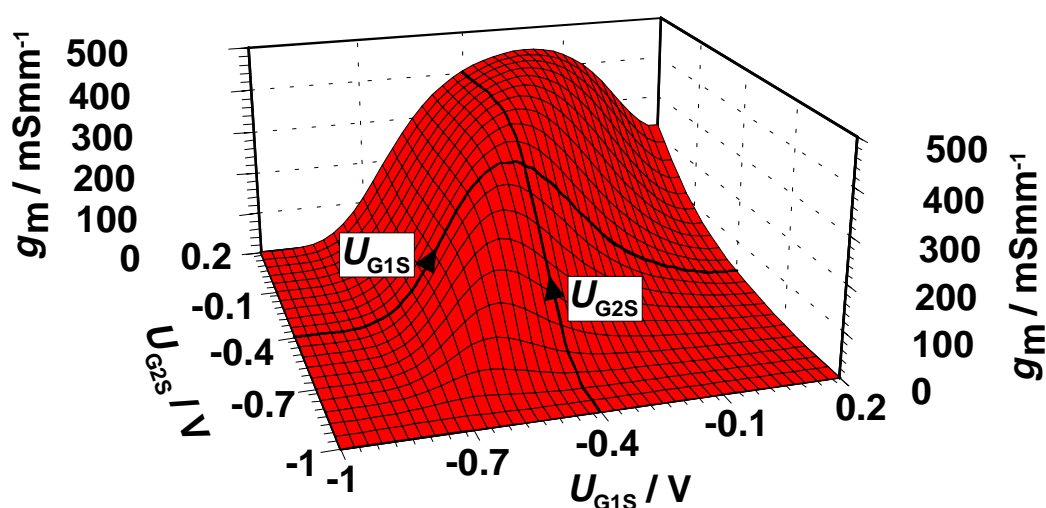


Abb. 2.20: Extrinsische Steilheit g_m einer InAlAs/InGaAs/InP-DGHFET-Kaskode in Abhängigkeit von den externen Steuerspannungen U_{G1S} und U_{G2S} mit $U_{DS} = \text{konstant}$.

Diese Regelungsmöglichkeit ist im Gleichspannungsbetrieb in Abb. 2.20 prinzipiell für den Fall der extrinsischen Steilheit g_m der DGHFET-Kaskode gezeigt. Wie zu erkennen ist, läßt sich die Steilheit in Abhängigkeit von den beiden Steuerspannungen U_{G1S} und U_{G2S} in weiten Bereichen einstellen. Wählt man z.B. in Abb. 2.20 den Funktionswert der Steilheit g_m für $U_{G2S} = -0.4$ V und $U_{G1S} = -0.4$ V, so wird die Regelungsmöglichkeit mit Hilfe des zweiten Gate-Kontaktes entlang der Kennlinie für unterschiedliche Spannungswerte von U_{G2S} deutlich. Darüber hinaus sind die klassischen Vorteile der DGHFET-Kaskode im Vergleich zum SGHFET, wie a) höhere Verstärkung und b) geringere Rückwirkung, in der Kombination der Source-Schaltung für den HFET 1 und der Gate-Schaltung im Fall des HFET 2 begründet [50],[51]. Die Source-Schaltung besitzt im Gegensatz zur Gate-Schaltung einen höheren Eingangswiderstand. Dagegen sind die Spannungsverstärkungen beider Grundschaltungen bis auf eine Phasendrehung nahezu identisch. Im Fall der Gate-Schaltung ist aber aufgrund der Lage der Stromquelle im Rückkopplungszweig eine deutlich reduzierte Rückwirkung zu beobachten [50]. Beim DGHFET können daher mit der Verkopplung beider Grundschaltungen zur Kaskode-Schaltung sowohl die Eigenschaften der Source- als auch der Gate-Schaltung in einem Bauelement gleichzeitig genutzt werden [47].

2.5.4 Gleichspannungsverhalten von DGHFET

Für das Verständnis des Gleichspannungsverhaltens von DGHFET ist es notwendig, das Verhalten der inneren HFET in Abhängigkeit von den äußeren Transistorspannungen zu analysieren. Während beim SGHFET der Arbeitspunkt direkt aus dem Ausgangskennlinienfeld (vgl. Abb. 2.11) gewonnen werden kann, bedarf es dafür beim DGHFET der Konstruktion des sogenannten Nomogramms [52].

2.5.4.1 Nomogramm

Das Nomogramm ist die gemeinsame Darstellung der Ausgangskennlinienfelder beider Einzel-HFET des DGHFET in einem einzigen Diagramm [52]. Das Prinzip eines solchen Nomogramms ist in Abb. 2.21 dargestellt. Hierbei wird das Ausgangskennlinienfeld des in Gate-Schaltung betriebenen HFET 2, $I_{DS}(U_{DD1}, U_{G2D1})$, als Lastkennlinienfeld in das Ausgangskennlinienfeld des HFET 1, $I_{DS}(U_{D1S}, U_{G1S})$, eingetragen. Gemäß dem gewählten Bezugspfeilsystem aus Abb. 2.18 lassen sich die inneren und äußeren Spannungen des DGHFET, wie folgt, zueinander in Beziehung setzen:

$$U_{DS} = U_{DD1} + U_{D1S} \quad (2.25)$$

$$U_{G2S} = U_{G2D1} + U_{D1S} \quad (2.26)$$

Anhand von Gl. 2.25 wird ersichtlich, daß das Nomogramm nur für eine konstante, äußere Spannung U_{DS} gültig ist, die sich aus den Spannungen der beiden inneren HFET U_{D1S} und U_{DD1} zusammensetzt (vgl. Abb. 2.21).

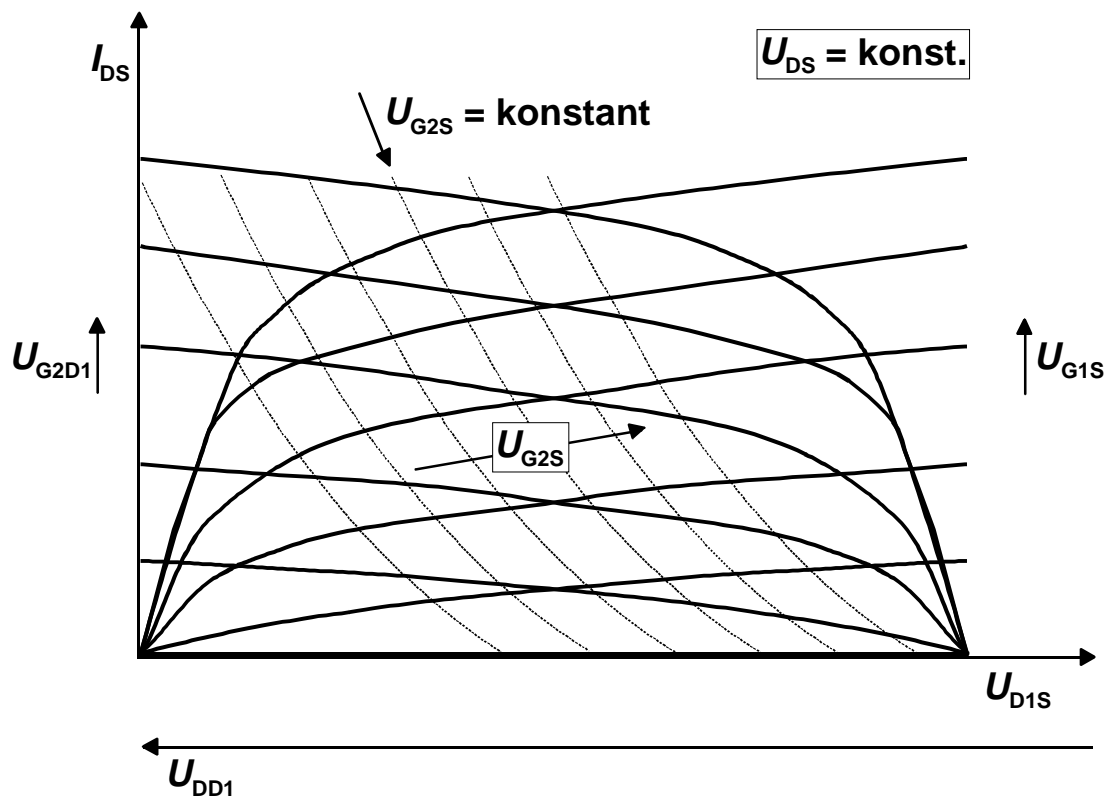


Abb. 2.21: Nomogramm von DGHFET für $U_{DS} = \text{konst.}$, konstruiert aus dem AKF von HFET 1, $I_{DS}(U_{D1S}, U_{G1S})$, und dem des Lasttransistors HFET 2, $I_{DS}(U_{DD1}, U_{G2D1})$, einschließlich der Transferkurven für $U_{G2S} = \text{konst.}$.

Ist die innere Spannung U_{D1S} bekannt, läßt sich mit Hilfe von Gl. 2.26 für jede äußere Spannung U_{G2S} eine sogenannte Transferkurve in das Nomogramm eintragen. Die Transferkurven für $U_{G2S} = \text{konstant}$ in Abb. 2.21 liefern schließlich die Information über die Arbeitspunkte der beiden inneren HFET 1 und 2. Wird beispielsweise die Spannung U_{G2S} erhöht, so läßt sich in Abb. 2.21 ablesen, daß der Lasttransistor immer weiter in Richtung Anlaufgebiet betrieben wird. Gleichzeitig verschiebt sich der Arbeitspunkt des HFET 1 immer weiter in Richtung Sättigungsgebiet.

Für die Bestimmung der Transferkurven muß das einfach unterbestimmte Gleichungssystem nach Gl. 2.25 und Gl. 2.26 gelöst werden. Mit Hilfe eines speziellen Meßaufbaus, der im Rahmen dieser Arbeit realisiert wurde [53], ist es möglich, die innere Spannung U_{D1S} bzw. U_{DD1} meßtechnisch zu erfassen. Dazu ist die Kenntnis der Kanalwiderstände $R_{K1,2}$ der inneren HFET 1 und 2

notwendig, die durch entsprechende Strom-Spannungsmessungen der beiden Gate-Source-Dioden $I_{G1,2}$ (U_{G1S} , U_{G2S}) in Flußrichtung ermittelt werden können. Die auf einer Operationsverstärkerschaltung [52] basierende Meßschaltung ist in Abb. 2.22 dargestellt.

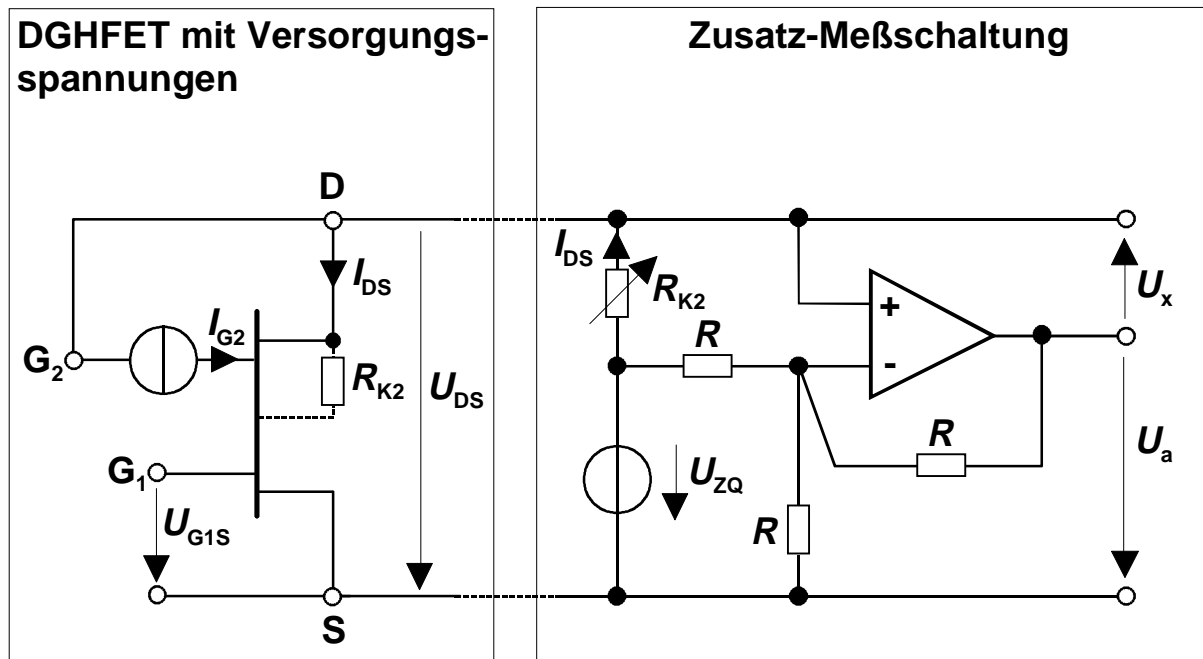


Abb. 2.22: Meßaufbau zur Erfassung der inneren Spannung $U_x = U_{D1S}$ nach [53].

Für die meßtechnische Erfassung der Ausgangskennlinienfelder I_{DS} (U_{D1S} , U_{G1S}) bzw. I_{DS} (U_{DD1} , U_{G2D1}) der inneren HFET 1 und 2 wird während der Messung von HFET 1, I_{DS} (U_{DS} , U_{G1S}), bzw. HFET 2, I_{DS} (U_{DS} , U_{G2S}) ein konstanter Strom $I_{G2(1)}$ in das Gate des HFET 2 (1) eingeprägt. Damit ist sichergestellt, daß die jeweilige Gate-Source-Diode des HFET 2 (1) in Durchlaßrichtung betrieben wird. Mit Hilfe des für diesen Arbeitspunkt ermittelten Kanalwiderstandes und der bereits erwähnten Operationsverstärkerschaltung können so die inneren Spannungen U_{D1S} bzw. U_{DD1} bestimmt werden. Für weitergehende Betrachtungen im Fall der Meßschaltung nach Abb. 2.22 wird auf die grundlegenden Arbeiten nach [52] und [53] verwiesen.

2.5.5 Hochfrequenzverhalten von DGHFET

In Analogie zum SGHFET ist auch für die Untersuchung der Hochfrequenzeigenschaften von DGHFET im Rahmen dieser Arbeit die Kleinsignalparameter-Analyse angewendet worden. Im nächsten Abschnitt wird dazu das vollständige Kleinsignalersatzschaltbild des DGHFET eingeführt [39],[54]. Im weiteren erfolgt eine detaillierte Diskussion der in Abschn. 2.5.3 bereits aufgeführten,

klassischen Vorteile der DGHFET-Kaskode anhand eines stark vereinfachten Ersatzschaltbildes. Im Anschluß daran erfolgt die Untersuchung der Steuerungseigenschaften bezüglich der Stoßionisation, die erstmals im Rahmen dieser Arbeit herausgearbeitet worden sind.

2.5.5.1 Vollständiges Kleinsignalersatzschaltbild der DGHFET-Kaskode

Bei Berücksichtigung der parasitären Umgebung des realen Bauelements lassen sich die beiden inneren HFET der Kaskode, wie in Abb. 2.23 gezeigt, zu einem Ersatzschaltbild zusammenfassen.

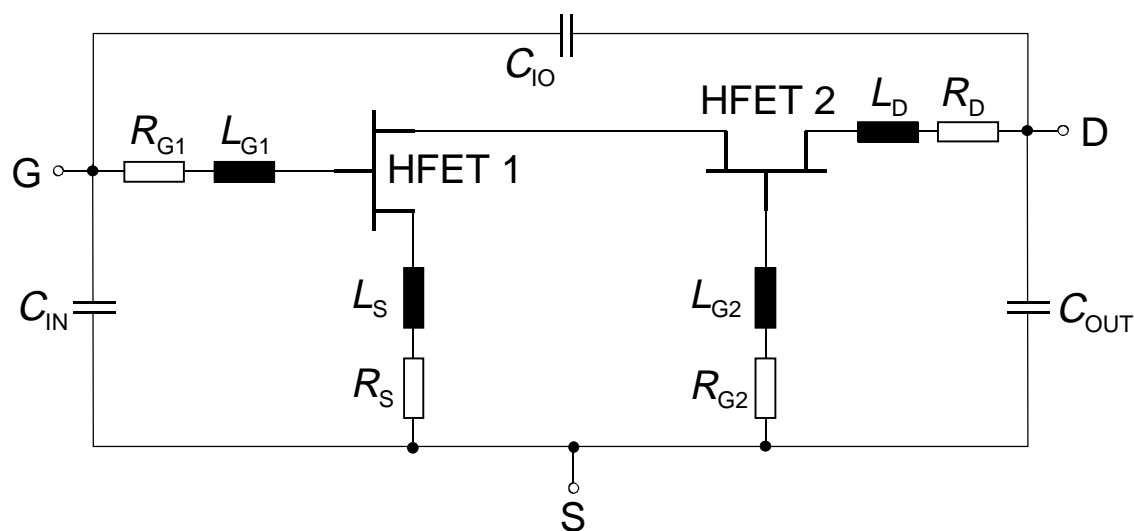


Abb. 2.23: Zusammenschaltung der beiden inneren HFET 1 und 2 zur DGHFET-Kaskode mit Berücksichtigung der parasitären Zuleitungen.

Aufgrund des Masseschlusses am Gate-Kontakt von HFET 2 entfällt bei der Kaskode die im Fall der Mischeranwendung zu berücksichtigende kapazitive Kopplung zwischen den beiden Gate-Kontakten. Die extrinsischen Ersatzschaltbildelemente entsprechen denen des SGHFET (vgl. Abb. 2.14). Mit Hilfe des Kleinsignalersatzschaltbildes des SGHFET ergibt sich das vollständige Kleinsignalersatzschaltbild der DGHFET-Kaskode (vgl. Abb. 2.24). Insgesamt wurden dabei 39 Elemente berücksichtigt. In Abb. 2.24 wird die grundsätzlich unterschiedliche Lage der Elemente mit Stoßionisationsrelevanz im Fall von HFET 1 und 2 deutlich. Im Gegensatz zum HFET 1 (Source-Schaltung) befinden sich im Fall von HFET 2 die Stromquelle $g_{m,im2} \cdot u_{dg2}$ sowie R_{im2} und C_{im2} nicht mehr parallel zum Ausgang. Aufgrund der Gate-Schaltung sind diese Elemente nun im Rückkopplungszweig direkt parallel zu der Stromquelle $g_{m2} \cdot u_{gs2}$ bzw. den Größen C_{ds2} und R_{ds2} zu finden. Aufgrund der geringen Rückwirkung im Fall der Gate-Schaltung kann damit bereits an dieser Stelle

erwartet werden, daß der Einfluß der Stoßionisation im HFET 2 im Vergleich zum HFET 1 auf das Gesamtverhalten der Kaskode schwächer ausfällt.

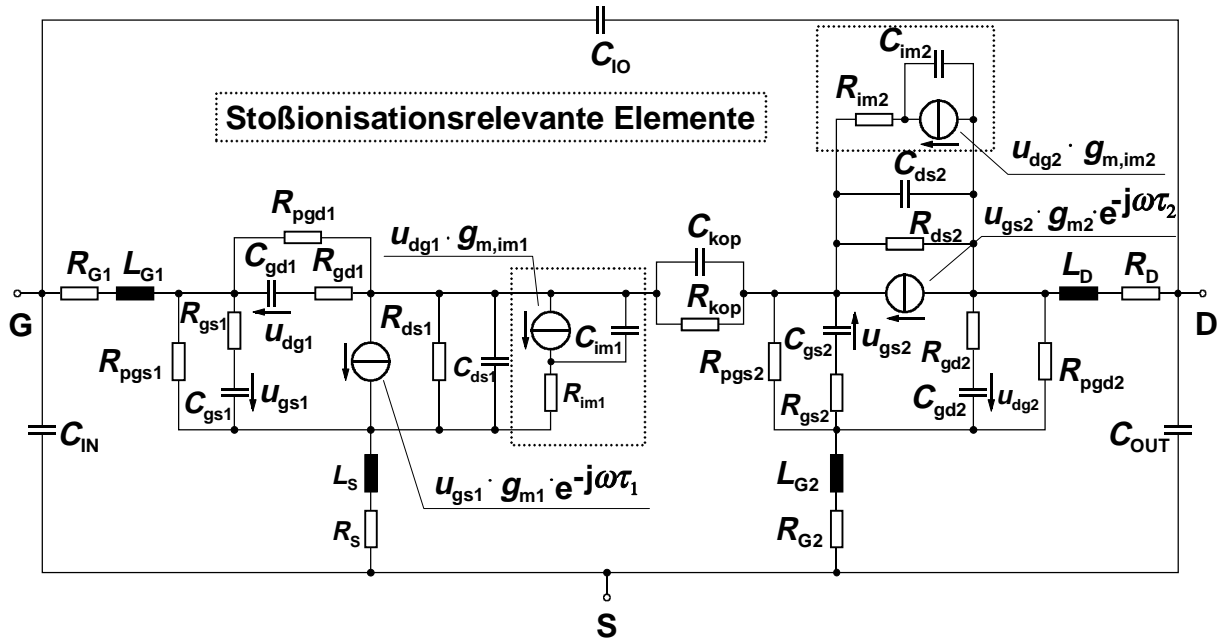


Abb. 2.24: Vollständiges Kleinsignalersatzschaltbild der DGHFET-Kaskode [54].

2.5.5.2 Vereinfachtes Kleinsignalersatzschaltbild der DGHFET-Kaskode

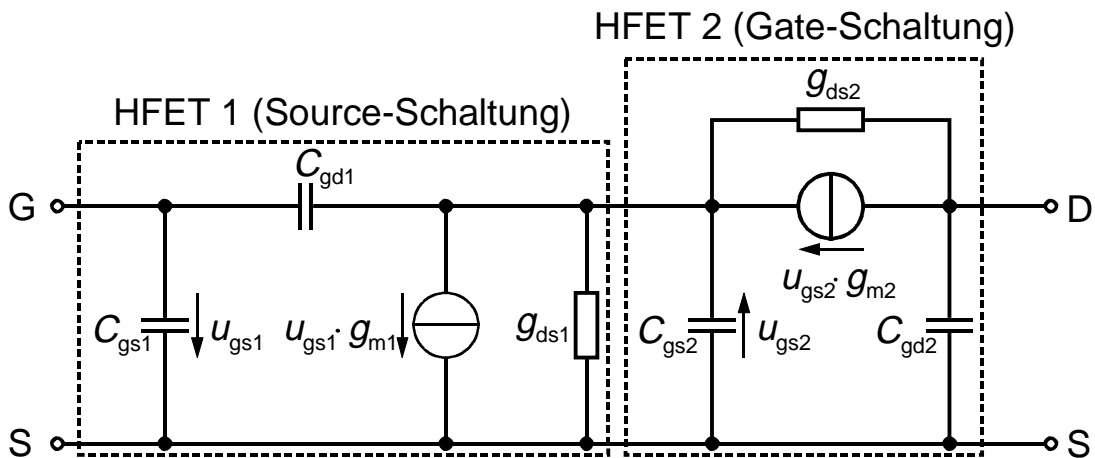


Abb. 2.25: Stark vereinfachtes Kleinsignalersatzschaltbild der intrinsischen DGHFET-Kaskode.

Auf der Basis von Abb. 2.24 ist in Abb. 2.25 das stark vereinfachte Kleinsignalersatzschaltbild der intrinsischen DGHFET-Kaskode dargestellt [54].

Für die prinzipielle Analyse des Hochfrequenzverhaltens reicht es aus, die einzelnen Transistoren durch ihre Steilheiten $g_{m1,2}$, ihre Gate-Source- $C_{gs1,2}$ und Gate-Drain-Kapazitäten $C_{gd1,2}$, sowie ihre Ausgangsleitwerte $g_{ds1,2}$ zu beschreiben. Die Diskussion des Kleinsignalverhaltens der DGHFET-Kaskode erfolgt im weiteren im unmittelbaren Vergleich zum SGHFET. Damit können die Eigenschaften der Kaskode direkt einer Bewertung unterzogen werden. Aufgrund der Anordnung der Elemente im Ersatzschaltbild nach Abb. 2.25 ist die Beschreibung der DGHFET-Kaskode mit Hilfe ihrer komplexen \underline{Y} -Parameter sinnvoll. Nach kurzer Rechnung ergibt sich für das Zweitor aus Abb. 2.25:

$$\underline{Y}_{11,\text{Kaskode}} = j\omega(C_{gd1} + C_{gs1}) + \frac{j\omega C_{gd1}(g_{m1} - j\omega C_{gd1})}{j\omega(C_{gd1} + C_{gs2}) + g_{ds1} + g_{ds2} + g_{m2}} \quad (2.27)$$

$$\underline{Y}_{12,\text{Kaskode}} = \frac{-j\omega C_{gds1} g_{ds2}}{j\omega(C_{gd1} + C_{gs2}) + g_{ds1} + g_{ds2} + g_{m2}} \quad (2.28)$$

$$\underline{Y}_{21,\text{Kaskode}} = \frac{(g_{ds2} + g_{m2})(g_{m1} - j\omega C_{gd1})}{j\omega(C_{gd1} + C_{gs2}) + g_{ds1} + g_{ds2} + g_{m2}} \quad (2.29)$$

$$\underline{Y}_{22,\text{Kaskode}} = g_{ds2} + j\omega C_{gd2} - \frac{(g_{ds2} + g_{m2})g_{ds2}}{j\omega(C_{gd1} + C_{gs2}) + g_{ds1} + g_{ds2} + g_{m2}} \quad (2.30)$$

Die entsprechenden \underline{Y} -Parameter des SGHFET lauten unter Voraussetzung des Ersatzschaltbildes für den HFET 1 in Source-Schaltung (vgl. Abb. 2.25):

$$\underline{Y}_{11,\text{SGHFET}} = j\omega(C_{gd,\text{SG}} + C_{gs,\text{SG}}) \quad (2.31)$$

$$\underline{Y}_{12,\text{SGHFET}} = -j\omega C_{gd,\text{SG}} \quad (2.32)$$

$$\underline{Y}_{21,\text{SGHFET}} = -j\omega C_{gd,\text{SG}} + g_{m,\text{SG}} \quad (2.33)$$

$$\underline{Y}_{22,\text{SGHFET}} = g_{ds,\text{SG}} + j\omega C_{gd,\text{SG}} \quad (2.34)$$

Durch Koeffizientenvergleich ist es möglich, die DGHFET-Kaskode mit Hilfe der effektiven Ersatzschaltbildelemente eines äquivalenten SGHFET zu beschreiben. Diese effektiven Größen sind im einzelnen:

die Steilheit $g_{m,K}$,
 der Ausgangsleitwert $g_{ds,K}$,
 die Rückwirkungskapazität $C_{gd,K}$,
 die Gate-Source-Kapazität $C_{gs,K}$.

Damit erhält man die folgenden Beziehungen, die auch in [55] zu finden sind. (Hierbei wurde vorausgesetzt, daß sich der Arbeitspunkt von HFET 2 deutlich im Sättigungsgebiet befindet.)

$$g_{m,K} = g_{m1} \left(\frac{g_{ds2} + g_{m2}}{g_{ds1} + g_{ds2} + g_{m2}} \right) \approx g_{m1} \quad (2.35)$$

$$g_{ds,K} = \frac{g_{ds1} g_{ds2}}{g_{ds1} + g_{ds2} + g_{m2}} \approx g_{ds1} \frac{g_{ds2}}{g_{m2}} \quad (2.36)$$

$$C_{gd,K} = C_{gd1} \left(\frac{g_{ds2}}{g_{ds1} + g_{ds2} + g_{m2}} \right) \approx C_{gd1} \frac{g_{ds2}}{g_{m2}} \quad (2.37)$$

$$C_{gs,K} = C_{gs1} + C_{gd1} \left(1 + \frac{g_{m1}}{g_{ds1} + g_{ds2} + g_{m2}} \right) \approx C_{gs1} + C_{gd1} \left(1 + \frac{g_{m1}}{g_{m2}} \right) \quad (2.38)$$

Anhand der so gewonnen Gl. 2.35 - 2.38 läßt sich das Hochfrequenzverhalten der DGHFET-Kaskode im Vergleich zum SGHFET sehr gut abschätzen:

Nach Gl. 2.35 ist bei der DGHFET-Kaskode kein Verlust der effektiven Steilheit $g_{m,K}$ zu erwarten. Näherungsweise wird sie durch die Steilheit g_{m1} von HFET 1 bestimmt. Nach Gl. 2.36 - 2.38 beeinflußt die Steilheit g_{m2} des HFET 2 aber sowohl den Ausgangsleitwert $g_{ds,K}$, die Rückwirkungskapazität $C_{gd,K}$ als auch die Gate-Source-Kapazität $C_{gs,K}$ der Kaskode deutlich. Für ein gutes Hochfrequenzverhalten der Kaskode sollte die Steilheit g_{m2} hohe Werte aufzeigen. Nach Gl. 2.36 ist dann im Fall des Ausgangsleitwertes eine deutliche Reduzierung zu erwarten. Ebenso wird die Rückwirkung der Kaskode $C_{gd,K}$ sehr gering (vgl. Gl. 2.37). Dagegen wirkt sich g_{m2} in bezug auf die Gate-Source-Kapazität der Kaskode $C_{gs,K}$ nachteilig aus. Gl. 2.38 zeigt, daß $C_{gs,K}$ stets größer als die Gate-Source-Kapazität des baugleichen SGHFET ist. Für den Betrag der Stromverstärkung $|\underline{h}_{21,K}|$ der Kaskode bedeutet dies, daß im Vergleich zum entsprechenden SGHFET eine stets verminderte Transitfrequenz zu erwarten ist. Auffällig dabei ist, daß der Gate-Source-Kapazität des zweiten HFET C_{gs2} nur eine untergeordnete Bedeutung zukommt. Als Fazit dieser Analyse ist festzustellen, daß die Gate-Länge des HFET 2 in Form der geometrischen Gate-Source-Kapazität C_{gs2} nicht die vordergründig limitierende Größe in Bezug auf

das Hochfrequenzverhalten der DGHFET-Kaskode darstellt. Dies ist bereits im vereinfachten Ersatzschaltbild der Kaskode (vgl. Abb. 2.25) ersichtlich, da der Beitrag von C_{gs2} zur eingangsseitig resultierenden Gesamtkapazität aufgrund der Parallelschaltung zum Leitwert g_{ds1} sehr gering ist.

2.5.5.3 Transitfrequenz der DGHFET-Kaskode

Der Betrag der Stromverstärkung $|\underline{h}_{21}|$ im Fall des DGHFET weist im Vergleich zum SGHFET ein grundsätzlich anderes Verhalten auf. Während im Fall des SGHFET ein Abfall von $|\underline{h}_{21}|$ mit -20 dB pro Frequenzdekade zu beobachten ist (vgl. Gl. 2.14, Abschn. 2.4.2.1), stellt die gleiche Funktion im Fall der DGHFET-Kaskode die Überlagerung eines Integrations- und Tiefpaßverhaltens dar. Dies zeigt die im folgenden kurz aufgeführte Berechnung von $h_{21,K}$ bzw. $|\underline{h}_{21,K}|$ aus den \underline{Y} -Parametern entsprechend Gl. 2.10:

$$\underline{h}_{21,K} = \frac{(g_{m2} + g_{ds2})(g_{m1} - j\omega C_{gd1})}{(g_x + j\omega(C_{gd1} + C_{gs2}))j\omega(C_{gd1} + C_{gs1}) + (g_{m1} - j\omega C_{gd1})j\omega C_{gd1}}. \quad (2.39)$$

Mit Hilfe der folgenden Abkürzungen,

$$g_x = g_{ds1} + g_{ds2} + g_{m2}, \quad (2.40)$$

$$a_{0,K} = (g_{m2} + g_{d2})g_{m1}, \quad (2.41)$$

$$a_{1,K} = (g_{m2} + g_{d2})C_{gd1}, \quad (2.42)$$

$$b_{1,K} = g_x(C_{gs1} + C_{gd1}) + g_{m1}C_{gd1}, \quad (2.43)$$

$$b_{2,K} = C_{gs1}(C_{gd1} + C_{gs2}) + C_{gd1}C_{gs2}, \quad (2.44)$$

ergibt sich:

$$|\underline{h}_{21,K}| = \sqrt{\frac{a_{0,K}^2 + a_{1,K}\omega^2}{b_{1,K}\omega^2 + b_{2,K}\omega^4}} \approx \sqrt{\frac{a_{0,K}^2}{\omega^2(b_{1,K} + b_{2,K}\omega^2)}}. \quad (2.45)$$

Bei Vernachlässigung der Ausgangsleitwerte $g_{ds1,2}$ und der Kapazitäten $C_{gd1,2}$, vereinfacht sich Gl. 2.45 nochmals zu:

$$|\underline{h}_{21,K}| = \frac{1}{\frac{C_{gs1}}{g_{m1}}\omega\sqrt{1 + \omega^2\frac{C_{gs2}^2}{g_{m2}^2}}}. \quad (2.46)$$

Wählt man die für Verstärkungen typische Darstellung, $|\underline{h}_{21}|_{dB}$, so wird deutlich, daß die Stromverstärkung $|\underline{h}_{21,K}|_{dB}$ der Kaskode im Vergleich zum

SGHFET (vgl. Gl. 2.14) nicht mehr für alle Frequenzen mit -20 dB pro Dekade abnimmt [127]. Bei Einführung der äquivalenten Transit-Kreisfrequenzen $\omega_{T,\text{HFET1}}$ bzw. $\omega_{T,\text{HFET2}}$ der inneren Transistoren HFET 1 und HFET 2 der Kaskode gemäß Gl. 2.47 und Gl. 2.48,

$$\omega_{T,\text{HFET1}} = \frac{g_{m1}}{C_{gs1}}, \quad (2.47)$$

$$\omega_{T,\text{HFET2}} = \frac{g_{m2}}{C_{gs2}}, \quad (2.48)$$

läßt sich die der Betrag der Stromverstärkung der Kaskode durch die Transitkreisfrequenzen der Einzeltransistoren beschreiben:

$$|\underline{h}_{21,K}|_{\text{dB}} = 20 \log \left(\frac{\omega}{\omega_{T,\text{HFET1}}} \right) - 20 \log \sqrt{1 + \frac{\omega}{\omega_{T,\text{HFET2}}}}. \quad (2.49)$$

Es wird ersichtlich, daß $|\underline{h}_{21,K}|$ nur für Kreisfrequenzen $\omega < \omega_{T,\text{HFET2}}$ mit -20 dB pro Dekade abfällt. Für $\omega > \omega_{T,\text{HFET2}}$ beträgt die entsprechende Steigung -40 dB pro Frequenzdekade. Zur Veranschaulichung dieser Zusammenhänge dient Abb. 2.26. Sie zeigt den berechneten Kurvenverlauf $|\underline{h}_{21,K}|_{\text{dB}}(f)$ nach Gl. 2.45. Hierbei wurden die Koeffizienten der Gl. 2.40 - 2.43 so vorgegeben, daß sich die Transitfrequenzen der inneren HFET gemäß Gl. 2.47 und Gl. 2.48 zu $f_{T,\text{HFET1}} = 135$ GHz und $f_{T,\text{HFET2}} = 15$ GHz ergaben.

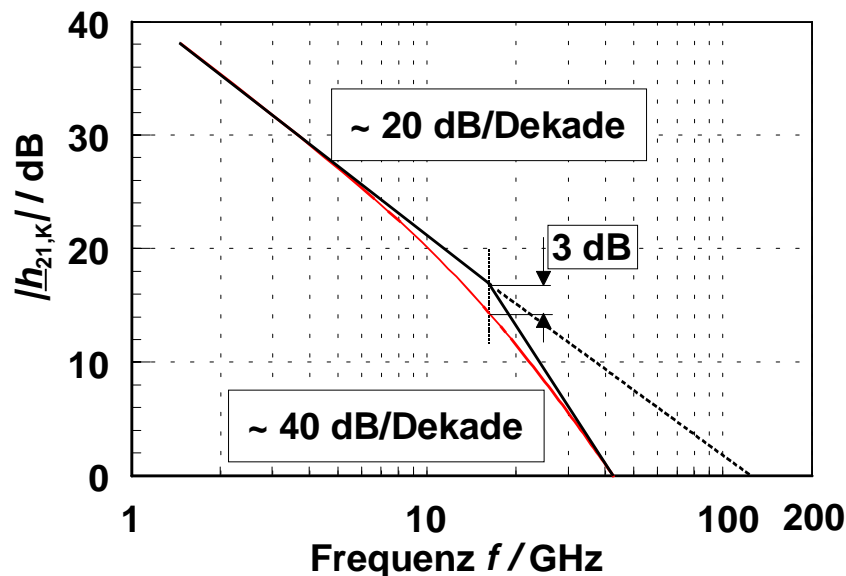


Abb. 2.26: Betrag der Stromverstärkung $|\underline{h}_{21,K}|$ in Abhängigkeit von der Frequenz f . Es gilt: $f_{T,\text{HFET1}} = 135$ GHz, $f_{T,\text{HFET2}} = 16$ GHz.

2.5 InAlAs/InGaAs/InP-Dual-Gate-HFET: Transistor mit zwei Steuerelektroden 47

Die Bestimmung der 3 dB-Eckfrequenz führt entsprechend zu $f_{T,\text{HFET}2} \approx 16$ GHz, während sich für $|h_{21,K}|_{\text{dB}}(f_{T,\text{HFET}1}) = 0$ dB die Grenzfrequenz $f_{T,\text{HFET}1} \approx 135$ GHz extrapolieren läßt.

2.5.5.3.1 Einfluß der inneren HFET

Im folgenden wird der direkte Einfluß der Ersatzschaltbildelemente der inneren HFET nach Abb. 2.25 auf die Transitfrequenz der DGHFET-Kaskode genauer untersucht. Dabei ist es das Ziel, bereits an dieser Stelle Rückschlüsse auf die Herstellung der Transistor-Gate-Kontakte zu gewinnen. Es wird zunächst der Betrag der Stromverstärkung $|h_{21,K}|$ für die in Tabelle 2.1 vorgegebenen Ersatzschaltbildelemente nach Gl. 2.45 berechnet.

Tab. 2.1: Kleinsignal-Ersatzschaltbildelemente zur Berechnung der Stromverstärkung $h_{21,K}$ der DGHFET-Kaskode.

g_{m1} / mS	g_{m2} / mS	C_{gs1} / fF	C_{gs2} / fF	C_{gd1} / fF	C_{gd2} / fF	g_{ds1} / mS	g_{ds2} / mS
120	120	100	100	5	5	2.5	2.5

Der gewählte Frequenzbereich beträgt 45 MHz - 200 GHz. Anschließend wird der Wert eines Elementes separat variiert, während alle anderen konstant gehalten werden. Damit kann der Einfluß des einzelnen Elementes bezüglich $|h_{21,K}|$ sehr genau bestimmt werden. Abb. 2.27 und 2.28 zeigen die Ergebnisse dieser Parametervariationen.

Wie erwartet, wird in Abb. 2.27a) und Abb. 2.27b) deutlich, daß für die Erzielung hoher Transitfrequenzen der DGHFET-Kaskode maßgeblich die Eigenschaften des HFET 1 in Form von C_{gs1} und g_{m1} verantwortlich sind. Dies ist für den gesamten gewählten Frequenzbereich $45 \text{ MHz} < f < 200 \text{ GHz}$ zu beobachten. Die Eigenschaften des HFET 2 gewinnen erst bei hohen Frequenzen an Bedeutung, wie Abb. 2.28a und 2.28b zeigen.

Änderungen bezüglich C_{gs2} und g_{m2} wirken sich erst für Frequenzen $f > 40$ GHz auf das Hochfrequenzverhalten aus. Unterhalb dieser Frequenz ist der Einfluß der Gate-Source-Kapazität C_{gs2} sowie der Steilheit g_{m2} gemäß Gl. 2.35 bzw. Gl. 2.38, Abschn. 2.5.5.2, vernachlässigbar.

Zusammenfassend kann damit ausgeführt werden, daß die Transitfrequenz der DGHFET-Kaskode aufgrund von Gl. 2.38 stets unterhalb derjenigen des baugleichen SGHFET liegt. Um dennoch möglichst hohe Werte für $f_{T,K}$ zu ermöglichen, ist nach den obigen Ausführungen bei der technologischen Realisierung der DGHFET-Kaskode in erster Linie darauf zu achten, daß im Fall des

HFET 1 stets eine möglichst kurze Gate-Länge erzielt wird. Die Empfindlichkeit von $f_{T,K}$ bezüglich der Gate-Länge des HFET 2 ist wesentlich geringer.

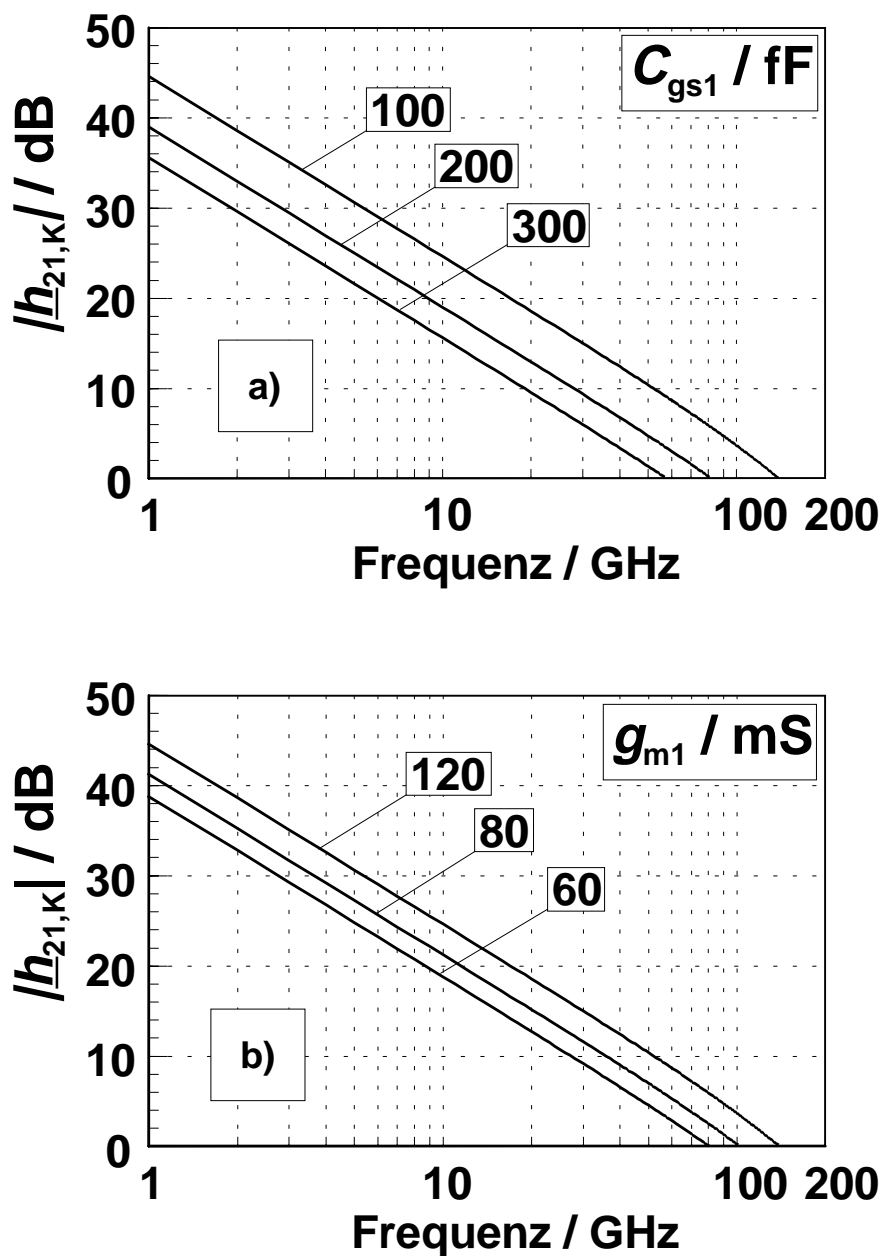


Abb. 2.27a,b: Stromverstärkung $|h_{21,K}|$ der DGHFET-Kaskode in Abhängigkeit von der Frequenz f für unterschiedliche Werte der Elemente C_{gs1} und g_{m1} nach Tab. 2.1.

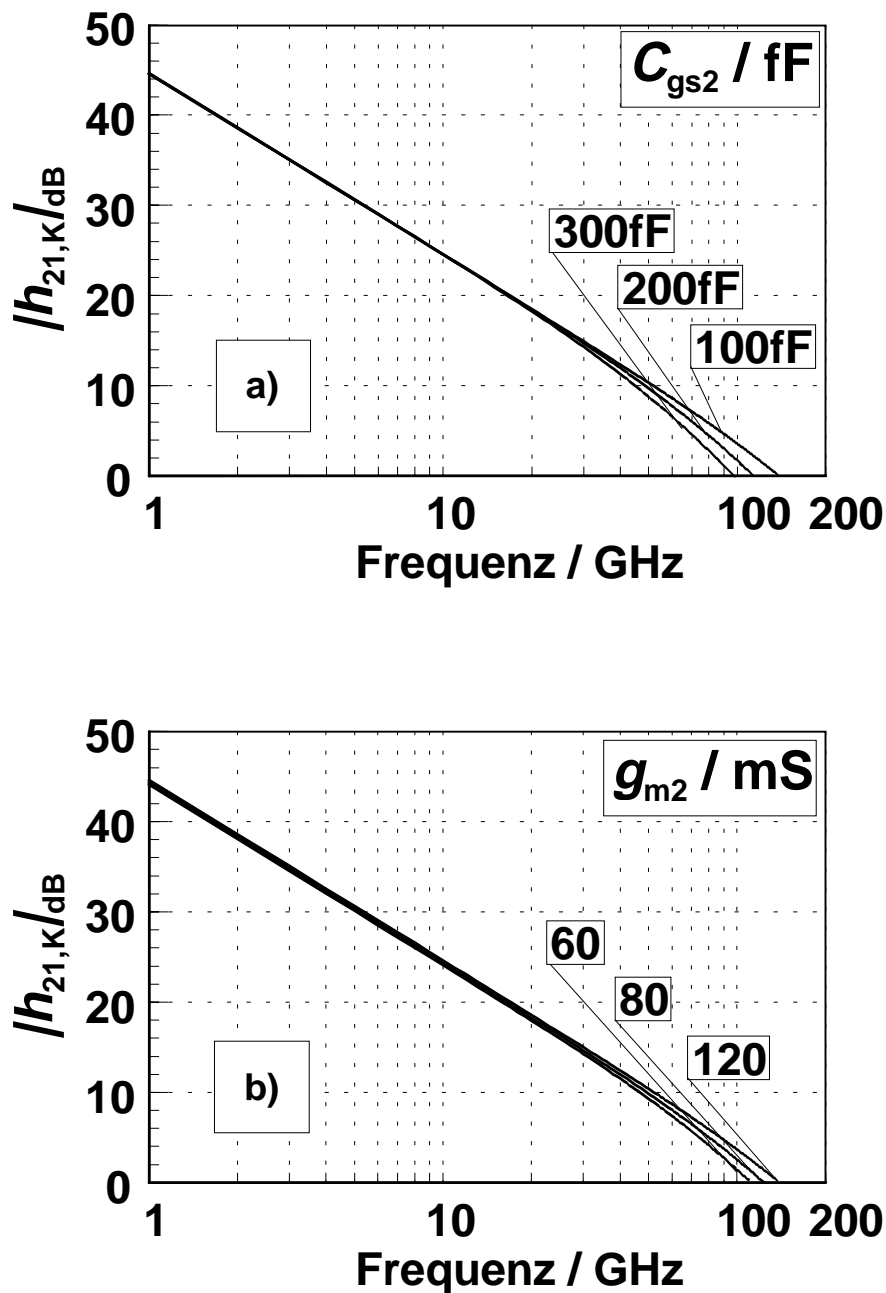


Abb. 2.28a,b: Stromverstärkung $|h_{21,K}|$ der DGHFET-Kaskode in Abhängigkeit von der Frequenz f für unterschiedliche Werte der Elemente C_{gs2} und g_{m2} nach Tab. 2.1.

2.5.5.4 Unilaterale Schwingfrequenz der DGHFET-Kaskode

Im Fall der unilateralen Verstärkung GU der DGHFET-Kaskode läßt sich durch Einsetzen der Näherungen aus Gl. 2.35. - 2.38 in die Bestimmungsgleichung für GU im Fall des SGHFET (vgl. Gl. 2.20) die folgende Approximation angeben, die auch in [55] zu finden ist:

$$f_{\max, \text{GU}, \text{K}} = \frac{f_{\text{T}, \text{K}}}{2 \cdot \sqrt{(R_{\text{G}, \text{K}} + R_{\text{gs}, \text{K}} + R_{\text{S}, \text{K}}) g_{\text{d}, \text{K}} + 2 \cdot \pi \cdot f_{\text{T}, \text{K}} \cdot R_{\text{G}} \cdot C_{\text{gd}, \text{K}}}} \quad (2.50)$$

Im Fall der DGHFET-Kaskode besteht im besonderen in dieser Beschreibungsart die Schwierigkeit, einen äquivalenten, extrinsischen Widerstand $R_{\text{G}, \text{K}}$ anzugeben, der zwei Gate-Kontakten zugeordnet werden muß. Für den Kanalwiderstand $R_{\text{gs}, \text{K}}$ besteht dagegen die Möglichkeit, einen Summenwert aus den Gleichspannungsmessungen nach Abschn. 2.5.4.1 einzusetzen.

Anhand von Gl. 2.50 ist besonders der Einfluß des effektiven Ausgangsleitwertes $g_{\text{ds}, \text{K}}$ und der Rückwirkungskapazität $C_{\text{gd}, \text{K}}$ auf die maximale Schwingfrequenz $f_{\max, \text{GU}, \text{K}}$ zu erkennen. Setzt man identische Herstellungsmethoden für einen SGHFET und eine DGHFET-Kaskode voraus, kann damit ein direkter Vergleich der maximalen Schwingfrequenzen durchgeführt werden. Dabei erfolgt die Bewertung beider Bauelementtypen anhand des effektiven Ausgangsleitwertes $g_{\text{ds}, \text{K}}$ und der Rückwirkungskapazität $C_{\text{gd}, \text{K}}$. Aufgrund Gl. 2.36 und Gl. 2.37 ist im Fall der DGHFET-Kaskode stets ein höherer Wert für $f_{\max, \text{GU}, \text{K}}$ im Vergleich zum SGHFET zu erwarten [56].

2.5.6 Neue Aspekte bei der DGHFET-Kaskode

Durch die zweite Steuerspannung beim DGHFET besteht die Möglichkeit, die Drain-Source-Spannungen der inneren Transistoren gezielt einzustellen, wie bereits in Abb. 2.21 angedeutet wurde. Damit ergeben sich im InAlAs/-InGaAs/InP-Materialsystem erstmalig vollkommen neue Ansätze, den Stoßionisationseffekt im Bauelement in einer Weise zu beeinflussen, wie es beim konventionellen SGHFET nicht möglich ist.

2.5.6.1 Stoßionisation: Großsignalverhalten

Wie bereits in Abb. 2.10 gezeigt wurde, wirkt sich die Stoßionisation in Form einer glockenförmigen Erhöhung des Gate-Leckstromes aus (vgl. Abschn. 2.3.2) [14]. Die Höhe dieses Leckstromes wird über die Drain-Source-Spannung moduliert. Dabei kann der Einsatz des Stoßionisationseffektes für typische Werte von $U_{\text{DS}} < 1 \text{ V}$ im InAlAs/InGaAs-Materialsystem unterdrückt werden. Für diesen Spannungsbereich reicht die Energie der Ladungsträger im Kanal nicht mehr aus, um zusätzliche Elektron-Loch-Paare durch Stoßionisation zu erzeugen. Im Fall des SGHFET ist die Herabsetzung von $U_{\text{DS}} < 1 \text{ V}$ aber unmittelbar mit dem Verlust der Hochfrequenzeigenschaften verbunden. Die entsprechend notwendigen Eigenschaften, wie niedriger Ausgangsleitwert und geringe Rückwirkung, sind erst im Bereich der Sättigung des Transistors bei Spannungen von $U_{\text{DS}} > 1 \text{ V}$ zu erzielen.

In der Literatur existieren zahlreiche Ansätze, durch Manipulation des Herstellungsprozesses [57] und des Schichtpaketes [58],[59] insbesondere den Löcherstromanteil im Gate-Leckstrom zu reduzieren. So ist es beispielsweise durch den Einsatz einer verspannten AlAs-Barriere möglich, die Valenzbanddiskontinuität für die Löcher zu erhöhen [58]. Ein prozeßtechnischer Ansatz, der auch in dieser Arbeit berücksichtigt wurde, besteht in der Reduzierung der mittleren Kanalfeldstärke am drainseitigen Ende des Gate-Kontaktes. Dies kann erreicht werden, indem die hochdotierte Deckschicht zwischen Gate- und Drain-Kontakt zum Gate hin weiter entfernt wird [60]. Letztere Möglichkeit hat aber eine Abnahme des Drain-Stromes, und damit einen Steilheitsverlust zur Folge. Zusammenfassend ist den meisten der o.g. Verfahren als Nachteil gemeinsam, daß jeweils nur das Symptom *Leckstrom* als Wirkung des Stoßionisationseffektes reduziert wird, nicht jedoch die Ursache selbst.

Im Fall von DGHFET kann dagegen nach Gl. 2.35 - 2.38 über die Steuerspannung U_{G2S} die intrinsische Drain-Source-Spannung des mit dem Wechsignalsignal beaufschlagten ersten Transistors auch unterhalb von $U_{DIS} = 1V$ eingestellt werden. Dies ist möglich, ohne dabei die o.g. äußeren Kenngrößen des Bauelements zu verschlechtern [61]. Ist die Steilheit g_{m1} des HFET 1 für $U_{DIS} < 1V$ ausreichend, liefert der weit in Sättigung betriebene HFET 2 insbesondere durch die Steilheit g_{m2} und den Ausgangsleitwert g_{ds2} die notwendigen Gleichspannungseigenschaften.

Zur Verdeutlichung des Einflusses der Spannung U_{G2S} auf das Bauelementverhalten ist in Abb. 2.29a das Ergebnis einer Simulation gezeigt. Hierbei wurde das Gate-Kanal-Potential U_K in Abhängigkeit vom Ort x zwischen Source und Drain mit U_{G2S} als Parameter simuliert. Darüber hinaus ist in Abb. 2.29b das Simulationsergebnis bezüglich der maximalen Feldstärke E_K im Kanal für verschiedene Spannungen U_{G2S} dargestellt. Die externe Drain-Source-Spannung des DGHFET wurde dabei konstant gehalten ($U_{DS} = 3V$). Grundlage der Simulationen war ein im Fachgebiet entwickeltes, quasi-zweidimensionales Modell [62]. Die Variation des maximalen elektrischen Feldes E_K und des Gate-Kanal-Potentials U_K unterhalb beider Gate-Kontakte ist deutlich erkennbar. Mit Erhöhung der Spannung U_{G2S} am zweiten Gate-Kontakt steigen beide Größen unterhalb des ersten Gate-Kontaktes an. Dies ist darin begründet, daß HFET 1 immer weiter in Sättigung betrieben wird. Gleichzeitig sinken E_K und U_K unterhalb des zweiten Gate-Kontaktes, da HFET 2 weiter in den Anlaufbereich hinein betrieben wird. In Abb. 2.29a ist das Verhalten der elektrischen Feldstärke E_K auch anhand der verschiedenen Steigungen im Potentialverlauf von U_K zu beobachten. Die ortsabhängigen Verläufe des Gate-Kanal-Potentials als Modulation der extrinsisch angelegten Steuerspannung U_{G2S} stellen damit ein Maß für das Verhalten der inneren Drain-Source-

Spannungen U_{D1S} und U_{DD1} dar. Wird die Steuerspannung U_{G2S} erhöht, steigt U_{D1S} an bei gleichzeitiger Reduzierung von U_{DD1} . Somit wird das in Abschn. 2.5.4.1 mit Hilfe des Nomogramms beschriebene Bauelementverhalten anhand der Simulation in guter Übereinstimmung bestätigt.

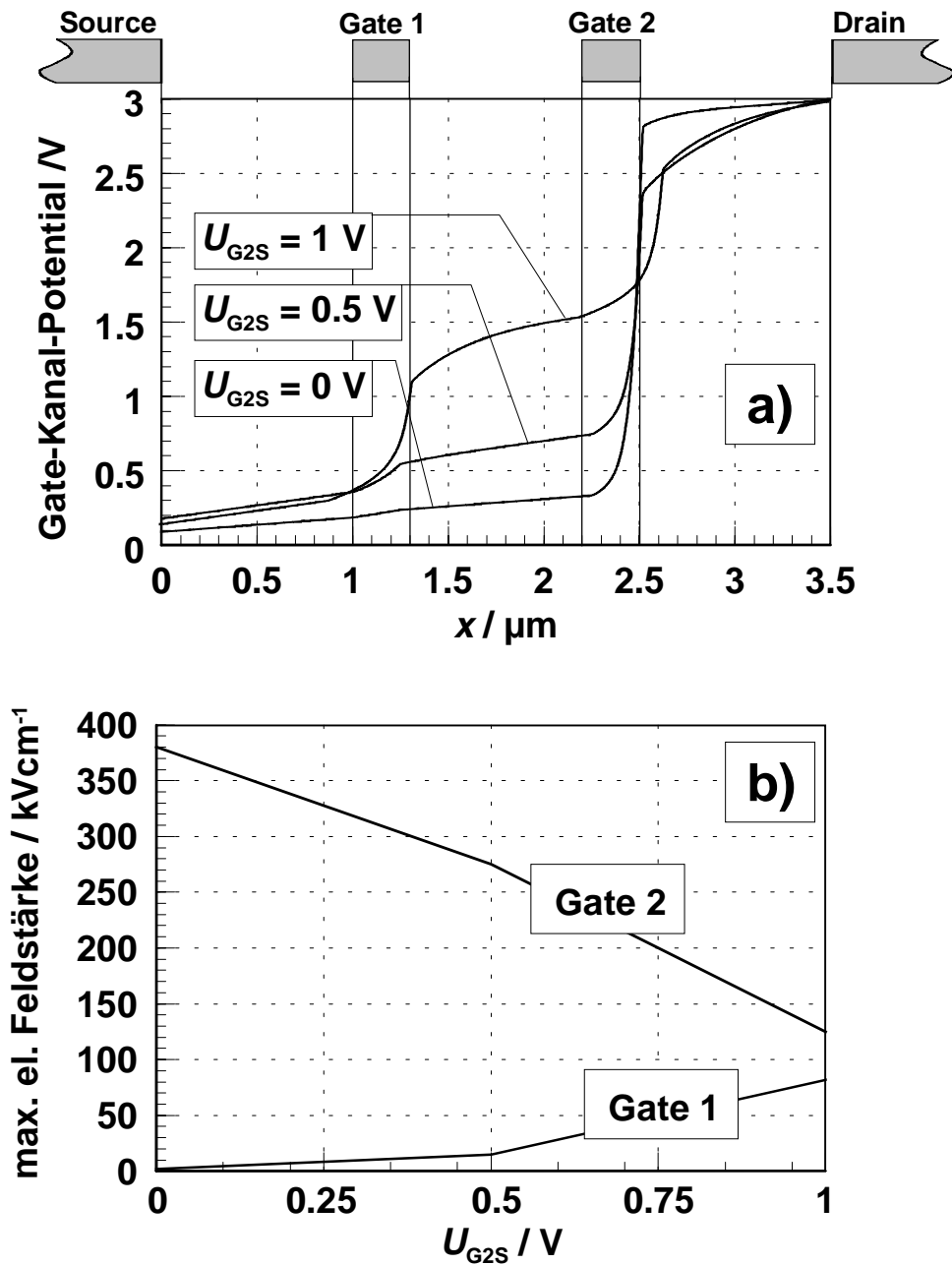


Abb. 2.29a,b: Simulation des Gate-Kanal-Potentials $U_K(x, U_{G2S})$ in Abhängigkeit vom Ort x mit U_{G2S} als Parameter; ($U_{G1S} = -0.5$ V, $U_{DS} = 3$ V) (a); maximale elektrische Feldstärke E_K in Abhängigkeit von U_{G2S} im Kanal unterhalb von Gate 1 und Gate 2 (b).

Abschließend läßt sich damit zeigen, daß eine gezielte Beeinflussung der Stoßionisation unterhalb des RF-betriebenen Gate-Kontaktes durch geeignete Wahl der Arbeitspunkte für die inneren HFET möglich ist.

2.5.6.2 Stoßionisation: Kleinsignalverhalten

Die Auswirkungen der Stoßionisation auf das Hochfrequenzverhalten im Fall des SGHFET in Source-Schaltung [39] wurden in Abschn. 2.4.4. bereits erläutert. Beim DGHFET sind aufgrund der beiden inneren Transistoren HFET 1 und HFET 2 verschiedene Arbeitspunkte zu berücksichtigen, in denen entweder HFET 1 bzw. HFET 2 oder auch beide Transistoren gleichzeitig den Effekt der Stoßionisation zeigen können. Im folgenden wird untersucht, inwieweit sich das Auftreten von Stoßionisation in den Einzel-HFET auf das extrinsische Hochfrequenzverhalten des DGHFET insgesamt bemerkbar macht. Dazu werden Simulationen der Streuparameter von DGHFET im Bereich 45 MHz - 200 GHz herangezogen [54]. Grundlage dieser Simulationen bilden Variationen der die Stoßionisation modellierenden Kleinsignalersatzschaltbildelemente in den Einzel-HFET (vgl. Abb. 2.24). Alle übrigen, nicht stoßionisationsrelevanten Elemente wurden konstant gehalten. Dabei wurden im Fall des HFET 2 im Vergleich zum HFET 1 reduzierte Zahlenwerte für die Steilheit g_{m2} und den Ausgangsleitwert g_{ds2} angenommen. In Tab. 2.2 sind die stoßionisationsrelevanten Elemente für drei verschiedene Fälle festgelegt worden.

Tab. 2.2: Stoßionisationsrelevante Kleinsignalersatzschaltbildelemente für drei verschiedene Arbeitspunkte [54].

	$g_{m,im1} / \text{mS}$	C_{im1} / fF	$r_{im1} / \text{k}\Omega$	$g_{m,im2} / \text{mS}$	C_{im2} / fF	$r_{im2} / \text{k}\Omega$
AP1	10	10	40	0	0	∞
AP2	0	0	∞	10	10	40
AP3	10	10	40	10	10	40

Dabei gilt, daß Stoßionisation im AP1 nur im HFET 1, im AP2 nur im HFET 2, und im AP3, in beiden Einzel-HFET gleichzeitig auftritt. Die Ergebnisse dieser Simulationen, die im folgenden kurz diskutiert werden, sind in Abb. 2.30 zusammengefaßt. Die für die Stoßionisation relevanten Frequenzbereiche wurden dabei jeweils graphisch hervorgehoben.

AP1: Die Präsenz der Stoßionisation im Kanal des inneren HFET 1 führt zu dem bereits vom SGHFET her bekannten Verhalten (vgl. Abschn. 2.4.4). Einerseits ist eine drastische Verringerung der Verstärkung in Form der Reduzierung der Amplitude des Transmissionsfaktors S_{21} bei niedrigen Frequenzen zu

beobachten. Andererseits führt die Stoßionisation zu einem induktiven Verhalten des Ausgangsreflexionsfaktors \underline{S}_{22} bei gleichzeitiger Verschiebung des Ausgangswiderstandes R_{ds} zu geringeren Werten.

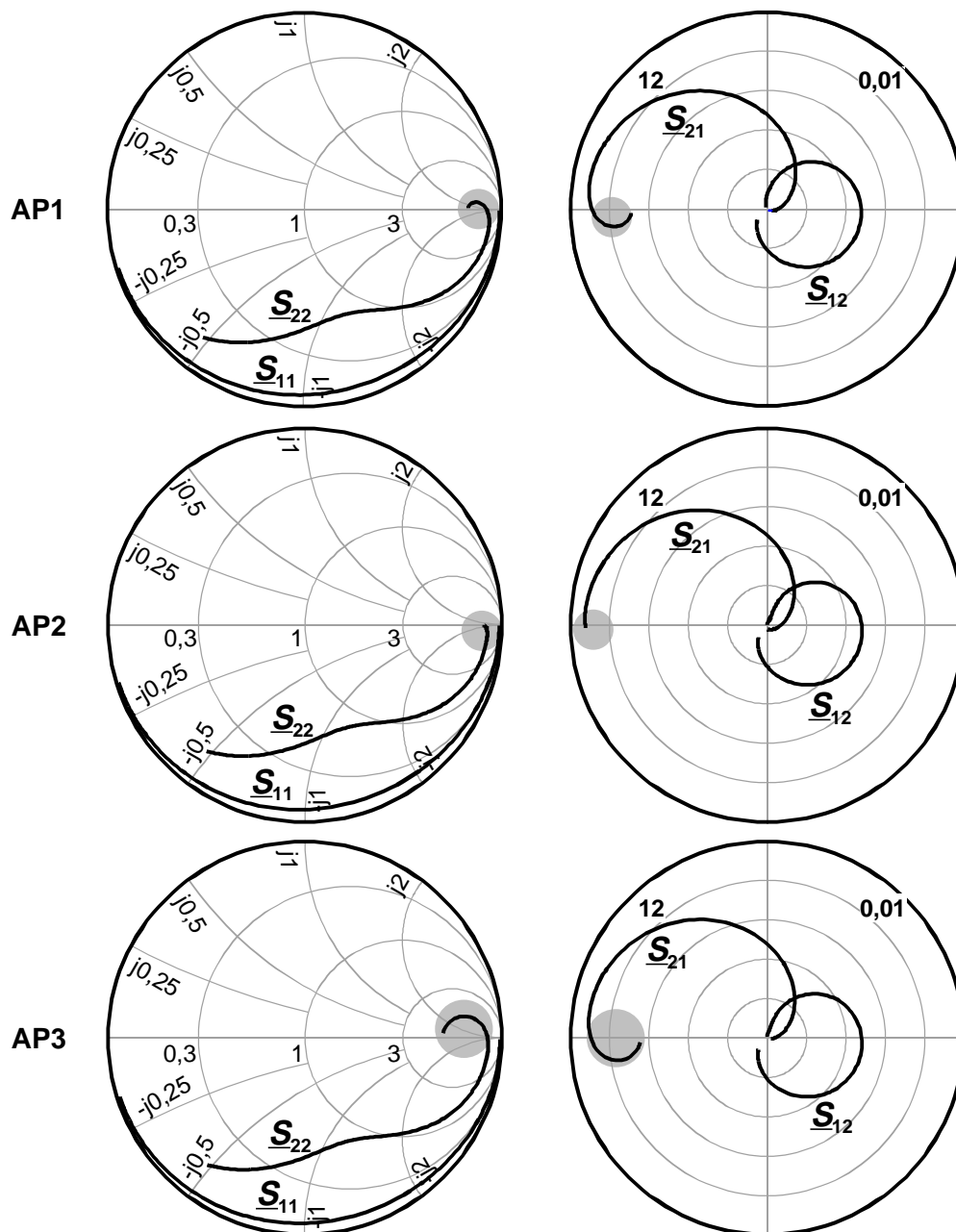


Abb. 2.30: Simulierte S-Parameter im Frequenzbereich 45 MHz - 200 GHz einer DGHFET-Kaskode für die Fälle AP1: Stoßionisation im HFET 1; AP2: Stoßionisation im HFET 2; AP3: Stoßionisation im HFET 1 und HFET 2.

AP2: Bei Einsatz der Stoßionisation nur im Kanal unterhalb des zweiten Gate-Kontaktes (HFET 2) ist kein Einfluß auf die S-Parameter des DGHFET zu beobachten. Dieses Verhalten ist, wie in Abschn. 2.5.5.1 bereits angedeutet, in der

Lage der Elemente $g_{m,im2}$, C_{im2} und R_{im2} im Rückkopplungszweig des HFET 2 begründet. Da HFET 2 der DGHFET-Kaskode in Gate-Schaltung betrieben wird, ist die Rückwirkung im Bauelement drastisch reduziert, so daß der Einfluß aller in diesem Zweig befindlichen Kleinsignalelemente auf das Hochfrequenzverhalten der Kaskode insgesamt sehr gering ist (vgl. Abschn. 2.5.5.1).

AP3: Für den Fall, daß sowohl im ersten als auch im zweiten HFET der Kaskode Stoßionisation vorliegt, stellt sich wieder das Verhalten nach AP1 ein. Da, wie bereits erwähnt, für den HFET 2 im Vergleich zum HFET 1 eine geringere Steilheit g_{m2} und einen höheren den Ausgangsleitwert g_{ds2} angenommen wurde, wird der Einbruch im Verhalten der Streuparameter \underline{S}_{12} und \underline{S}_{22} für niedrige Frequenzen aufgrund dieser Größen nicht kompensiert sondern verstärkt.