1.2. Technologie integrierter Mikrospulen mit planaren ferromagnetischen Kernen

Obwohl die Technologie selbst nicht im Mittelpunkt dieser Arbeit steht, sind die sich aus der Technologie ergebenden Randbedingungen für den Sensorentwurf und die Einflüsse der Technologie auf die Material- und Sensoreigenschaften unerläßlich für das Verständnis dieser Arbeit. Bei der folgenden Beschreibung wird auf technologische Details und Varianten zugunsten der Diskussion der für die Sensoreigenschaften kritischen Schritte und Parameter verzichtet, zumal sich die Technologie teilweise noch in Entwicklung befindet. Weitergehende Beschreibungen der Technologie finden sich in /Haa 94/ und /Sau 94-2/.

Bei der Fertigung von Mikrosystemen, bestehend aus einer integrierten Schaltung und einem Sensor oder Aktor, erfolgen die technologischen Sonderschritte meist als Pre- oder Postprocessing weitgehend unabhängig von der Fertigung der integrierten Schaltung. Die Fertigung der integrierten Mikrospulen mit planaren ferromagnetischen Kernen weicht von diesem Schema insofern ab, als daß das Einbringen des Kerns zwischen den beiden Metallisierungsebenen während des CMOS-Prozesses selbst erfolgt. Damit muß einerseits eine Beeinflussung der Schaltung durch die Abscheidung und Strukturierung des Permalloykernes vermieden werden, andererseits können sich durch Variation der nachfolgenden technologischen Schritte Veränderungen der Sensoreigenschaften ergeben.

Der technologische Abblauf ist in Abb. 1.1 dargestellt. Bis zur Strukturierung der ersten Metallisierungslage (Abb. 1.1a) erfolgt die Fertigung im Standard-CMOS Prozeß. Diese wird durch einen 400 nm dicken planarisierten Isolatorstapel (SiO₂, Si₃N₄) während der folgenden Sondertechnologieschritte geschützt (Abb. 1.1b). Die Planarisierung ist zur Unterdrückung der durch die MET1-Leitbahnen unter dem Kern hervorgerufenenen Welligkeit notwendig.

Nun erfolgt die Abscheidung und Strukturierung des Kernmaterials mittels eines "Hochtemperatur" - Opferschichtverfahrens (engl. lift-off). Dabei dient eine 1 µm dicke, fotolithographisch strukturierte Aluminiumschicht als Hilfsmaske (Abb. 1.1c). Auf die strukturierte Maske wird das Aufdampfmaterial durch Elektronenstrahldampfen (Permalloy) oder Magnetron-Sputtern (drei- und vierkomponentige Legierungen wie NiFeSi oder NiFeMnMo) abgeschieden. Beim derzeit angewendeten Aufdampfen wird mit einer Substrattemperatur von 300°C gearbeitet, um die auftretenden Schichtspannungen zu verringern.

a)		××××××		××××××	Al/Si 1
	Feldoxid				erste Metainsterungstage
	Zwischenoxid				
	Silizium				
b)	Planarisierungsoxid				Al/Si 1 erste Metallisierungslage
	Feldoxid				88-
	Zwischenoxid				
	Silizium				
	Al-Hilfsmaske				
c)	Planarisierungsoxid				Al/Si 1 erste Metallisierungslage
	Feldoxid				
	Zwischenoxid				
	Silizium				
		NiFe-Kern			
4)					A1/Si 1
a)	Planarisierungsoxid				erste Metallisierungslage
	Feldoxid				erste wietamsterungstage
	Zwischenoxid				
	Silizium				
	Oxid		NiFe-Kern		
e)	Planarisierungsoxid				Al/Si 1 erste Metallisierungslage
	Feldoxid				0 0
	Zwischenoxid				
	Silizium				
					zweite Metallisierungslage
	Passivierungsoxid				
f)	Oxid	NiFe-Kern			
	Planarisierungsoxid				Al/Si 1 erste Metallisierungslage
	Feldoxid				
	Zwischenoxid				
	Silizium				

Abb. 1.1: Prozeßablauf der Spulenherstellung

Die magnetischen Eigenschaften der Schicht hängen dabei stark von den Abscheideparametern und der Legierungszusammensetzung ab. Abb. 1.2 zeigt die mit einem magnetooptischen Kerr-Meßplatz (siehe Abschnitt 4.2.2) gemessenen Magnetisierungskurven für die verwendete Legierung I (Ni 80%, Fe 20%) und die Legierung II (Ni 82%, Fe 18%).

4



Abb. 1.2: Magnetische Eigenschaften unterschiedlicher Permalloylegierungen

Mehrkomponentige Legierungen sollten zu magnetisch noch weicheren Schichten führen. Versuche der Schichtabscheidung mit Magnetron-Sputtern einer vierkomponentigen Legierung (Ni; 16.7% Fe; 4% Mo; 0.2 % Mn) am IMS waren wegen der Beeinflussung des Magnetfeldes der Sputteranlage durch das weichmagnetische Target noch nicht erfolgreich. Parallel dazu wurden am IFW Dresden Versuche mit einer anderen Legierung (Fe 73.5%, Si 15.5%, B 7%, Cu 1%, Nb 3%) durchgeführt. Abb. 1.3a zeigt die Abhängigkeit der Koerzitivfeldstärke vom Sputterdruck nach /HEN 96/, deren Minimum offenbar von den auftretenden, mechanischen Schichtspannungen in Abb. 1.3b abhängt.



Abb. 1.3: Abhängigkeit H_c und Schichtspannung σ vom Sputterdruck p für Versuche mit Fe 73.5%, Si 15.5, % B 7% - Cu 1%, Nb 3%

Durch die Lithographie wird die laterale Kernform präzise festgelegt. Im Gegensatz dazu können durch Prozeßparameterschwankungen Variationen der Kerndicke auftreten. Wie sich Schwankungen von Kerndicke und magnetischen Schichteigenschaften auf die Eigenschaften der integrierten Spulen und die Sensoreigenschaften auswirken, wird mittels entsprechender Modelle in Kapitel 2 diskutiert.

Nach dem Aufdampfen wird die Hilfsmaske mit einer KOH-Lösung naßchemisch abgelöst, so daß nun die fertig strukturierten Kerne auf der Isolatorschicht liegen (Abb. 1.1d). Problematisch sind hier Durchgriffe des KOH auf die MET1-Leitbahnen, die durch topologisch bedingte Spannungsrisse im Planarisierungsoxid auftreten können. Desweiteren wurde auch das Ablösen der Kerne beim Opferschichtverfahren beobachtet. Die Permalloyschicht wird teilweise mit je einer 20 nm dicken Tantalschicht zur Vermeidung von Degradationseffekten und zur Verbesserung der Haftung gekapselt. Dabei kann es durch nachfolgende Temperschritte (z.B. Wasserstofftemperung bei 440 °C) neben einer undefinierten Einstellung der magnetischen Vorzugsachse zu den in /KIT 84/ beschriebenen Legierungsbildungen und der damit verbundenen Verschlechterung der magnetischen Eigenschaften kommen. Abb. 1.4 zeigt die mit einem induktiv arbeitenden BH-Tracer (Kapitel 4) gemessenen Magnetisierungskurven einer Permalloyschicht mit Tantalkapselung vor und nach einer Temperung mit 360 °C. Mit der Abscheidung einer 400 nm dicken Isolatorschicht (Abb.1.1e) wird die Sondertechnologie abgeschlossen.



Abb. 1.4: B(H)-Kurve vor und nach Temperung

Im weiteren CMOS-Prozeßablauf erfolgt die Erzeugung der Via-Kontakte und die Abscheidung der zweiten Metallisierungslage sowie deren Strukturierung. Das Füllen der Kontaktlöcher ist durch den 1,3 µm hohen Schichtstapel (2 x 400 nm Isolatorschicht + 500 nm Kerndikke) schwierig. Schlecht gefüllte Kontaktlöcher können zu Zuverlässigkeits- und Ausbeuteproblemen führen. Außerdem wurden Leitungsunterbrechungen in der zweiten Metallisierungslage durch Aufdampf- und Strukturierungsreste beobachtet. Abschließend erfolgt eine Passivierung mit dotiertem Phosphorsilikatglas und die Öffnung der Bondpads (Abb. 1.1f).



Abb. 1.5: Aufbau und Chipfoto der integrierten Spulen mit planarem Kern

Abb. 1.5 zeigt die die Realisierung der Spulenwindungen in der Draufsicht und im Querschnitt, sowie ein Chipfoto der Realstruktur mit Anschlüssen. Die Via-Kontakte werden zur Verringe-

rung der Strombelastung 3- oder 5-fach ausgeführt. Der Spulenpitch beträgt 5,2 μ m (3,2 μ m Leitbahn und 2 μ m Zwischenraum). Die Leitbahndicke von MET1 und MET2 beträgt 1 μ m, die Abmessung der Vias 1,6 μ m x 1,6 μ m.

Abb. 1.6 zeigt einen mit diesen Spulen entworfenen Doppelkern-Fluxgatesensor zur Messung von Magnetfeldern in der Waferebene. Der Kern ist 1300 μ m lang, 100 μ m breit und 0,5 μ m dick. Auf jedem Kern befinden sich neben der Excitation- oder Anregungsspule (50 Windungen) zur Erzeugung des Anregungsfeldes im Kern eine Kompensationsspule (50 Windungen) zum Betrieb des Sensors im rückgekoppelten Modus. Außerdem hat jeder Kern eine Pickupoder Meßspule (40 Windungen), in der durch den veränderlichen magnetischen Fluß im Kern eine meßbare Spannung induziert wird. Meßspule und Kompensationsspule sind auf beiden Kernen gleichorientiert, die Anregungsspule magnetisiert die Kerne zur Offsetkompensation in entgegengesetzter Richtung.



Abb. 1.6: Spulenanordnung des Fluxgatesensors



Abb. 1.7: Chipfoto der Spulenanordnung des XY-Fluxgatesensors

Abb. 1.7 zeigt ein Chipfoto der Spulenanordnung des XY-Fluxgatesensors. Die ausführliche Erläuterung des Funktionsprinzips erfolgt in Kapitel 2.